

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2002-246942

(43)Date of publication of application : 30.08.2002

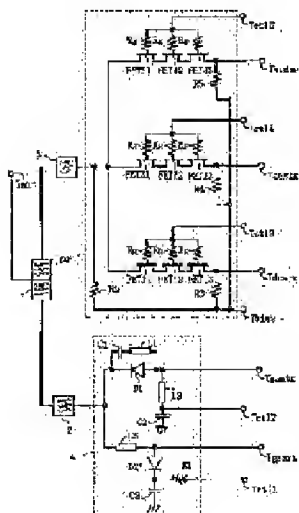
(51)Int. Cl. H04B 1/40

H01P 1/15

(21)Application number : 2001-042003 (71)Applicant : SONY CORP

(22)Date of filing : 19.02.2001 (72)Inventor : IIDA YUKIO

(54) SWITCHING DEVICE AND PORTABLE COMMUNICATION TERMINAL DEVICE



(57)Abstract:

PROBLEM TO BE SOLVED: To provide a compact switching device that can handle larger-power, high-frequency signal by a relatively low control voltage and switches the signal paths of at least first, second, and third frequency bands, and to provide a portable terminal device using the switching device.

SOLUTION: A first signal terminal of a diplexer 1 is connected to an antenna terminal Tant, and a second signal terminal is connected to a high-frequency switch 4 via a filter 2. A third signal terminal of the diplexer is connected to a high-frequency switch 50 via a filter 3. A high-frequency switch 4 has PIN diodes D1 and D2 as a switching element, and switches a GSM transmission signal and a GSM reception signal. A high-frequency switch 50 has three sets of serially connected multiple-stage FETs 31-33, 21-23, and 31-33 as switching elements, and switches a

WCDMA transmission/reception signal, a DCS transmission signal, and a DCS reception signal.

LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's
decision of rejection]

[Kind of final disposal of
application other than the
examiner's decision of rejection or
application converted registration]

[Date of final disposal for
application]

[Patent number]

[Date of registration]

[Number of appeal against
examiner's decision of rejection]

[Date of requesting appeal against
examiner's decision of rejection]

[Date of extinction of right]

Copyright (C); 1998, 2003 Japan Patent Office

* NOTICES *

JPO and NCIP are not responsible for any
damages caused by the use of this translation.

1. This document has been translated by computer. So the translation may not reflect the original precisely.
2. **** shows the word which can not be translated.
3. In the drawings, any words are not translated.

CLAIMS

[Claim(s)]

[Claim 1] The 1st signal terminal which is switching equipment which switches the signal path of the 1st, 2nd, and 3rd frequency band at least, and is said common transceiver signal terminal of the signal of the 1st, 2nd, and 3rd frequency band at least, The 2nd signal terminal which outputs the signal of said 1st frequency band separated from the

received signal, While distributing the input signal which has the 3rd signal terminal which outputs the remaining signal with which the signal of said 1st frequency band was separated, and is inputted into said 1st signal terminal to said 2nd and 3rd signal terminals The diplexer which combines the sending signal inputted into said 2nd and 3rd signal terminals, and is outputted to the 1st signal terminal, The 1st high frequency switch connected to said 2nd signal terminal of this diplexer, It has the 2nd high frequency switch connected to said 3rd signal terminal of said diplexer. Said 1st high frequency switch It has two or more switching means constituted by diode, respectively. It is constituted so that two signal terminals may be alternatively switched to the 2nd signal terminal of said diplexer and it may connect. Said 2nd high frequency switch Switching equipment characterized by being constituted so that it may have at least three switching means constituted by FET, respectively, at least three signal terminals may be alternatively switched to the 3rd signal terminal of said diplexer and it may connect.

[Claim 2] Each switching means of said 2nd high frequency switch is switching equipment according to claim 1 characterized by including two or more FET by which the series connection was carried out.

[Claim 3] The signal of said 1st, 2nd, and 3rd frequency band is switching equipment according to claim 1 or 2 characterized by being the signal of GSM, WCDMA, and DCS, respectively.

[Claim 4] It is switching equipment according to claim 3 characterized by for said 1st high frequency switch having a PIN diode as a switching means, performing a switch of a GSM sending signal and a GSM input signal, and for said 2nd high frequency switch having multistage [3 sets of / by which series connection was carried out / FET] as a switching means, and performing a switch of a WCDMA transceiver signal, a DCS sending signal, and a DCS input signal.

[Claim 5] The pocket communication terminal characterized by having connected the 1st signal terminal of said diplexer of switching equipment according to claim 1 to 4 to the antenna, having connected the transceiver circuit of the signal of said 1st frequency band to two signal terminals of said 1st high frequency switch, having connected the transceiver circuit of the signal of said 2nd and 3rd frequency band at at least three signal terminals of said 2nd high frequency switch, and constituting.

[Translation done.]

* NOTICES *

JPO and NCIP are not responsible for any damages caused by the use of this translation.

1. This document has been translated by computer. So the translation may not reflect the original precisely.
2. **** shows the word which can not be translated.
3. In the drawings, any words are not translated.

DETAILED DESCRIPTION

[Detailed Description of the Invention]

[0001]

[Field of the Invention] Especially this invention relates to the switching equipment which switches the signal path of at least three frequency bands used into the pocket communication terminal in a multisystem which is different in a frequency band and a communication mode about a pocket communication terminal.

[0002]

[Description of the Prior Art] In recent years, mobile communications are greatly developed and the pocket communication terminal (only henceforth a personal digital assistant) which used two or more frequency bands and two or more communication modes is proposed in Europe. For example, there is UMTS (Universal Mobile Telecommunication System) which combined GSM (Global System for Mobile communications) of a 900MHz band, DCS (Digital Cellular System) of a 1.8GHz band, and WCDMA (Wideband Code Division Multiple Access) of a 2GHz band.

[0003] Since UMTS needs to operate as a personal digital assistant of the multisystem with which a frequency band differs from a communication mode, a circuit becomes complicated and the increment in components mark causes enlargement of a device, and the increment in cost. For this reason, it is necessary to perform positively reduction of the components mark by concentration of a circuit, and common use-ization of components. Since especially the thing for which common use-ization of an antenna with large size is attained contributes to the miniaturization of a terminal greatly, in order to switch one antenna between systems, development of small switching equipment has been an important technical problem.

[0004] There is switching equipment which performs common use-ization of a diplexer and the **** antenna for a high frequency switch as a

conventional example to the personal digital assistants which unified GSM and DCS. As this kind of switching equipment, what was indicated by JP, 2000-183780, A is mentioned, for example.

[0005] The configuration of the switching equipment of such a conventional example is shown in drawing 4. The antenna which resonates to the frequency band of both GSM and DCS is connected to the antenna terminal Tant. A GSM receiving circuit is connected to the GSM input-signal terminal Tgsmrx. A GSM sending circuit is connected to the GSM sending-signal terminal Tgsmtx. A DCS receiving circuit is connected to the DCS input-signal terminal Tdcsrcx. A DCS sending circuit is connected to the DCS sending-signal terminal Tdcstx. A diplexer 1 has the property which compounded the high-pass filter and the low pass filter, and separates the signal of GSM and DCS mutually by about 20dB isolation. A filter 2 decreases the higher harmonic of a GSM sending signal. The high frequency switch 4 switches transmission and reception of GSM. A filter 3 decreases the higher harmonic of a DCS sending signal. The high frequency switch 5 switches transmission and reception of DCS.

[0006] Here, the PIN diode is used for the high frequency switches 4 and 5. If the forward bias of this PIN diode is carried out, an impedance will fall to about several ohms and will be turned on, and if reverse bias is carried out, the capacity between terminals will be turned off [which is hundreds fF extent] with a high impedance. When treating large power by the PIN diode and it is generally in an OFF state, it is easy to generate distortion to the signal at the time of transmission.

[0007] When transmitting by GSM, the electrical potential difference of 3V is applied to the control terminals Tctl2 and Tctl3, and 0V are added to Tctl1 and Tctl4. Thereby, PIN diodes D1 and D2 are turned on, and both D3 and D4 are turned off. [both] Therefore, between the GSM sending-signal terminal Tgsmtx and filters 2 is turned on, and a GSM sending signal is transmitted even to the antenna terminal Tant through the high frequency switch 4, a filter 2, and a diplexer 1. Although even the high frequency switch 5 reaches, to PIN diodes D3 and D4 which are in an OFF state since 20dB or more is decreased from 33dBm of a GSM convention by the diplexer 1, only about 13dBm of a part of GSM sending signals is not impressed, and it does not generate distortion in the hard flow bias voltage of a low battery in them, either. Although the electrical potential difference of 3V is applied to the control terminals Tctl1 and Tctl4 and 0V are added to Tctl2 and Tctl3 when transmitting by DCS, explanation of operation is the same as that of the case of GSM transmission.

[0008]

[Problem(s) to be Solved by the Invention] Thus, the switching equipment of the conventional example has prevented distorted generating by the PIN diode in an OFF state by separating the sending signal of GSM and DCS mutually by the diplexer 1. This is [0009] which can be referred to as being a configuration realizable by the small diplexer from a 900MHz band being [GSM] separated and DCS being [the 1.8GHz band and the frequency] greatly separated. However, since a 2GHz band approaches [WCDMA] and the 1.8GHz band and the frequency are approaching [DCS] mutually in order to also switch WCDMA further in addition to GSM and DCS, in a small diplexer, the problem of being inseparable produces both signals.

[0010] Although the method of suppressing distorted generating by applying the hard flow bias voltage of the high voltage to a PIN diode is also considered, it will be necessary to have electrical-potential-difference inverters, such as a DC-DC converter, and the problem that components mark and cost increase will arise. Therefore, this approach is not suitable for a small personal digital assistant.

[0011] Moreover, a high frequency switch like the high frequency switches 4 and 5 using a PIN diode also has the problem of being hard to extend to a switch of three or more signals, on the structure.

[0012] This invention is made in order to solve this trouble, and it aims at offering the small switching equipment which can deal with the RF signal of large power with comparatively low control voltage and to which the signal path of the 1st, 2nd, and 3rd frequency band is switched at least, and the personal digital assistant equipment using this.

[0013]

[Means for Solving the Problem] The 1st signal terminal which the switching equipment by this invention is switching equipment which switches the signal path of the 1st, 2nd, and 3rd frequency band at least, and is said common transceiver signal terminal of the signal of the 1st, 2nd, and 3rd frequency band at least, The 2nd signal terminal which outputs the signal of said 1st frequency band separated from the received signal, While distributing the input signal which has the 3rd signal terminal which outputs the remaining signal with which the signal of said 1st frequency band was separated, and is inputted into said 1st signal terminal to said 2nd and 3rd signal terminals The diplexer which combines the sending signal inputted into said 2nd and 3rd signal terminals, and is outputted to the 1st signal terminal, The 1st high frequency switch connected to said 2nd signal terminal of this diplexer, It has the 2nd high frequency switch connected to said 3rd signal

terminal of said diplexer. Said 1st high frequency switch It has two or more switching means constituted by diode, respectively. It is constituted so that two signal terminals may be alternatively switched to the 2nd signal terminal of said diplexer and it may connect. Said 2nd high frequency switch It has at least three switching means constituted by FET, respectively, and is characterized by being constituted so that at least three signal terminals may be alternatively switched to the 3rd signal terminal of said diplexer and it may connect.

[0014] Thus, although the signal of at least three frequency bands is dealt with, without enlarging a diplexer, first, it divides into two to the signal of one frequency band, and the signal of other frequency bands, and is coped with by signal switch with at least three switching means in the 2nd high frequency switch about the signal with which the signal of two or more frequency bands was intermingled. The 2nd high frequency switch which consists of this at least three switching means serves as easy circuitry using comparatively small components mark by constituting from FET instead of diode.

[0015] Moreover, even if impressed with the sending signal of other frequency bands which do not go via a diplexer within the 2nd high frequency switch by making serial multistage connection of FET of each switching means of the 2nd high frequency switch not declining, FET in an OFF state cannot be turned on with low hard flow bias voltage, either, and can prevent generating of distortion.

[0016] On the other hand, the 1st high frequency switch turns on both diodes in coincidence at the time of signal transmission, when switching the two signal terminal by constituting from diode. (At the time of signal reception, both diodes are turned off in coincidence.) For this reason, within the 1st high frequency switch, the problem of the distortion at the time of OFF of a switching element does not arise at the time of signal transmission. In relation with the 2nd high frequency switch, since a diplexer enters in between, the problem of distortion is not produced too.

[0017] In the above-mentioned switching equipment, the signal of said 1st, 2nd, and 3rd frequency band is a signal of GSM, WCDMA, and DCS, respectively.

[0018] The pocket communication terminal by this invention can connect the 1st signal terminal of said diplexer of the switching equipment of the above-mentioned configuration to an antenna, can connect the transceiver circuit of the signal of said 1st frequency band to two signal terminals of said 1st high frequency switch, and can connect and constitute the transceiver circuit of the signal of said 2nd and 3rd

frequency band for at least three signal terminals of said 2nd high frequency switch.

[0019]

[Embodiment of the Invention] Hereafter, the gestalt of operation of this invention is explained to a detail.

[0020] The configuration of the switching equipment which is the gestalt of operation of this invention is shown in drawing 1. The same reference mark is given to the same element as the component shown in drawing 4 in this drawing. The antenna which resonates to WCDMA and the frequency band of DCS and GSM is connected to the antenna terminal Tant. A GSM receiving circuit is connected to the GSM input-signal terminal Tgsmrx. A GSM sending circuit is connected to the GSM sending-signal terminal Tgsmtx. A DCS receiving circuit is connected to the DCS input-signal terminal Tdcsrcx. A DCS sending circuit is connected to the DCS sending-signal terminal Tdcstx. The transceiver circuit of WCDMA is connected to the WCDMA transceiver signal terminal Twcdma. Here, it is because the duplex operation of WCDMA is FDD (Frequency Domain Duplex), so transmission and reception are performed to coincidence that only WCDMA is transmission and reception.

[0021] As mentioned above, a diplexer 1 has the compound property of a high-pass filter and a low pass filter. With the configuration of drawing 1, a diplexer 1 has the 1st signal terminal connected to the antenna terminal Tant, the 2nd signal terminal connected to a filter 2, and the 3rd signal terminal connected to a filter 3. the signal of WCDMA and DCS -- the high-pass filter of a diplexer 1 -- a passage -- the signal of GSM -- the low pass filter of a diplexer 1 -- a passage -- both signals -- mutual -- about 20dB -- it dissociates by isolation. A filter 2 decreases the higher harmonic of a GSM sending signal. A filter 3 decreases the higher harmonic of WCDMA and a DCS sending signal. The high frequency switch 4 is controlled to make it flow through one side of the sending signal of GSM, and an input signal. The high frequency switch 50 is controlled to make it flow through any one of the sending signal of DCS, an input signal, and the transceiver signals of WCDMA.

[0022] Here, the high frequency switch 4 has the same configuration as the high frequency switch 4 shown in drawing 4, and uses a PIN diode as a switching element. As mentioned above, if the forward bias of the PIN diode is carried out, an impedance will fall to about several ohms and will be turned on, and if reverse bias is carried out, the capacity between terminals will be turned off [which is hundreds fF extent] with a high impedance.

[0023] on the other hand -- the high frequency switch 50 -- as a

switching element -- field-effect transistor FET (Field Effect Transistor) -- GaAs(gallium arsenide) FET is especially used here. That is, between the WCDMA transceiver signal terminal Twcdma, the DCS sending-signal terminal Tdcstx, each signal terminal of the DCS input-signal terminal Tdcsrcx, and a filter 3, FET 31, 32, and 33 by which series connection was carried out, FET 21, 22, and 23 by which series connection was carried out, and FET 11, 12, and 13 by which series connection was carried out are inserted, respectively. Control voltage is impressed to FET 31, 32, and 33 from the control terminal Tctl5 through Resistance Rg, respectively. Control voltage is impressed to FET 21, 22, and 23 from the control terminal Tctl4 through Resistance Rg, respectively. Similarly, control voltage is impressed to FET 11, 12, and 13 from the control terminal Tctl3 through Resistance Rg, respectively. Moreover, the bias voltage terminal Tbias is connected to each terminal by the side of the transceiver circuit of FET 33, 23, and 13 (the source or drain) through resistance R5, R4, and R3, respectively. Furthermore, the bias voltage terminal Tbias is connected to the terminal by the side of the filter 3 of FET 31, 21, and 11 (a drain or source) through Resistance Rb.

[0024] FET of a non-saturation region is served like resistance, and it uses that the resistance changes with gate voltage. Near turn-on electrical-potential-difference V_f , an impedance falls to several ohms, and is turned on, and capacity is turned off [of hundreds fF(s)] with a high impedance below by pinch-off-voltage ****. Although it is easy to generate distortion when treating large power by FET and it is in an OFF state, it is possible to deal with it by making it multistage like illustration and carrying out series connection of two or more FET, and to make power expand in proportion to the square of a number of stages.

[0025] In addition, if multistage connection is made in the case of a PIN diode, the partial pressure of the hard flow bias voltage will be carried out, and handling power cannot be made to increase. The difference between diode and FET has FET in the point that the gate voltage for on-off control is impressed to FET with 3 terminal component, mainly to diode being 2 terminal component. Since according to multistage connection of FET the same gate voltage as the case of single individual use is maintainable to each FET while an input signal electrical potential difference can be divided by two or more FET, it becomes possible to deal with it, without carrying out the partial pressure of the hard flow bias voltage, and to make power increase. Thus, FET is excellent in the point of making it multistage easily, dealing with it, making power increasing, and getting.

[0026] In addition, although it is also possible the high frequency switch 4 and to consider as an FET configuration like the high frequency switch 50, since the control voltage of present condition 5V is needed in order to deal with a GSM signal (it is high power from others) with an FET configuration like the high frequency switch 50, with the gestalt of this operation, the diode configuration which can deal with a GSM signal with the control voltage of 3V has been adopted. Moreover, at the time of transmission of a GSM signal, both serve as ON so that it may mention later, and the diodes D1 and D2 in the high frequency switch 4 do not produce the problem of distortion generating at the time of signal transmission.

[0027] The condition and the switching condition of corresponding of switching equipment of a control signal are summarized to drawing 2 , and it is shown as a table. [of drawing 1] [of each switching element]

[0028] As shown in this table, when transmitting by GSM by the side of the high frequency switch 4, the electrical potential difference of 3V is applied to the control terminal Tctl2, and 0V are added to Tctl1. Thereby, both PIN diodes D1 and D2 are turned on. Therefore, between the GSM sending-signal terminal Tgsmtx and filters 2 is turned on, and a GSM sending signal is transmitted even to the antenna terminal Tant through the high frequency switch 4, a filter 2, and a diplexer 1. In addition, in the high frequency switch 50 side, when not transmitting, all FET can be turned OFF by applying the electrical potential difference of 3V to the control terminal Tbias, and adding 0V to Tctl3, and Tctl4 and Tctl5. FET which is in an OFF state since it is decreasing to about 13dBm by the diplexer 1 although, as for a part of GSM sending signal, even the high frequency switch 50 reaches at this time does not generate distortion.

[0029] When transmitting by DCS by the side of the high frequency switch 50, the electrical potential difference of 3V is applied to the control terminal Tbias, and Tctl1 and Tctl4, and 0V are added to Tctl2, and Tctl3 and Tctl5. Thereby, FET 21, 22, and 23 is turned on and other FET is turned off. In not transmitting GSM to DCS and coincidence, PIN diodes D1 and D2 are also turned off. At this time, between the DCS sending-signal terminal Tdcstx and filters 3 is turned on, and a DCS sending signal is transmitted even to the antenna terminal Tant through the high frequency switch 50, a filter 3, and a diplexer 1. The maximum transmitted power of DCS assumes 30dBm, and this signal is impressed, without decreasing to other FET 11, 12, and 13 and FET 31, 32, and 33 in the high frequency switch 5. Therefore, although we are anxious about

distorted generating by these switching elements, since FET was made multistage, and was dealt with as mentioned above with the gestalt of this operation and power is expanded, it is possible to suppress distorted generating. In addition, although even the high frequency switch 4 reaches, since 20dB or more of a part of DCS sending signals is decreased by the diplexer 1, even if PIN diodes D1 and D2 are in an OFF state, it is impressed to such diodes only about 10dBm, and does not generate distortion in the hard flow bias voltage of a low battery (the gestalt of this operation 3 V or less than [it]), either.

[0030] When transmitting by WCDMA by the side of the high frequency switch 50, the electrical potential difference of 3V is applied to the control terminal Tbias, and Tctl1 and Tctl5, and 0V are added to the control terminal Tctl2, and Tctl3 and Tctl4. Thereby, FET 31, 32, and 33 is turned on and other FET is turned off. When not operating GSM to coincidence, PIN diodes D1 and D2 are also turned off. Therefore, between the WCDMA transceiver signal terminal Twcdma and filters 3 is turned on, and a WCDMA sending signal is transmitted even to the antenna terminal Tant through the high frequency switch 50, a filter 3, and a diplexer 1. In this case, since the maximum transmitted power of WCDMA assumes 24dBm, we are anxious about distorted generating by FET 11, 12, and 13 and FET 21, 22, and 23, but since FET was made multistage, and was dealt with and power is expanded like the aforementioned case, it is possible to suppress distorted generating. In addition, although even the high frequency switch 4 reaches, since 20dB or more of a part of WCDMA sending signals is decreased by the diplexer 1, it is impressed to PIN diodes D1 and D2 in an OFF state only about 4dBm, and does not generate distortion in the hard flow bias voltage of a low battery, either.

[0031] When receiving by GSM by the side of the high frequency switch 4, the electrical potential difference of 3V is applied to the control terminal Tctl1, and 0V are added to Tctl2. Thereby, D1 and D2 are turned off by the PIN diode. Therefore, between the GSM input-signal terminal Tgsmrx and filters 2 is turned on, and the GSM input signal which entered from the antenna terminal Tant is transmitted even to the GSM input-signal terminal Tgsmrx through a diplexer 1, a filter 2, and the high frequency switch 4.

[0032] When receiving by DCS by the side of the high frequency switch 50, the electrical potential difference of 3V is applied to the control terminal Tbias and Tctl3, and 0V are added to the control terminals Tctl4 and Tctl5. Thereby, FET 11, 12, and 23 is turned on. Therefore, between the DCS input-signal terminal Tdcsrcx and filters 3 is turned on,

and the DCS input signal which entered from the antenna terminal Tant is transmitted even to the DCS input-signal terminal Tdcsrcx through a diplexer 1, a filter 3, and the high frequency switch 50.

[0033] When receiving by WCDMA by the side of the high frequency switch 50, the electrical potential difference of 3V is applied to the control terminal Tbias and Tctl5, and 0V are added to the control terminals Tctl3 and Tctl4. Thereby, FET 31, 32, and 33 is turned on. Therefore, between the WCDMA transceiver signal terminal Twcdma and filters 3 is turned on, and the WCDMA input signal which entered from the antenna terminal Tant is transmitted even to the WCDMA transceiver signal terminal Twcdma through a diplexer 1, a filter 3, and the high frequency switch 50.

[0034] The small switching equipment which performs three or more signal changes which can deal with the high frequency signal of large power with comparatively low control voltage by the comparatively easy circuitry of such switching equipment is realizable. Moreover, since-izing of the antenna can be carried out [****] about three or more different communication modes like GSM, DCS, and WCDMA, it becomes possible to constitute small personal digital assistant equipment. Furthermore, in each communication mode of GSM, DCS, and WCDMA, since PIN diodes D1 and D2 are OFF states at the time of reception, reduction of the consumed electric current is realizable.

[0035] Drawing 3 shows the gestalt of other operations of this invention. This replaces the high frequency switch 50 with the high frequency switch 51 to the switching equipment shown in drawing 1. The high frequency switch 51 adds FET41-FET43 by which series connection was carried out as a short-circuiting means between the Tdcsrcx signal terminal and gland to the high frequency switch 50. The end side of FET41-FET43 by which series connection was carried out is connected to a Tdcsrcx signal terminal, and an other end side is grounded through a capacitor C4 while connecting through resistance R6 at the node of resistance Rb and R3. In the gate of FET41-FET43, 3V can be impressed through Resistance Rg only at the time of DCS transmission, and isolation can be improved by impressing 0V except it.

[0036] As mentioned above, although the gestalt of suitable operation of this invention was explained, various deformation and modification are possible also besides having made reference above. For example, 0V and 3V of the control voltage impressed to each control terminal are not necessarily limited to these values. Moreover, the number of stages of FET which carried out series connection is not limited to three steps, either, and it is not limited to the thing illustrating the connection

method of FET.

[0037]

[Effect of the Invention] According to this invention, the small switching equipment which can deal with the RF signal of large power with comparatively low control voltage and which switches the signal path of the 1st, 2nd, and 3rd frequency band at least can be realized by comparatively easy circuitry, without enlarging a diplexer. Moreover, since-izing of the antenna can be carried out [****] about three or more different communication modes like GSM, DCS, and WCDMA, it becomes possible to constitute small personal digital assistant equipment. Furthermore, it is also possible to operate to coincidence the both sides (for example, GSM, WCDMA, or DCS and GSM) bisected by the diplexer, and it can respond to variegated systems operation.

[Translation done.]

* NOTICES *

JPO and NCIP are not responsible for any damages caused by the use of this translation.

1. This document has been translated by computer. So the translation may not reflect the original precisely.
2. **** shows the word which can not be translated.
3. In the drawings, any words are not translated.

DESCRIPTION OF DRAWINGS

[Brief Description of the Drawings]

[Drawing 1] It is the block diagram showing the configuration of the switching equipment which is the gestalt of operation of this invention.

[Drawing 2] It is drawing showing as a table the condition and the switching condition of corresponding of switching equipment of a control signal. [of drawing 1] [of each switching element]

[Drawing 3] It is the block diagram showing the configuration of the 2nd of the switching equipment of the gestalt of operation of this invention.

[Drawing 4] It is the block diagram showing the configuration of the switching equipment of the conventional example.

[Description of Notations]

1 -- Diplexer

2 3 -- Filter

4, 5, 50, 51 -- High frequency switch

D1, D2 -- PIN diode

FET 11, 12, and 13, FET 21, 22, and 23, FET 31, 32, and 33 -- Field-effect transistor

[Translation done.]

* NOTICES *

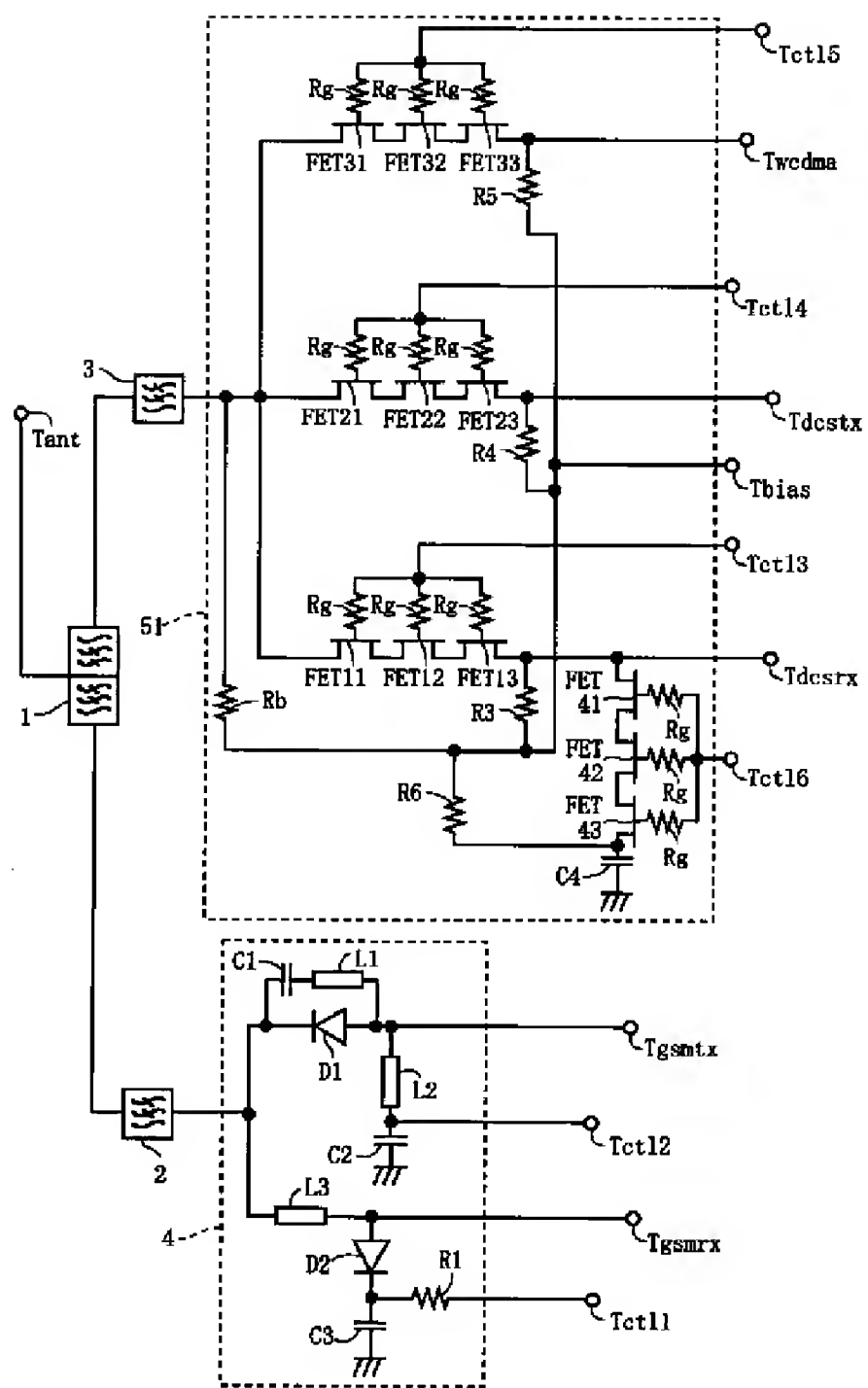
JPO and NCIPi are not responsible for any damages caused by the use of this translation.

1. This document has been translated by computer. So the translation may not reflect the original precisely.

2. **** shows the word which can not be translated.

3. In the drawings, any words are not translated.

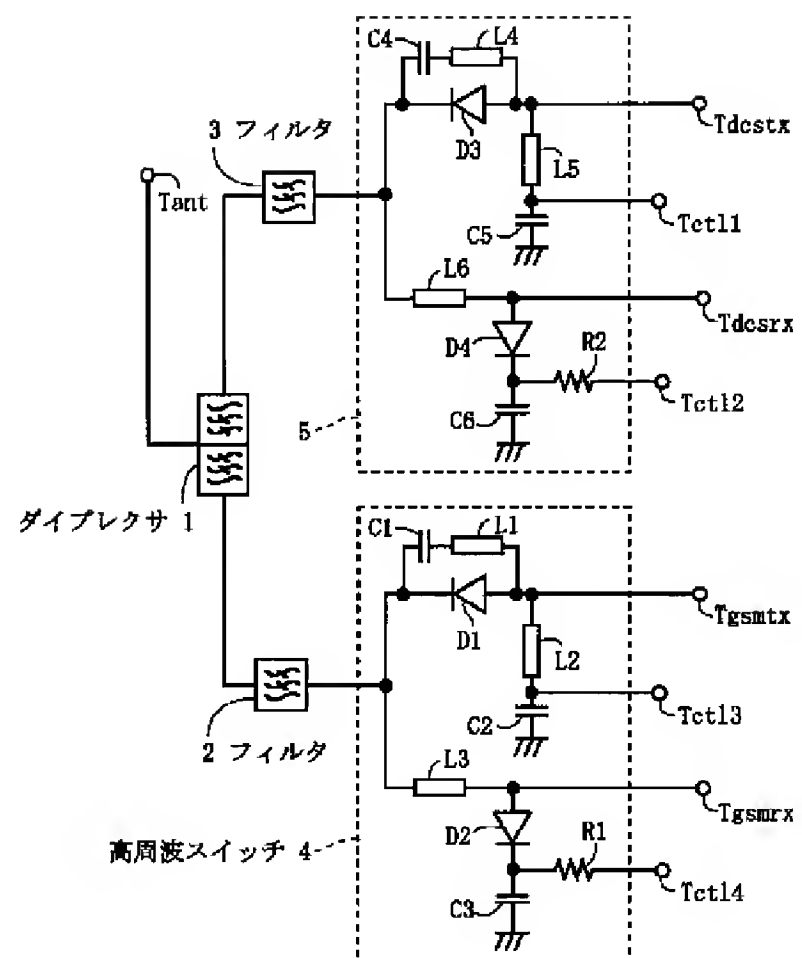
DRAWINGS



[Drawing 2]

		FET31-33	Tact15	FET21-23	Tact14	FET11-13	Tact13	Tbias	D1	Tact12	D2	Tact11
WCDMA	送	ON	3V	OFF	0	OFF	0	3V	-	-	-	-
	受	ON	3V	OFF	0	OFF	0	3V	-	-	-	-
DCS	送	OFF	0	ON	3V	OFF	0	3V	-	-	-	-
	受	OFF	0	OFF	0	ON	3V	3V	-	-	-	-
GSM	送	-	-	-	-	-	-	-	ON	3V	ON	0
	受	-	-	-	-	-	-	-	OFF	0	OFF	3V

[Drawing 4]



[Translation done.]

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号
特開2002-246942
(P2002-246942A)

(43) 公開日 平成14年8月30日 (2002.8.30)

(51) Int.Cl. ⁷	識別記号	F I	ターム(参考)
H 0 4 B 1/40		H 0 4 B 1/40	5 J 0 1 2
H 0 1 P 1/15		H 0 1 P 1/15	5 K 0 1 1

審査請求 未請求 請求項の数 5 O L (全 7 頁)

(21) 出願番号 特願2001-42003(P2001-42003)

(22) 出願日 平成13年2月19日 (2001.2.19)

(71) 出願人 000002185

ソニー株式会社

東京都品川区北品川6丁目7番35号

(72) 発明者 飯田 幸生

東京都品川区北品川6丁目7番35号 ソニー株式会社内

(74) 代理人 100098350

弁理士 山野 睦彦

Fターム(参考) 5J012 BA03

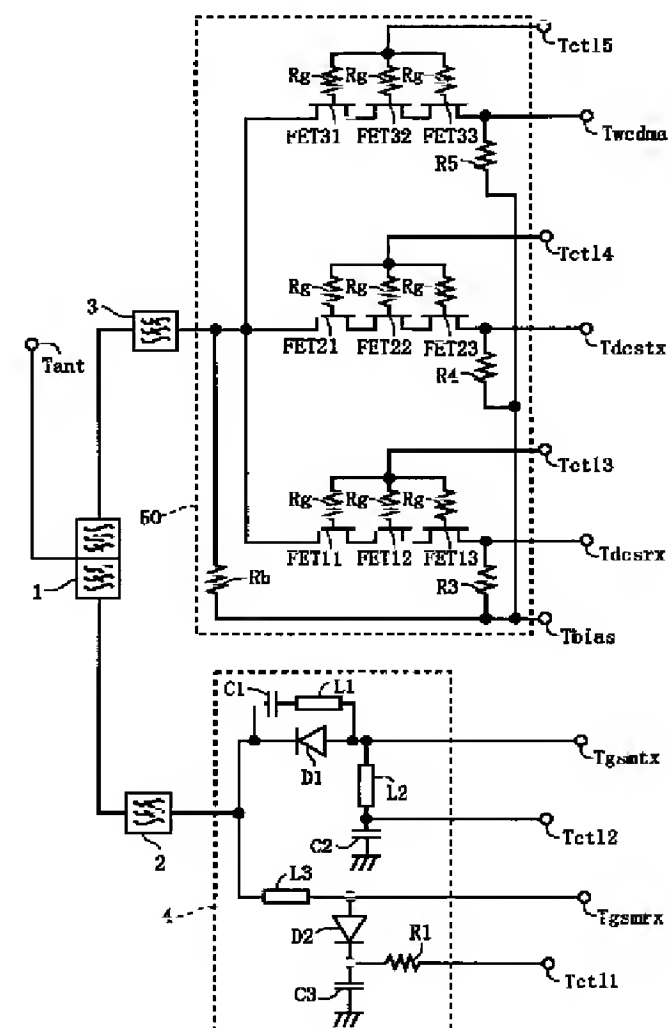
5K011 DA22 DA27 FA01 JA01 KA01

(54) 【発明の名称】 スイッチ装置および携帯通信端末装置

(57) 【要約】

【課題】比較的低い制御電圧で大電力の高周波信号を取り扱える、少なくとも第1、第2、第3の周波数帯の信号経路を切り換える小型のスイッチ装置およびこれを用いた携帯端末装置を提供する。

【解決手段】ダイプレクサ1の第1の信号端子はアンテナ端子Tantに接続され、第2の信号端子はフィルタ2を介して高周波スイッチ4に接続される。ダイプレクサの第3の信号端子はフィルタ3を介して高周波スイッチ50に接続される。高周波スイッチ4は、PINダイオードD1、D2をスイッチング素子として有し、GSM送信信号およびGSM受信信号の切り換えを行う。高周波スイッチ50は、スイッチング素子として、3組の直列接続された多段FET31~33、21~23、31~33を有し、WCDMA送受信信号、DCS送信信号およびDCS受信信号の切り換えを行う。



【特許請求の範囲】

【請求項1】少なくとも第1、第2、第3の周波数帯の信号経路を切り換えるスイッチ装置であって、
前記少なくとも第1、第2、第3の周波数帯の信号の共通の送受信信号端子である第1の信号端子と、受信された信号から分離された前記第1の周波数帯の信号を出力する第2の信号端子と、前記第1の周波数帯の信号が分離された残りの信号を出力する第3の信号端子とを有し、前記第1の信号端子へ入力される受信信号を前記第2および第3の信号端子へ分配するとともに、前記第2および第3の信号端子へ入力される送信信号を結合して第1の信号端子へ出力するダイプレクサと、
このダイプレクサの前記第2の信号端子に接続される第1の高周波スイッチと、
前記ダイプレクサの前記第3の信号端子に接続される第2の高周波スイッチとを備え、
前記第1の高周波スイッチは、それぞれダイオードにより構成された複数のスイッチング手段を有し、2個の信号端子を選択的に前記ダイプレクサの第2の信号端子に切り換え接続するよう構成され、
前記第2の高周波スイッチは、それぞれFETにより構成された少なくとも3個のスイッチング手段を有し、少なくとも3個の信号端子を選択的に前記ダイプレクサの第3の信号端子に切り換え接続するよう構成されたことを特徴とするスイッチ装置。

【請求項2】前記第2の高周波スイッチの各スイッチング手段は、直列接続された複数のFETを含むことを特徴とする請求項1記載のスイッチ装置。

【請求項3】前記第1、第2、第3の周波数帯の信号は、それぞれ、GSM、WCDMA、DCSの信号であることを特徴とする請求項1または2記載のスイッチ装置。

【請求項4】前記第1の高周波スイッチは、PINダイオードをスイッチング手段として有し、GSM送信信号およびGSM受信信号の切り換えを行い、前記第2の高周波スイッチは、スイッチング手段として、3組の直列接続された多段FETを有し、WCDMA送受信信号、DCS送信信号およびDCS受信信号の切り換えを行うことを特徴とする請求項3記載のスイッチ装置。

【請求項5】請求項1～4のいずれかに記載のスイッチ装置の前記ダイプレクサの第1の信号端子をアンテナに接続し、前記第1の高周波スイッチの2個の信号端子に前記第1の周波数帯の信号の送受信回路を接続し、前記第2の高周波スイッチの少なくとも3個の信号端子に前記第2、第3の周波数帯の信号の送受信回路を接続して構成したことを特徴とする携帯通信端末装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、携帯通信端末装置に関し、特に、周波数帯と通信方式が異なるマルチシス

テムにおける携帯通信端末装置内に用いられる少なくとも3つの周波数帯の信号経路を切り換えるスイッチ装置に関する。

【0002】

【従来の技術】近年、移動体通信が大きく発展しており、ヨーロッパでは複数の周波数帯と複数の通信方式を使用した携帯通信端末装置（以下、単に携帯端末ともいう）が提案されている。例えば、900MHz帯のGSM（Global System for Mobile communications）と、1.8GHz帯のDCS（Digital Cellular System）と、2GHz帯のWCDMA（Wideband Code Division Multiple Access）とを組み合わせたUMTS（Universal Mobile Telecommunication System）がある。

【0003】UMTSは、周波数帯と通信方式が異なるマルチシステムの携帯端末として動作する必要があるため、回路が複雑になり部品点数の増加が機器の大型化やコストの増加を招く。このため、回路の集約による部品点数の削減や、部品の共用化を積極的に行なうことが必要になっている。特に、サイズの大きいアンテナの共用化を図ることは端末の小型化に大きく寄与するので、1つのアンテナをシステム間で切り換えるために小型のスイッチ装置の開発が重要な課題になっている。

【0004】従来例としては、GSMとDCSを一体化した携帯端末用に、ダイプレクサと高周波スイッチを用いてアンテナの共用化を行なうスイッチ装置がある。この種のスイッチ装置としては、例えば、特開2000-183780号公報に開示されたものが挙げられる。

【0005】図4にこのような従来例のスイッチ装置の構成を示す。アンテナ端子TantにはGSMとDCSの両方の周波数帯に共振するアンテナが接続される。GSM受信信号端子TgsmrxにはGSM受信回路が接続される。GSM送信信号端子TgsmtxにはGSM送信回路が接続される。DCS受信信号端子TdcsrcxにはDCS受信回路が接続される。DCS送信信号端子TdcstxにはDCS送信回路が接続される。ダイプレクサ1は、ハイパスフィルタとローパスフィルタを複合した特性を持ち、GSMとDCSの信号を20dB程度のアイソレーションで相互に分離する。フィルタ2は、GSM送信信号の高調波を減衰する。高周波スイッチ4はGSMの送信と受信とを切り換える。フィルタ3はDCS送信信号の高調波を減衰する。高周波スイッチ5はDCSの送信と受信とを切り換える。

【0006】ここで、高周波スイッチ4および5にはPINダイオードが用いられている。このPINダイオードは、順方向バイアスされるとインピーダンスが数Ω程度まで低下してオン状態になり、逆方向バイアスされると高インピーダンスで端子間容量が数百fF程度のオフ状態になる。一般に、PINダイオードで大電力を扱う場合はそれがオフ状態にあるときに送信時の信号に歪を発生しやすい。

【0007】GSMで送信する場合は、制御端子Tct12とTct13に3Vの電圧を加え、Tct11とTct14に0Vを加える。これによりPINダイオードD1とD2は共にオン状態に、D3とD4は共にオフ状態になる。従って、GSM送信信号端子Tgsmtxとフィルタ2の間がオンになり、GSM送信信号は高周波スイッチ4とフィルタ2及びダイプレクサ1を通してアンテナ端子Tantまで伝送される。GSM送信信号の一部は、高周波スイッチ5まで到達するが、ダイプレクサ1でGSM規定の33dBmから20dB以上減衰するのでオフ状態にあるPINダイオードD3とD4には、13dBm程度しか印加されず、低電圧の逆方向バイアス電圧でも歪を発生することは無い。DCSで送信する場合は、制御端子Tct11とTct14に3Vの電圧を加え、Tct12とTct13に0Vを加えるが、動作説明はGSM送信の場合と同様である。

【0008】

【発明が解決しようとする課題】このように、従来例のスイッチ装置はダイプレクサ1でGSMとDCSの送信信号を相互に分離することにより、オフ状態にあるPINダイオードでの歪の発生を防いでいる。これは、GSMが900MHz帯、DCSが1.8GHz帯と周波数が大きく離れていることから、小型のダイプレクサで実現可能な構成であるといえる。

【0009】しかし、GSMとDCSに加えてさらにWCDMAも切り換えられるようにするには、WCDMAが2GHz帯、DCSが1.8GHz帯と、周波数が互いに接近しているために、両信号は小型のダイプレクサでは分離できないという問題が生じる。

【0010】PINダイオードに高電圧の逆方向バイアス電圧を加えることで、歪の発生を抑える方法も考えられるが、DC-DCコンバータ等の電圧変換装置を備えることが必要となり、部品点数やコストが増加するという問題が生じてしまう。したがって、この方法は小型の携帯端末には適していない。

【0011】また、PINダイオードを用いる高周波スイッチ4、5のような高周波スイッチは、その構造上、3系統以上の信号の切り換え用に拡張しづらいという問題もある。

【0012】本発明は、この問題点を解決するためになされたものであり、比較的低い制御電圧で大電力の高周波信号を取り扱える、少なくとも第1、第2、第3の周波数帯の信号経路を切り換える小型のスイッチ装置およびこれを用いた携帯端末装置を提供することを目的としている。

【0013】

【課題を解決するための手段】本発明によるスイッチ装置は、少なくとも第1、第2、第3の周波数帯の信号経路を切り換えるスイッチ装置であって、前記少なくとも第1、第2、第3の周波数帯の信号の共通の送受信信号

端子である第1の信号端子と、受信された信号から分離された前記第1の周波数帯の信号を出力する第2の信号端子と、前記第1の周波数帯の信号が分離された残りの信号を出力する第3の信号端子とを有し、前記第1の信号端子へ入力される受信信号を前記第2および第3の信号端子へ分配するとともに、前記第2および第3の信号端子へ入力される送信信号を結合して第1の信号端子へ出力するダイプレクサと、このダイプレクサの前記第2の信号端子に接続される第1の高周波スイッチと、前記ダイプレクサの前記第3の信号端子に接続される第2の高周波スイッチとを備え、前記第1の高周波スイッチは、それぞれダイオードにより構成された複数のスイッチング手段を有し、2個の信号端子を選択的に前記ダイプレクサの第2の信号端子に切り換え接続するよう構成され、前記第2の高周波スイッチは、それぞれFETにより構成された少なくとも3個のスイッチング手段を有し、少なくとも3個の信号端子を選択的に前記ダイプレクサの第3の信号端子に切り換え接続するよう構成されたことを特徴とする。

【0014】このように、少なくとも3つの周波数帯の信号を取り扱うのに、ダイプレクサを大型化することなく、まず、1つの周波数帯の信号と他の周波数帯の信号とに二分し、複数の周波数帯の信号が混在した信号については第2の高周波スイッチにおいて少なくとも3個のスイッチング手段での信号切り換えて対処する。この少なくとも3個のスイッチング手段からなる第2の高周波スイッチは、ダイオードではなくFETで構成することにより比較的少ない部品点数を用いた簡単な回路構成となる。

【0015】また、第2の高周波スイッチの各スイッチング手段のFETを直列多段接続することにより、第2の高周波スイッチ内でダイプレクサを経由しない他の周波数帯の送信信号が減衰しないまま印加されても、オフ状態にあるFETは低い逆方向バイアス電圧でもオンすることがなく、歪みの発生を防止することができる。

【0016】他方、第1の高周波スイッチはダイオードで構成することにより、その2個の信号端子を切り換える場合、信号送信時には両方のダイオードを同時にオンする。（信号受信時には両方のダイオードを同時にオフする。）このため、第1の高周波スイッチ内では信号送信時にスイッチング素子のオフ時の歪みの問題が生じない。第2の高周波スイッチとの関係では、間にダイプレクサが入るので、やはり歪みの問題は生じない。

【0017】上記スイッチ装置において、例えば、前記第1、第2、第3の周波数帯の信号は、それぞれ、GSM、WCDMA、DCSの信号である。

【0018】本発明による携帯通信端末装置は、上記構成のスイッチ装置の前記ダイプレクサの第1の信号端子をアンテナに接続し、前記第1の高周波スイッチの2個の信号端子に前記第1の周波数帯の信号の送受信回路を

接続し、前記第2の高周波スイッチの少なくとも3個の信号端子に前記第2、第3の周波数帯の信号の送受信回路を接続して構成することができる。

【0019】

【発明の実施の形態】以下、本発明の実施の形態について、詳細に説明する。

【0020】図1に本発明の実施の形態であるスイッチ装置の構成を示す。この図において図4に示した構成要素と同じ要素には同じ参照符号を付してある。アンテナ端子TantにはWCDMAとDCSとGSMの周波数帯に共振するアンテナが接続される。GSM受信信号端子TgsmrxにはGSM受信回路が接続される。GSM送信信号端子TgsmtxにはGSM送信回路が接続される。DCS受信信号端子TdcsrcxにはDCS受信回路が接続される。DCS送信信号端子TdcstxにはDCS送信回路が接続される。WCDMA送受信信号端子TwcdmaにはWCDMAの送受信回路が接続される。ここで、WCDMAだけが送受信であるのはWCDMAの複信方式がFDD (Frequency Domain Duplex) なので送受信が同時に行なわれるからである。

【0021】前述したように、ダイプレクサ1はハイパスフィルタとローパスフィルタの複合特性を持つ。図1の構成では、ダイプレクサ1はアンテナ端子Tantに接続される第1の信号端子、フィルタ2に接続される第2の信号端子、およびフィルタ3に接続される第3の信号端子を有する。WCDMA及びDCSの信号はダイプレクサ1のハイパスフィルタを通り、GSMの信号はダイプレクサ1のローパスフィルタを通り、両信号は相互に20dB程度のアイソレーションで分離される。フィルタ2は、GSM送信信号の高調波を減衰する。フィルタ3はWCDMA及びDCS送信信号の高調波を減衰する。高周波スイッチ4は、GSMの送信信号と受信信号との一方を導通させるように制御される。高周波スイッチ50は、DCSの送信信号と受信信号及びWCDMAの送受信信号の何れか1つを導通させるように制御される。

【0022】ここで、高周波スイッチ4は、図4に示した高周波スイッチ4と同じ構成を有し、スイッチング素子としてPINダイオードを用いる。前述したように、PINダイオードは、順方向バイアスされるとインピーダンスが数Ω程度まで低下してオン状態になり、逆方向バイアスされると高インピーダンスで端子間容量が数百fF程度のオフ状態になる。

【0023】一方、高周波スイッチ50にはスイッチング素子として電界効果トランジスタFET (Field Effect Transistor)、特にここではGaAs (ガリウム砒素) FETを用いる。すなわち、WCDMA送受信信号端子Twcdma、DCS送信信号端子Tdcstx、DCS受信信号端子Tdcsrcxの各信号端子とフィルタ3との間には、それぞれ、直列接続されたFET31, 32, 3

3、直列接続されたFET21, 22, 23、および直列接続されたFET11, 12, 13が介挿されている。FET31, 32, 33にはそれぞれ抵抗Rgを介して制御端子Tctl5から制御電圧が印加される。FET21, 22, 23にはそれぞれ抵抗Rgを介して制御端子Tctl4から制御電圧が印加される。同様に、FET11, 12, 13にはそれぞれ抵抗Rgを介して制御端子Tctl3から制御電圧が印加される。また、FET33, 23, 13の送受信回路側のそれぞれの端子(ソースまたはドレイン)には、それぞれ抵抗R5, R4, R3を介してバイアス電圧端子Tbiasが接続される。さらに、FET31, 21, 11のフィルタ3側の端子(ドレインまたはソース)には抵抗Rbを介してバイアス電圧端子Tbiasが接続される。

【0024】非飽和領域のFETは抵抗のように振る舞い、その抵抗値がゲート電圧で変化することを利用する。ターンオン電圧Vf付近ではインピーダンスが数Ωまで低下してオン状態になり、ピンチオフ電圧Vp以下では高インピーダンスで容量が数百fFのオフ状態になる。FETで大電力を扱う場合においてもオフ状態にあるときに歪を発生しやすいが、図示のように多段化して複数のFETを直列接続することにより取り扱い電力を段数の二乗に比例して拡大させることが可能である。

【0025】なお、PINダイオードの場合には多段接続すると、逆方向バイアス電圧が分圧されてしまい取り扱い電力を増加させることはできない。ダイオードとFETの違いは、主として、ダイオードが2端子素子であるのに対し、FETが3端子素子でFETにはオン・オフ制御用のゲート電圧が印加される点にある。FETの多段接続によれば、入力信号電圧を複数のFETで分割できる一方、単一個使用の場合と同じゲート電圧を各FETに維持できるため、逆方向バイアス電圧が分圧されることなく取り扱い電力を増加させることが可能となる。このように、FETは容易に多段化して取り扱い電力を増加させる点で優れている。

【0026】なお、高周波スイッチ4も高周波スイッチ50のようなFET構成とすることも可能であるが、高周波スイッチ50のようなFET構成でGSM信号(他より高電力)を取り扱うには、現状5Vの制御電圧を必要とするため、本実施の形態では、3Vの制御電圧でGSM信号を取り扱うことができるダイオード構成を採用している。また、高周波スイッチ4内のダイオードD1, D2は、後述するようにGSM信号の送信時には両方ともオンとなり、信号送信時の歪み発生の問題は生じない。

【0027】図2に、図1のスイッチ装置の各スイッチング素子の制御信号の状態および対応するスイッチング状態をまとめてテーブルとして示す。

【0028】このテーブルから分かるように、高周波スイッチ4側のGSMで送信する場合は、制御端子Tctl2

に3Vの電圧を加え、Tct11に0Vを加える。これによりPINダイオードD1とD2は両方ともオン状態になる。従って、GSM送信信号端子Tgsmtxとフィルタ2の間がオンになり、GSM送信信号は高周波スイッチ4とフィルタ2及びダイプレクサ1を通過してアンテナ端子Tantまで伝送される。なお、高周波スイッチ50側では、送信を行わない場合、制御端子Tbiasに3Vの電圧を加え、Tct13とTct14及びTct15に0Vを加えることにより、すべてのFETをオフにすることができる。このとき、GSM送信信号の一部は、高周波スイッチ50まで到達するが、ダイプレクサ1で13dBm程度まで減衰しているためオフ状態にあるFETが歪を発生することは無い。

【0029】高周波スイッチ50側のDCSで送信する場合は、制御端子TbiasとTct11とTct14に3Vの電圧を加え、Tct12とTct13とTct15に0Vを加える。これによりFET21, 22, 23がオン状態になり、それ以外のFETはオフ状態になる。DCSと同時にGSMの送信を行わない場合には、PINダイオードD1とD2もオフ状態になる。このとき、DCS送信信号端子Tdstxとフィルタ3の間がオンになり、DCS送信信号は高周波スイッチ50とフィルタ3及びダイプレクサ1を通過してアンテナ端子Tantまで伝送される。DCSの最大送信電力は30dBmを想定しており、この信号は高周波スイッチ50内の他のFET11, 12, 13とFET31, 32, 33に減衰されることなく印加される。したがって、これらのスイッチング素子での歪の発生が懸念されるが、本実施の形態では前述のようにFETを多段化して取り扱い電力を拡大しているため歪の発生を抑えることが可能である。なお、DCS送信信号の一部は、高周波スイッチ4まで到達するが、ダイプレクサ1で20dB以上減衰するのでPINダイオードD1とD2がオフ状態にあってもこれらのダイオードには10dBm程度しか印加されず、低電圧（本実施の形態では3Vまたはそれ以下）の逆方向バイアス電圧でも歪を発生することは無い。

【0030】高周波スイッチ50側のWCDMAで送信する場合は、制御端子TbiasとTct11とTct15に3Vの電圧を加え、制御端子Tct12とTct13とTct14に0Vを加える。これによりFET31, 32, 33がオン状態になり、それ以外のFETはオフ状態になる。同時にGSMを動作させない場合、PINダイオードD1とD2もオフ状態になる。従って、WCDMA送受信信号端子Twcdmaとフィルタ3の間がオンになり、WCDMA送信信号は高周波スイッチ50とフィルタ3及びダイプレクサ1を通過してアンテナ端子Tantまで伝送される。この場合、WCDMAの最大送信電力は24dBmを想定しているためFET11, 12, 13とFET21, 22, 23での歪の発生が懸念されるが、前記の場合と同様、FETを多段化して取り扱い電力を拡大しているの

で歪の発生を抑えることが可能である。なお、WCDMA送信信号の一部は、高周波スイッチ4まで到達するが、ダイプレクサ1で20dB以上減衰するのでオフ状態にあるPINダイオードD1とD2には4dBm程度しか印加されず、低電圧の逆方向バイアス電圧でも歪を発生することは無い。

【0031】高周波スイッチ4側のGSMで受信する場合は、制御端子Tct11に3Vの電圧を加え、Tct12に0Vを加える。これによりPINダイオードがD1とD2がオフ状態になる。従って、GSM受信信号端子Tgsrxとフィルタ2の間がオンになり、アンテナ端子Tantから入ったGSM受信信号はダイプレクサ1とフィルタ2及び高周波スイッチ4を通過してGSM受信信号端子Tgsrxまで伝送される。

【0032】高周波スイッチ50側のDCSで受信する場合は、制御端子TbiasとTct13に3Vの電圧を加え、制御端子Tct14とTct15に0Vを加える。これによりFET11, 12, 23がオン状態になる。従って、DCS受信信号端子Tdcsrcxとフィルタ3の間がオンになり、アンテナ端子Tantから入ったDCS受信信号はダイプレクサ1とフィルタ3及び高周波スイッチ50を通過してDCS受信信号端子Tdcsrcxまで伝送される。

【0033】高周波スイッチ50側のWCDMAで受信する場合は、制御端子TbiasとTct15に3Vの電圧を加え、制御端子Tct13とTct14に0Vを加える。これによりFET31, 32, 33がオン状態になる。従って、WCDMA送受信信号端子Twcdmaとフィルタ3の間がオンになり、アンテナ端子Tantから入ったWCDMA受信信号はダイプレクサ1とフィルタ3及び高周波スイッチ50を通過してWCDMA送受信信号端子Twcdmaまで伝送される。

【0034】このようなスイッチ装置の比較的簡単な回路構成により、比較的低い制御電圧で大電力の高周波信号を取り扱える、3系統以上の信号切り替えを行う小型のスイッチ装置を実現することができる。また、GSMとDCSとWCDMAのような3つ以上の異なる通信方式について、アンテナを共用化できるので、小型の携帯端末装置を構成することが可能になる。さらに、GSMとDCSとWCDMAの各通信方式において、受信時にはPINダイオードD1とD2がオフ状態であるため、消費電流の低減を実現することができる。

【0035】図3は、本発明の他の実施の形態を示す。これは、図1に示したスイッチ装置に対して、高周波スイッチ50を高周波スイッチ51に替えたものである。高周波スイッチ51は、高周波スイッチ50に対して、そのTdcsrcx信号端子とグランドとの間に短絡手段として、直列接続されたFET41～FET43を追加したものである。直列接続されたFET41～FET43の一端側はTdcsrcx信号端子に接続され、他端側は抵抗R6を介して抵抗RbとR3の接続点に接続されるととも

に、コンデンサC4を介して接地される。FET41～FET43のゲートには、DCS送信時のみに抵抗Rgを介して3Vを印加し、それ以外は0Vを印加することにより、アイソレーションを改善することができる。

【0036】以上、本発明の好適な実施の形態について説明したが、上記で言及した以外にも、種々の変形、変更が可能である。例えば、各制御端子に印加する制御電圧の0Vと3Vは必ずしもこれらの値に限定するものではない。また、直列接続したFETの段数も3段に限定するものではなく、FETの接続方法も図示したものに限定されるものではない。

【0037】

【発明の効果】本発明によれば、ダイプレクサを大型化することなく、比較的低い制御電圧で大電力の高周波信号を取り扱える、少なくとも第1、第2、第3の周波数帯の信号経路を切り換える小型のスイッチ装置を比較的簡単な回路構成で実現することができる。また、GSMとDCSとWCDMAのような3つ以上の異なる通信方式について、アンテナを共用化できるので、小型の携帯端末装置を構成することが可能になる。さらに、ダイプレクサで二分された両側（例えば、GSMとWCDMA、または、DCSとGSM）を同時に動作させることも可能であり、多彩なシステム運用に対応することができる。

【図面の簡単な説明】

【図1】本発明の実施の形態であるスイッチ装置の構成を示すブロック図である。

【図2】図1のスイッチ装置の各スイッチング素子の制御信号の状態および対応するスイッチング状態をテーブルとして示す図である。

【図3】本発明の第2の実施の形態のスイッチ装置の構成を示すブロック図である。

【図4】従来例のスイッチ装置の構成を示すブロック図である。

【符号の説明】

1…ダイプレクサ

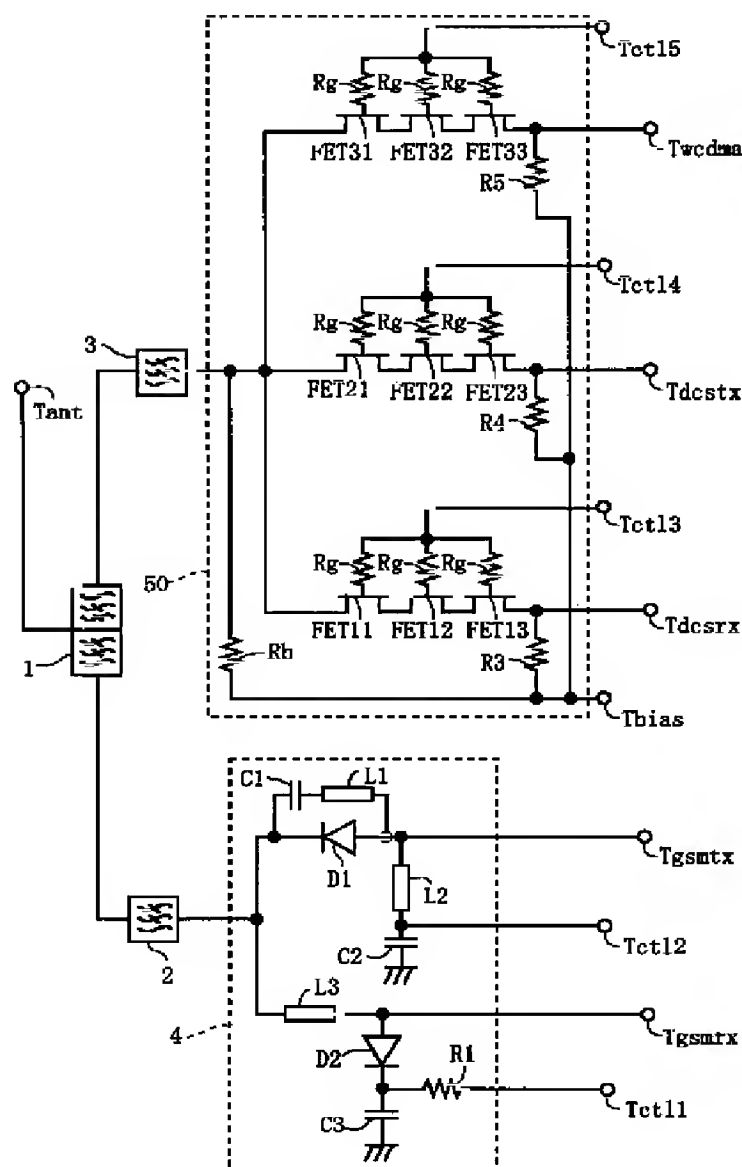
2, 3…フィルタ

4, 5, 50, 51…高周波スイッチ

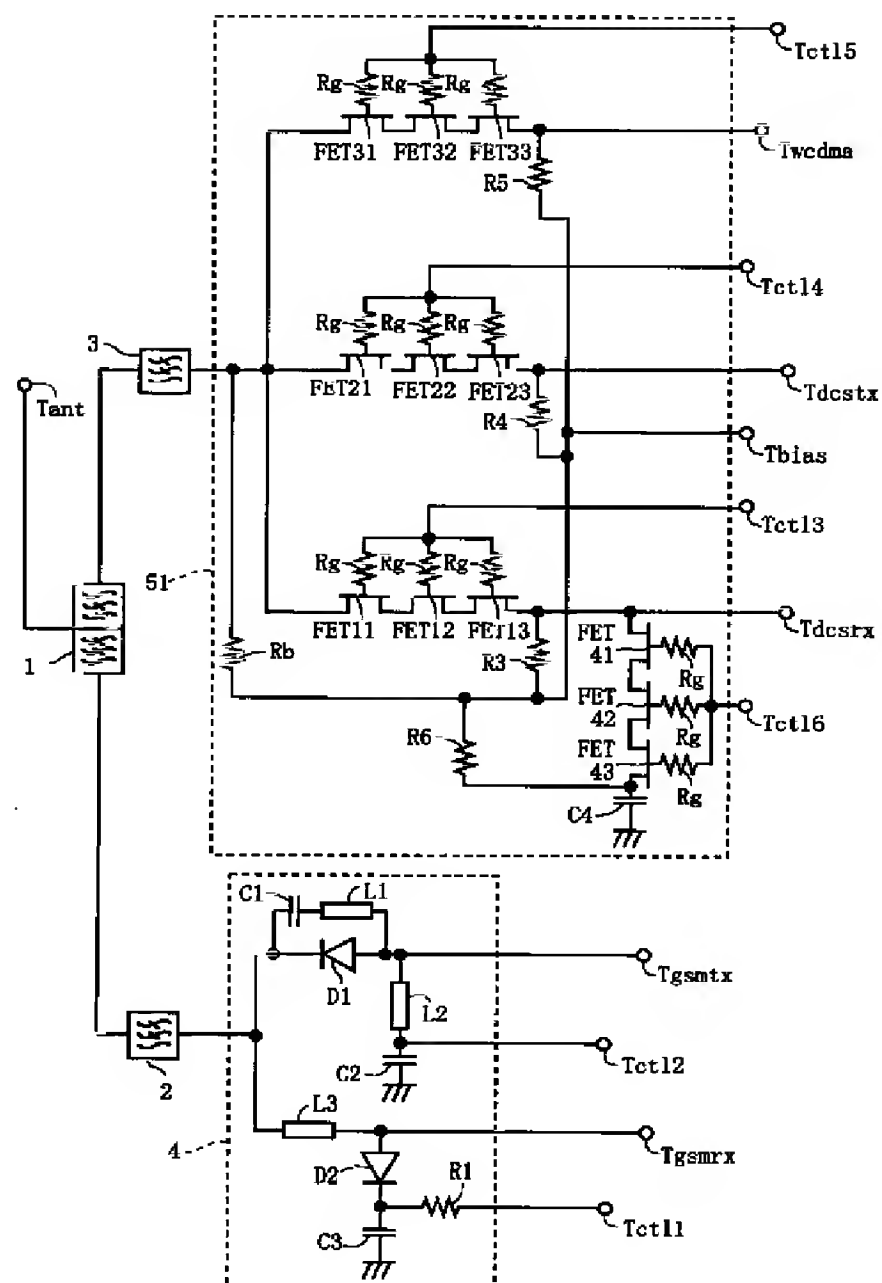
D1, D2…PINダイオード

FET11, 12, 13, FET21, 22, 23, FET31, 32, 33…電界効果トランジスタ

【図1】



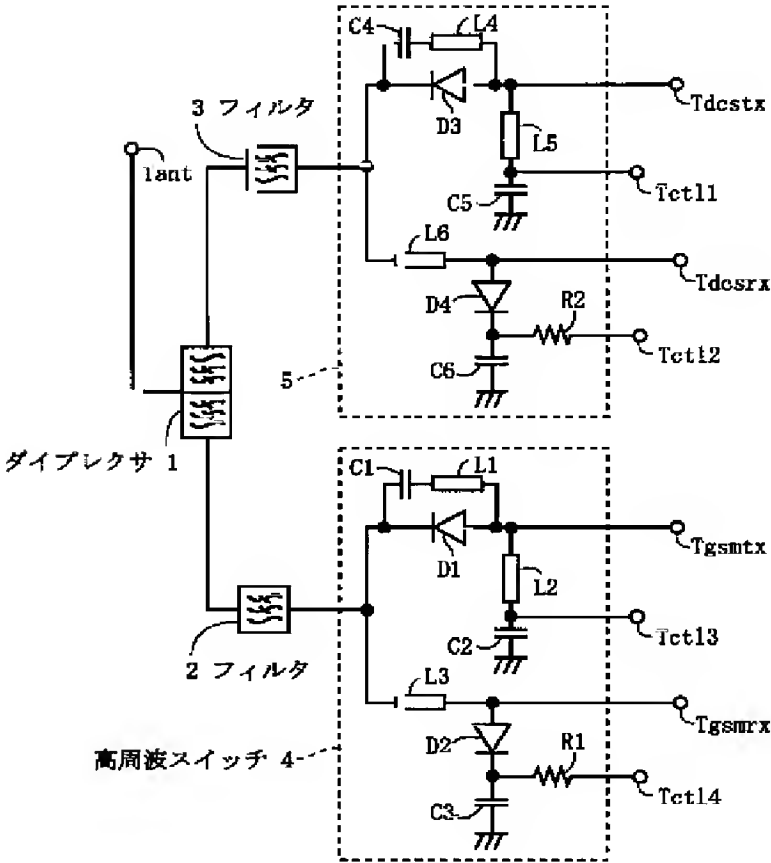
【図3】



【図2】

		FET31-33	Tct15	FET21-23	tct14	FET11-13	Tct13	Tbias	D1	Tct12	D2	Tct11
WCDMA	送	ON	3V	OFF	0	OFF	0	3V	—	—	—	—
	受	ON	3V	OFF	0	OFF	0	3V	—	—	—	—
DCS	送	OFF	0	ON	3V	OFF	0	3V	—	—	—	—
	受	OFF	0	OFF	0	ON	3V	3V	—	—	—	—
GSM	送	—	—	—	—	—	—	—	ON	3V	ON	0
	受	—	—	—	—	—	—	—	OFF	0	OFF	3V

【図4】



PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2003-209454

(43)Date of publication of application : 25.07.2003

(51)Int. CI. H03H 7/46

H03H 7/075

H04B 1/44

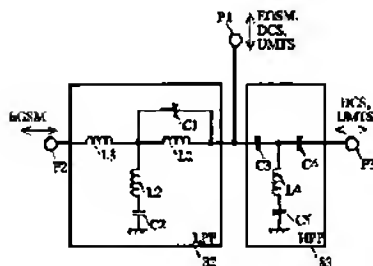
(21)Application number : 2002-319604 (71)Applicant : MATSUSHITA ELECTRIC
IND CO LTD

(22)Date of filing : 01.11.2002 (72)Inventor : URYU KAZUhide
YAMADA TORU
ISHIZAKI TOSHIO

(30)Priority

Priority	2001346162	Priority	12.11.2001	Priority	JP
number :		date :		country :	

(54) DIPLEXER, AND HIGH-FREQUENCY SWITCH AND ANTENNA DUPLEXER USING THE SAME



(57)Abstract:

PROBLEM TO BE SOLVED: To provide a diplexer and a high-frequency switch using the same in which signals of a high frequency band can be passed without being attenuated over a wide frequency band.

SOLUTION: A low-pass filter LPF 82 comprising the diplexer is provided

with the parallel resonance circuit of a first capacitor C1 and a first inductor L1 and the serial resonance circuit of a second capacitor C2 and a second inductor L2 to form two attenuation poles of the LPF 82. Thus, the passband of a high-pass filter HPF 83 can be widened.

LEGAL STATUS

[Date of request for examination] 27.07.2005

[Date of sending the examiner's
decision of rejection]

[Kind of final disposal of
application other than the
examiner's decision of rejection or
application converted registration]

[Date of final disposal for
application]

[Patent number]

[Date of registration]

[Number of appeal against
examiner's decision of rejection]

[Date of requesting appeal against
examiner's decision of rejection]

[Date of extinction of right]

Copyright (C); 1998, 2003 Japan Patent Office

* NOTICES *

JPO and NCIP are not responsible for any
damages caused by the use of this translation.

1. This document has been translated by computer. So the translation may not reflect the original precisely.
2. **** shows the word which can not be translated.
3. In the drawings, any words are not translated.

CLAIMS

[Claim(s)]

[Claim 1] It is a diplexer for transmitting and receiving the electric wave of two or more different frequency bands, and carrying out separation composition. The low pass filter which passes only the signal

of the low-pass frequency band arranged between the 2nd terminal for transmitting and receiving the signal of a frequency band the 1st terminal linked to an antenna side, and low-pass, It has the high pass filter which passes only the signal of the frequency band of a high region arranged between the 3rd terminal for transmitting and receiving the signal of said 1st terminal and the frequency band of a high region. Said low pass filter is a diplexer characterized by forming at least two attenuation poles in the high region side of a passband by it including at least two resonance circuits.

[Claim 2] It is the diplexer according to claim 1 which said high pass filter forms one attenuation pole in the low-pass side of a passband including one resonance circuit in said high pass filter, and is characterized by said low pass filter passing only the signal of a low-pass frequency band most.

[Claim 3] Said low pass filter is a diplexer including the series resonant circuit which consists of the 2nd inductor arranged between the parallel resonant circuit which consists of the 1st inductor arranged between said 1st terminal and said 2nd terminal, and the 1st capacitor as said two resonance circuits, and said 2nd terminal and gland, and the 2nd capacitor according to claim 1 or 2.

[Claim 4] Said high pass filter is a diplexer including the series resonant circuit which consists of the 3rd inductor arranged between the node of said 3rd capacitor and said 4th capacitor, and a gland, and the 5th capacitor according to claim 3 as the series circuit which consists of the 3rd capacitor and 4th capacitor which are arranged between said 1st terminal and said 3rd terminal, and said resonance circuit.

[Claim 5] two or more beer halls for said low pass filter and said high pass filter to connect two or more stripline electrodes for realizing said 1-3rd inductors, two or more capacitor electrodes for realizing said 1-5th capacitors, and said two or more stripline electrodes and said two or more capacitor electrodes -- the diplexer according to claim 4 characterized by consisting of a layered product which carried out the laminating of two or more dielectric layers which form the conductor.

[Claim 6] Among said two or more dielectric layers, at least one dielectric layer At least one or more stripline electrodes which realize said 1st inductor including an earth electrode It is arranged to the direction of a laminating at the upper layer rather than the earth electrode concerned. And it is characterized by being arranged to the direction of a laminating at the upper layer or the same layer rather than at least one or more stripline electrodes which realize at least one or more the stripline electrode and said 3rd inductor realize said

2nd inductor. A diplexer according to claim 5.

[Claim 7] Among said two or more dielectric layers, at least one dielectric layer At least one or more capacitor electrodes which realize the 1st capacitor in said parallel resonant circuit of said low pass filter including an earth electrode At least one or more stripline electrodes which are arranged to the direction of a laminating at the upper layer rather than the earth electrode concerned, and realize said 1st inductor in said parallel resonant circuit of said low pass filter The diplexer according to claim 5 or 6 characterized by being arranged to the direction of a laminating at the upper layer rather than the capacitor electrode concerned.

[Claim 8] Among said two or more dielectric layers, at least one dielectric layer At least one or more capacitor electrodes which realize the 2nd capacitor in said series resonant circuit of said low pass filter including an earth electrode At least one or more stripline electrodes which are arranged to the direction of a laminating at the upper layer rather than the earth electrode concerned, and realize said 2nd inductor in said series resonant circuit of said low pass filter The diplexer according to claim 5 to 7 characterized by being arranged to the direction of a laminating at the upper layer rather than the capacitor electrode concerned.

[Claim 9] Among said two or more dielectric layers, at least one dielectric layer At least one or more capacitor electrodes which realize the 5th capacitor in said series resonant circuit of said high pass filter including an earth electrode At least one or more stripline electrodes which are arranged to the direction of a laminating at the upper layer rather than the earth electrode concerned, and realize said 3rd inductor in said series resonant circuit of said high pass filter The diplexer according to claim 5 to 8 characterized by being arranged to the direction of a laminating at the upper layer rather than the capacitor electrode concerned.

[Claim 10] Are a high frequency switch for changing transmission and reception of the electric wave of two or more different frequency bands, and the 1st terminal connected to the antenna side is minded. The diplexer for transmitting and receiving the electric wave of two or more different frequency bands, and carrying out separation composition, The low-pass transceiver change circuit connected to the 2nd terminal for transmitting and receiving the signal of a frequency low-pass [in said diplexer], It has the high region transceiver change circuit connected to the 3rd terminal for transmitting and receiving the signal of the frequency of a high region in said diplexer. Said diplexer The low pass

filter which passes only the signal of the low-pass frequency band arranged between said 1st terminal and said 2nd terminal, The high pass filter which passes only the signal of the frequency band of a high region arranged between said 1st terminal and said 3rd terminal is included. Said low pass filter It is the high frequency switch which has at least two resonance circuits and is characterized by said low pass filter forming at least two attenuation poles in the high region side of a passband by work of said two resonance circuits.

[Claim 11] It is the high frequency switch according to claim 10 which said high pass filter forms one attenuation pole in the low-pass side of a passband including one resonance circuit in said high pass filter, and is characterized by said low pass filter passing only the signal of a low-pass frequency band most.

[Claim 12] Said low pass filter is a high frequency switch including the series resonant circuit which consists of the 2nd inductor arranged between the parallel resonant circuit which consists of the 1st inductor arranged between said 1st terminal and said 2nd terminal, and the 1st capacitor as said two resonance circuits, and said 2nd terminal and gland, and the 2nd capacitor according to claim 10 or 11.

[Claim 13] Said high pass filter is a high frequency switch including the series resonant circuit which consists of the 3rd inductor arranged between the node of said 3rd capacitor and said 4th capacitor, and a gland, and the 5th capacitor according to claim 12 as the series circuit which consists of the 3rd capacitor and 4th capacitor which are arranged between said 1st terminal and said 3rd terminal, and said resonance circuit.

[Claim 14] two or more beer halls for connecting two or more stripline electrodes which realize an inductor, two or more capacitor electrodes which realize a capacitor, and said two or more stripline electrodes and said two or more capacitor electrodes -- the high frequency switch according to claim 13 realized by the layered product of two or more dielectric layers in which the conductor was formed.

[Claim 15] two or more beer halls which connect to said layered product two or more stripline electrodes which realize said 1-3rd inductors for realizing said low pass filter and said high pass filter, two or more capacitor electrodes which realize said 1-5th capacitors, and said two or more stripline electrodes and said two or more capacitor electrodes - the high frequency switch according to claim 14 characterized by forming the conductor.

[Claim 16] Among said two or more dielectric layers, at least one dielectric layer At least one or more stripline electrodes which realize

said 1st inductor including an earth electrode It is arranged to the direction of a laminating at the upper layer rather than the earth electrode concerned. And it is characterized by being arranged to the direction of a laminating at the upper layer or the same layer rather than at least one or more stripline electrodes which realize at least one or more the stripline electrode and said 3rd inductor realize said 2nd inductor. A high frequency switch according to claim 15.

[Claim 17] Among said two or more dielectric layers, at least one dielectric layer At least one or more capacitor electrodes which realize the 1st capacitor in said parallel resonant circuit of said low pass filter including an earth electrode At least one or more stripline electrodes which are arranged to the direction of a laminating at the upper layer rather than the earth electrode concerned, and realize said 1st inductor in said parallel resonant circuit of said low pass filter The high frequency switch according to claim 15 or 16 characterized by being arranged to the direction of a laminating at the upper layer rather than the capacitor electrode concerned.

[Claim 18] Among said two or more dielectric layers, at least one dielectric layer At least one or more capacitor electrodes which realize the 2nd capacitor in said series resonant circuit of said low pass filter including an earth electrode At least one or more stripline electrodes which are arranged to the direction of a laminating at the upper layer rather than the earth electrode concerned, and realize said 2nd inductor in said series resonant circuit of said low pass filter The high frequency switch according to claim 15 to 17 characterized by being arranged to the direction of a laminating at the upper layer rather than the capacitor electrode concerned.

[Claim 19] Among said two or more dielectric layers, at least one dielectric layer At least one or more capacitor electrodes which realize the 5th capacitor in said series resonant circuit of said high pass filter including an earth electrode At least one or more stripline electrodes which are arranged to the direction of a laminating at the upper layer rather than the earth electrode concerned, and realize said 3rd inductor in said series resonant circuit of said high pass filter The high frequency switch according to claim 15 to 18 characterized by being arranged to the direction of a laminating at the upper layer rather than the capacitor electrode concerned.

[Claim 20] It is the high frequency switch according to claim 14 to 19 characterized by for either [at least] said low-pass transceiver change circuit or said high region transceiver change circuit being a circuit which changes transmission and reception according to the

electrical potential difference impressed to diode, and mounting said diode in the top face of said layered product.

[Claim 21] It is the high frequency switch according to claim 14 to 20 which either [at least] said low-pass transceiver change circuit or said high region transceiver change circuit is a GaAs switch, and is characterized by mounting said GaAs switch in the top face of said layered product.

[Claim 22] Are an antenna common machine for transmitting and receiving the electric wave of two or more different frequency bands to coincidence, and the 1st terminal connected to the antenna side is minded. The diplexer for transmitting and receiving the electric wave of two or more different frequency bands, and carrying out separation composition, The 1st diplexer connected to the 2nd terminal for transmitting and receiving the signal of a frequency low-pass [in said diplexer], It has the 2nd diplexer connected to the 3rd terminal for transmitting and receiving the signal of the frequency of a high region in said diplexer. Said diplexer The low pass filter which passes only the signal of the low-pass frequency band arranged between said 1st terminal and said 2nd terminal, The high pass filter which passes only the signal of the frequency band of a high region arranged between said 1st terminal and said 3rd terminal is included. Said low pass filter It is the antenna common machine which has at least two resonance circuits and is characterized by said low pass filter forming at least two attenuation poles in the high region side of a passband by work of said two resonance circuits.

[Claim 23] It is the antenna common machine according to claim 22 which said high pass filter forms one attenuation pole in the low-pass side of a passband including one resonance circuit in said high pass filter, and is characterized by said low pass filter passing only the signal of a low-pass frequency band most.

[Claim 24] Said low pass filter is an antenna common machine including the series resonant circuit which consists of the 2nd inductor arranged between the parallel resonant circuit which consists of the 1st inductor arranged between said 1st terminal and said 2nd terminal, and the 1st capacitor as said two resonance circuits, and said 2nd terminal and gland, and the 2nd capacitor according to claim 22 or 23.

[Claim 25] Said high pass filter is an antenna common machine including the series resonant circuit which consists of the 3rd inductor arranged between the node of said 3rd capacitor and said 4th capacitor, and a gland, and the 5th capacitor according to claim 24 as the series circuit which consists of the 3rd capacitor and 4th capacitor which are arranged

between said 1st terminal and said 3rd terminal, and said resonance circuit.

[Claim 26] two or more beer halls for connecting two or more stripline electrodes which realize an inductor, two or more capacitor electrodes which realize a capacitor, and said two or more stripline electrodes and said two or more capacitor electrodes -- the antenna common machine according to claim 25 realized by the layered product of two or more dielectric layers in which the conductor was formed.

[Claim 27] It is the radio device which transmits and receives the electric wave of two or more frequency bands, and has a high frequency switch for changing transmission and reception of the electric wave of two or more different frequency bands. Said high frequency switch The diplexer for transmitting and receiving the electric wave of two or more different frequency bands, and carrying out separation composition through the 1st terminal connected to the antenna side, The low-pass transceiver change circuit connected to the 2nd terminal for transmitting and receiving the signal of a frequency low-pass [in said diplexer], The high region transceiver change circuit connected to the 3rd terminal for transmitting and receiving the signal of the frequency of a high region in said diplexer is included. Said diplexer The low pass filter which passes only the signal of the low-pass frequency band arranged between said 1st terminal and said 2nd terminal, It has the high pass filter which passes only the signal of the frequency band of a high region arranged between said 1st terminal and said 3rd terminal. Said low pass filter It is the radio device which has at least two resonance circuits and is characterized by said low pass filter forming at least two attenuation poles in the high region side of a passband by work of said two resonance circuits.

[Claim 28] It is the radio device which transmits and receives the electric wave of two or more frequency bands to coincidence, and has an antenna common machine for transmitting and receiving the electric wave of two or more different frequency bands to coincidence. Said antenna common machine The diplexer for transmitting and receiving the electric wave of two or more different frequency bands, and carrying out separation composition through the 1st terminal connected to the antenna side, The 1st diplexer connected to the 2nd terminal for transmitting and receiving the signal of a frequency low-pass [in said diplexer], It has the 2nd diplexer connected to the 3rd terminal for transmitting and receiving the signal of the frequency of a high region in said diplexer. Said diplexer The low pass filter which passes only the signal of the low-pass frequency band arranged between said 1st terminal and

said 2nd terminal, The high pass filter which passes only the signal of the frequency band of a high region arranged between said 1st terminal and said 3rd terminal is included. Said low pass filter It is the radio device which has at least two resonance circuits and is characterized by said low pass filter forming at least two attenuation poles in the high region side of a passband by work of said two resonance circuits.

[Translation done.]

* NOTICES *

JPO and NCIP are not responsible for any damages caused by the use of this translation.

1. This document has been translated by computer. So the translation may not reflect the original precisely.
2. **** shows the word which can not be translated.
3. In the drawings, any words are not translated.

DETAILED DESCRIPTION

[Detailed Description of the Invention]

[0001]

[Field of the Invention] This invention relates to the high frequency switch and antenna common machine which used it for the diplexer list for using for radio devices, such as a cellular phone which can use more specifically two or more communication modes from which a frequency band differs, about the high frequency switch and antenna common machine which used it for the diplexer list used for a cellular phone etc.

[0002]

[Description of the Prior Art] The EGSM (Enhanced-Global System for Mobile Communication) method used for the cellular-phone system centering on Europe etc., The DCS (Digital Cellular System) method using the frequency of the 1.8GHz band which has come to be used with the expansion of a user, The UMTS (Universal Mobile Telecommunications System) method which realizes a next-generation high-speed communication link, Two or more methods, such as a PCS (Personal Communications Services) method using the frequency of the 1.9GHz band used mainly by the U.S., exist.

[0003] Drawing 19 is drawing having shown the frequency band used by the EGSM method, the DCS method, and the UMTS method. In drawing 19, it

means that "Tx" described into () under a method name is a frequency band used in the case of transmission, and means that "Rx" is a frequency band used in the case of reception. As shown in drawing 19 , in an EGSM method, a DCS method uses 1710-1880MHz, and a UMTS method uses 1920-2170MHz for 880-960MHz. A cellular-phone system is divided roughly into the system using a low-pass frequency, and the system using the frequency of a high region like DCS or a UMTS method like an EGSM method so that drawing 19 may show.

[0004] In recent years, development of the cellular phone which can use two or more above methods is desired from the expansion of the user of mobile communications, such as a cellular phone, globalization of the system, etc. For example, development of the cellular phone which can use both the EGSM method using the low-pass frequency band used from the former, DCS using the frequency band of a high region with which use is progressing in recent years, a UMTS method, etc. is desired. It is necessary to set to the internal circuitry of a cellular phone, and to separate and compound a low-pass frequency band and the frequency band of a high region in the above cellular phones. It is because it becomes that from which the power amplification which can be used differs by the signal of a low-pass frequency band, and the signal of the frequency band of a high region.

[0005] In order to separate and compound the signal of a low-pass frequency band, and the signal of the frequency band of a high region conventionally, the equipment called a diplexer has been used. Drawing 20 is drawing showing the equal circuit of the conventional diplexer (for example, patent reference 1 reference). In drawing 20 , the conventional diplexer contains the low pass filter (henceforth LPF (Low Pass Filter)) 10 connected between the 1st terminal P51 and the 2nd terminal P52, and the high pass filter (following, HPF (High Pass Filter)) 20 connected between the 1st terminal P51 and the 3rd terminal P53.

[0006] In LPF10, the 1st inductor L51 and 1st capacitor C51 are connected to juxtaposition between the 1st terminal P51 and the 2nd terminal P52, and the 2nd capacitor C52 is connected to a serial between the 2nd terminal P52 and a gland. LPF10 passes the signal of a frequency band low-pass [, such as an EGSM method,].

[0007] In HPF20, the 3rd capacitor C53 and 4th capacitor C54 are connected to a serial between the 1st terminal P51 and the 3rd terminal P53, and the 2nd inductor L52 and 5th capacitor C55 are connected to a serial between the node of the 3rd capacitor C53 and the 4th capacitor C54, and a gland. HPF20 passes the signal of frequency bands of a high

region, such as DCS and a UMTS method.

[0008] The constant is set that the parallel resonant circuit of the 1st inductor L51 and the 1st capacitor C51 in LPF10 resonates to the signal of the frequency band of a high region which corresponds near the passband of HPF20. An impedance will become very large if a parallel resonant circuit resonates. Therefore, LPF10 does not pass the signal of the frequency band of a high region. That is, LPF10 forms an attenuation pole in the frequency band of a high region. Here, the thing of the location where a certain specific frequency decreases an attenuation pole more greatly in the attenuation band of a filter is said.

[0009] Drawing 21 is drawing showing the passage property of LPF10. In drawing 21, the curve shown by the dotted line shows the passage property of LPF10 shown with the scale on the right-hand side of the axis of ordinate of a graph. As shown in drawing 20, LPF10 forms an attenuation pole AP 50 with the frequency band of a UMTS method, and most often passes a signal with the frequency band of an EGSM method.

[0010] The constant is set that the series resonant circuit of the 2nd inductor L52 and the 5th capacitor C55 in HPF20 resonates to the signal of the frequency band of an EGSM (it corresponds near passband of LPF10) method. If a series resonant circuit resonates, an impedance will become very small and it will approach zero. When the 3rd terminal P53 is seen from the 1st terminal P51, an impedance becomes very large compared with LPF10. Therefore, when the signal of the frequency band of an EGSM method inputs into the 1st terminal P51, HPF20 does not pass the signal of the frequency band of an EGSM method. That is, HPF20 forms an attenuation pole near the frequency band of an EGSM method.

[0011] Drawing 22 is drawing showing the passage property of HPF20. The curved semantics expressed with the dotted line in drawing 22 is the same as that of drawing 21. As shown in drawing 22, HPF20 forms an attenuation pole AP 51 with the frequency band of an EGSM method, and most often passes a signal with the frequency band of a UMTS method.

[0012] In the above conventional diplexers, although the signal of the frequency band of an EGSM method inputted into the 1st terminal P51 can hardly pass HPF20, since it can pass LPF10 nearly completely, without being transmitted to the HPF20 side, it is transmitted to the LPF10 side and can be taken out from the 2nd terminal P52. Moreover, although the signal of the frequency band of a high region inputted into the 1st terminal P51 can hardly pass LPF10, since it can pass HPF20 nearly completely, without being transmitted to the LPF10 side, it is transmitted to the HPF20 side and can be taken out from the 3rd terminal P53. Thus, the conventional diplexer is used and it becomes possible to

separate and compound the signal of a low-pass frequency band, and the signal of the frequency band of a high region.

[0013]

[Patent reference 1] JP, 2000-349581, A (a paragraph 0003, Fig. 6)

[0014]

[Problem(s) to be Solved by the Invention] As shown in drawing 21, in LPF10, the signal of the frequency band of a UMTS method cannot fully be decreased, LPF10 cannot be passed, but since attenuation is inadequate, the signal of the frequency band of a DCS method brings a result revealed to LPF10. Therefore, as shown in drawing 22, the part and the problem of decreasing and passing HPF20 which are revealed to LPF10 produce the signal of the frequency band of a DCS method. Therefore, there is a problem in using for the cellular phone which can use both a DCS method and a UMTS method.

[0015] Thus, in LPF10 between the 1st terminal P51 and the 2nd terminal P52, since the attenuation pole AP 50 was formed near the passband of HPF20 in one parallel resonant circuit, it was difficult in the above conventional diplexers, to secure the magnitude of attenuation over a broadband. Consequently, in the conventional diplexer, it was difficult to pass without the signal of the frequency band by the side of a high region which is used by two or more cellular-phone systems by the passage property of high pass filter HPF20 serving as a narrow-band declining over an extensive band.

[0016] So, the purpose of this invention is offering the diplexer which can pass without the signal of the frequency band of a high region crossing to a wide area, and declining.

[0017] Moreover, other purposes of this invention are offering the high frequency switch using the diplexer which can pass without the signal of the frequency band of a high region crossing to a wide area, and declining.

[0018] Furthermore, other purposes of this invention are offering the antenna common machine using the diplexer which can pass without the signal of the frequency band of a high region crossing to a wide area, and declining.

[0019]

[The means for solving a technical problem and an effect of the invention] The 1st invention is a diplexer for transmitting and receiving the electric wave of two or more different frequency bands, and carrying out separation composition. The low pass filter which passes only the signal of the low-pass frequency band arranged between the 2nd terminal for transmitting and receiving the signal of a

frequency band the 1st terminal linked to an antenna side, and low-pass, It has the high pass filter which passes only the signal of the frequency band of a high region arranged between the 3rd terminal for transmitting and receiving the signal of the 1st terminal and the frequency band of a high region. A low pass filter It is characterized by forming at least two attenuation poles in the high region side of a passband by it including at least two resonance circuits.

[0020] Since two attenuation poles are formed in the high region side of a passband of two resonance circuits included in a low pass filter according to the 1st above-mentioned invention, in a low pass filter, it becomes possible to cross the signal of the frequency band of a high region to a wide area, and to fully decrease it. Therefore, in a high pass filter, it becomes possible to offer the diplexer which can pass without the signal of the frequency band of a high region crossing to a wide area, and declining.

[0021] In a high pass filter, in the 1st invention, a high pass filter forms [the 2nd invention] one attenuation pole in the low-pass side of a passband including one resonance circuit, and a low pass filter is characterized by passing only the signal of a low-pass frequency band most.

[0022] Since one attenuation pole is formed in the low-pass side of a passband of one resonance circuit included in a high pass filter according to the 2nd above-mentioned invention, it becomes possible to suppress attenuation of the signal of a low-pass frequency band, and a low pass filter becomes possible [passing only the signal of a low-pass frequency band most]. This becomes possible to carry out separation composition of the signal of the frequency band of for example, an EGSM method, and the signal of frequency bands, such as DCS of a high region, UMTS, and a PCS method.

[0023] The 3rd invention includes the series resonant circuit which consists of the 2nd inductor arranged between the parallel resonant circuit where a low pass filter consists of the 1st inductor arranged between the 1st terminal and the 2nd terminal, and the 1st capacitor as two resonance circuits, and the 2nd terminal and a gland, and the 2nd capacitor in the 1st or 2nd invention.

[0024] According to the 3rd above-mentioned invention, when the parallel resonant circuit of a low pass filter resonates, one attenuation pole is formed, when the series resonant circuit of a low pass filter resonates, one attenuation pole will be formed, and it becomes possible to cross to a wide area and to fully secure the magnitude of attenuation. Therefore, it becomes possible to offer the diplexer which can pass without the

signal of the frequency band of a high region crossing to a wide area, and declining. Moreover, it becomes possible to offer a diplexer with the broadband passage property by the minimum circuitry by the 3rd configuration of invention.

[0025] The 4th invention includes the series resonant circuit which consists of a series circuit where a high pass filter consists of the 3rd capacitor and 4th capacitor which are arranged between the 1st terminal and the 3rd terminal, and the 3rd inductor arranged between the node of the 3rd capacitor and the 4th capacitor, and a gland as a resonance circuit and the 5th capacitor in the 3rd invention.

[0026] Since according to the 4th above-mentioned invention one attenuation pole will be formed when the series resonant circuit of a high pass filter resonates, it becomes possible to suppress attenuation of the signal of a low-pass frequency band.

[0027] two or more beer halls for a low pass filter and a high pass filter to connect two or more stripline electrodes for realizing the 1-3rd inductors, two or more capacitor electrodes for realizing the 1-5th capacitors, and two or more stripline electrodes and two or more capacitor electrodes in the 4th invention as for the 5th invention -- it is characterized by consisting of a layered product which carried out the laminating of two or more dielectric layers which form the conductor.

[0028] According to the 5th above-mentioned invention, since a low pass filter and a high pass filter will be formed in the interior of one layered product, it becomes possible to attain miniaturization of a diplexer, and low back-ization.

[0029] The 6th invention is set to the 5th invention. Among two or more dielectric layers at least one dielectric layer At least one or more stripline electrodes which realize the 1st inductor including an earth electrode It is arranged to the direction of a laminating at the upper layer rather than the earth electrode concerned. And it is characterized by being arranged to the direction of a laminating at the upper layer or the same layer rather than at least one or more stripline electrodes which realize at least one or more the stripline electrode and the 3rd inductor which realize the 2nd inductor.

[0030] Since the stray capacity generated between the 1st inductor and other electrode patterns, such as an earth electrode and a capacitor electrode, when a signal arranges the 1st inductor which passes directly in the upper layer rather than an earth electrode and arranges it in the upper layer or the same layer from the stripline electrode of further others can be reduced according to the 6th above-mentioned invention, it becomes possible to reduce property change of an inductor. Consequently,

the diplexer as the circuit for which it asks can be offered.

[0031] The 7th invention is set to the 5th or 6th invention. Among two or more dielectric layers at least one dielectric layer At least one or more capacitor electrodes which realize the 1st capacitor in the parallel resonant circuit of a low pass filter including an earth electrode It is characterized by being arranged to the direction of a laminating at the upper layer rather than the earth electrode concerned, and arranging at least one or more stripline electrodes which realize the 1st inductor in the parallel resonant circuit of a low pass filter to the direction of a laminating at the upper layer rather than the capacitor electrode concerned.

[0032] Since the stray capacity generated between the 1st inductor and an earth electrode by arranging the capacitor electrode which realizes the 1st capacitor between an earth electrode and the stripline electrode which realizes the 1st inductor can be reduced according to the 7th above-mentioned invention, it becomes possible to offer the diplexer as the circuit for which it asks.

[0033] The 8th invention is set to either the 5th - the 7th invention. Among two or more dielectric layers at least one dielectric layer At least one or more capacitor electrodes which realize the 2nd capacitor in the series resonant circuit of a low pass filter including an earth electrode It is characterized by being arranged to the direction of a laminating at the upper layer rather than the earth electrode concerned, and arranging at least one or more stripline electrodes which realize the 2nd inductor in the series resonant circuit of a low pass filter to the direction of a laminating at the upper layer rather than the capacitor electrode concerned.

[0034] Since the stray capacity generated between the 2nd inductor and an earth electrode by arranging the capacitor electrode which realizes the 2nd capacitor between an earth electrode and the stripline electrode which realizes the 2nd inductor can be reduced according to the 8th above-mentioned invention, it becomes possible to offer the diplexer as the circuit for which it asks.

[0035] The 9th invention is set to either the 5th - the 8th invention. Among two or more dielectric layers at least one dielectric layer At least one or more capacitor electrodes which realize the 5th capacitor in the series resonant circuit of a high pass filter including an earth electrode It is characterized by being arranged to the direction of a laminating at the upper layer rather than the earth electrode concerned, and arranging at least one or more stripline electrodes which realize the 3rd inductor in the series resonant circuit of a high pass filter to

the direction of a laminating at the upper layer rather than the capacitor electrode concerned.

[0036] Since the stray capacity generated between the 3rd inductor and an earth electrode by arranging the capacitor electrode which realizes the 5th capacitor between an earth electrode and the stripline electrode which realizes the 3rd inductor can be reduced according to the 9th above-mentioned invention, it becomes possible to offer the diplexer as the circuit for which it asks.

[0037] The 10th invention is a high frequency switch for changing transmission and reception of the electric wave of two or more different frequency bands, and the 1st terminal connected to the antenna side is minded. The diplexer for transmitting and receiving the electric wave of two or more different frequency bands, and carrying out separation composition, The low-pass transceiver change circuit connected to the 2nd terminal for transmitting and receiving the signal of a frequency low-pass [in a diplexer], It has the high region transceiver change circuit connected to the 3rd terminal for transmitting and receiving the signal of the frequency of a high region in a diplexer. A diplexer The low pass filter which passes only the signal of the low-pass frequency band arranged between the 1st terminal and the 2nd terminal, The high pass filter which passes only the signal of the frequency band of a high region arranged between the 1st terminal and the 3rd terminal is included. A low pass filter It has at least two resonance circuits, and a low pass filter is characterized by forming at least two attenuation poles in the high region side of a passband by work of two resonance circuits.

[0038] It becomes possible to cross the signal of the frequency band of a high region to a wide area, and to fully decrease it in a low pass filter, since two attenuation poles are formed in the high region side of a passband of two resonance circuits included in the low pass filter of a diplexer according to the 10th above-mentioned invention, and it becomes possible in a high pass filter to offer the high frequency switch which can be passed without the signal of the frequency band of a high region crossing to a wide area, and declining.

[0039] In a high pass filter, in the 10th invention, a high pass filter forms [the 11th invention] one attenuation pole in the low-pass side of a passband including one resonance circuit, and a low pass filter is characterized by passing only the signal of a low-pass frequency band most.

[0040] Since one attenuation pole is formed in the low-pass side of a passband of one resonance circuit included in a high pass filter

according to the 11th above-mentioned invention, it becomes possible to suppress attenuation of the signal of a low-pass frequency band, and a low pass filter becomes possible [passing only the signal of a low-pass frequency band most]. It enables this to offer the high frequency switch which can carry out separation composition of the signal of the frequency band of for example, an EGSM method, and the signal of frequency bands, such as DCS of a high region, UMTS, and a PCS method.

[0041] The 12th invention includes the series resonant circuit which consists of the 2nd inductor arranged between the parallel resonant circuit where a low pass filter consists of the 1st inductor arranged between the 1st terminal and the 2nd terminal, and the 1st capacitor as two resonance circuits, and the 2nd terminal and a gland, and the 2nd capacitor in the 10th or 11th invention.

[0042] According to the 12th above-mentioned invention, when the parallel resonant circuit of a low pass filter resonates, one attenuation pole is formed, when the series resonant circuit of a low pass filter resonates, one attenuation pole will be formed, and it becomes possible to cross to a wide area and to fully secure the magnitude of attenuation. Therefore, it becomes possible to offer the high frequency switch which can carry out separation composition, without the signal of the frequency band of a high region crossing to a wide area, and declining. Moreover, it becomes possible to offer a high frequency switch with the broadband passage property by the minimum circuitry by the 12th configuration of invention.

[0043] The 13th invention includes the series resonant circuit which consists of a series circuit where a high pass filter consists of the 3rd capacitor and 4th capacitor which are arranged between the 1st terminal and the 3rd terminal, and the 3rd inductor arranged between the node of the 3rd capacitor and the 4th capacitor, and a gland as a resonance circuit and the 5th capacitor in the 12th invention.

[0044] Since according to the 13th above-mentioned invention one attenuation pole will be formed when the series resonant circuit of a high pass filter resonates, it becomes possible to offer the high frequency switch which can suppress attenuation of the signal of a low-pass frequency band.

[0045] two or more beer halls for the 14th invention to connect two or more stripline electrodes which realize an inductor, two or more capacitor electrodes which realize a capacitor, and two or more stripline electrodes and two or more capacitor electrodes in the 13th invention -- the layered product of two or more dielectric layers in which the conductor was formed is realized.

[0046] According to the 14th above-mentioned invention, since the inductor and capacitor for constituting a high frequency switch will be formed in the interior of one layered product, they become possible [attaining miniaturization of a high frequency switch, and low back-ization].

[0047] two or more beer halls which connect two or more stripline electrodes which realize the 1-3rd inductors for the 15th invention to realize a low pass filter and a high pass filter to a layered product in the 14th invention, two or more capacitor electrodes which realize the 1-5th capacitors, and two or more stripline electrodes and two or more capacitor electrodes -- it is characterized by forming the conductor.

[0048] Since the low pass filter and high pass filter of a diplexer will be formed in the interior of the layered product which constitutes a high frequency switch according to the 15th above-mentioned invention, it becomes still more possible to attain miniaturization of a high frequency switch, and low back-ization.

[0049] The 16th invention is set to the 15th invention. Among two or more dielectric layers at least one dielectric layer At least one or more stripline electrodes which realize the 1st inductor including an earth electrode It is arranged to the direction of a laminating at the upper layer rather than the earth electrode concerned. And it is characterized by being arranged to the direction of a laminating at the upper layer or the same layer rather than at least one or more stripline electrodes which realize at least one or more the stripline electrode and the 3rd inductor which realize the 2nd inductor.

[0050] Since the stray capacity generated between the 1st inductor and other electrode patterns, such as an earth electrode and a capacitor electrode, when a signal arranges the 1st inductor which passes directly in the upper layer of an earth electrode and arranges in the upper layer or the same layer from the stripline electrode of further others can be reduced according to the 16th above-mentioned invention, it becomes possible to reduce property change of an inductor. Consequently, the high frequency switch as the circuit for which it asks can be offered.

[0051] The 17th invention is set to the 15th or 16th invention. Among two or more dielectric layers at least one dielectric layer At least one or more capacitor electrodes which realize the 1st capacitor in the parallel resonant circuit of a low pass filter including an earth electrode It is characterized by being arranged to the direction of a laminating at the upper layer rather than the earth electrode concerned, and arranging at least one or more stripline electrodes which realize the 1st inductor in the parallel resonant circuit of a low pass filter

to the direction of a laminating at the upper layer rather than the capacitor electrode concerned.

[0052] Since the stray capacity generated between the 1st inductor electrode and an earth electrode by arranging the capacitor electrode which realizes the 1st capacitor between an earth electrode and the stripline electrode which realizes the 1st inductor can be reduced according to the 17th above-mentioned invention, it becomes possible to offer the high frequency switch as the circuit for which it asks.

[0053] The 18th invention is set to either the 15th - the 17th invention. Among two or more dielectric layers at least one dielectric layer At least one or more capacitor electrodes which realize the 2nd capacitor in the series resonant circuit of a low pass filter including an earth electrode It is characterized by being arranged to the direction of a laminating at the upper layer rather than the earth electrode concerned, and arranging at least one or more stripline electrodes which realize the 2nd inductor in the series resonant circuit of a low pass filter to the direction of a laminating at the upper layer rather than the capacitor electrode concerned.

[0054] Since the stray capacity generated between the 2nd inductor electrode and an earth electrode by arranging the capacitor electrode which realizes the 2nd capacitor between an earth electrode and the stripline electrode which realizes the 2nd inductor can be reduced according to the 18th above-mentioned invention, it becomes possible to offer the high frequency switch as the circuit for which it asks.

[0055] The 19th invention is set to either the 15th - the 18th invention. Among two or more dielectric layers at least one dielectric layer At least one or more capacitor electrodes which realize the 5th capacitor in the series resonant circuit of a high pass filter including an earth electrode It is characterized by being arranged to the direction of a laminating at the upper layer rather than the earth electrode concerned, and arranging at least one or more stripline electrodes which realize the 3rd inductor in the series resonant circuit of a high pass filter to the direction of a laminating at the upper layer rather than the capacitor electrode concerned.

[0056] Since the stray capacity generated between the 3rd inductor electrode and an earth electrode by arranging the capacitor electrode which realizes the 5th capacitor between an earth electrode and the stripline electrode which realizes the 3rd inductor can be reduced according to the 19th above-mentioned invention, it becomes possible to offer the high frequency switch as the circuit for which it asks.

[0057] The 20th invention is a circuit which changes transmission and

reception in either the 14th - the 19th invention according to the electrical potential difference which impresses either [at least] a low-pass transceiver change circuit or a high region transceiver change circuit to diode, and diode is characterized by being mounted in the top face of a layered product.

[0058] According to the 20th above-mentioned invention, it becomes possible to attain miniaturization of a high frequency switch, and low back-ization more.

[0059] In either the 14th - the 20th invention, either [at least] a low-pass transceiver change circuit or the high region transceiver change circuit of the 21st invention is a GaAs switch, and a GaAs switch is characterized by being mounted in the top face of a layered product.

[0060] According to the 21st above-mentioned invention, it becomes possible to attain miniaturization of a high frequency switch, and low back-ization more.

[0061] The 22nd invention is an antenna common machine for transmitting and receiving the electric wave of two or more different frequency bands to coincidence, and the 1st terminal connected to the antenna side is minded. The diplexer for transmitting and receiving the electric wave of two or more different frequency bands, and carrying out separation composition, The 1st diplexer connected to the 2nd terminal for transmitting and receiving the signal of a frequency low-pass [in a diplexer], It has the 2nd diplexer connected to the 3rd terminal for transmitting and receiving the signal of the frequency of a high region in a diplexer. A diplexer The low pass filter which passes only the signal of the low-pass frequency band arranged between the 1st terminal and the 2nd terminal, The high pass filter which passes only the signal of the frequency band of a high region arranged between the 1st terminal and the 3rd terminal is included. A low pass filter It has at least two resonance circuits, and a low pass filter is characterized by forming at least two attenuation poles in the high region side of a passband by work of two resonance circuits.

[0062] It becomes possible to cross the signal of the frequency band of a high region to a wide area, and to fully decrease it in a low pass filter, since two attenuation poles are formed in the high region side of a passband of two resonance circuits included in the low pass filter of a diplexer according to the 22nd above-mentioned invention, and it becomes possible in a high pass filter to offer the antenna common machine which can be passed without the signal of the frequency band of a high region crossing to a wide area, and declining.

[0063] In a high pass filter, in the 22nd invention, a high pass filter

forms [the 23rd invention] one attenuation pole in the low-pass side of a passband including one resonance circuit, and a low pass filter is characterized by passing only the signal of a low-pass frequency band most.

[0064] Since one attenuation pole is formed in the low-pass side of a passband of one resonance circuit included in a high pass filter according to the 23rd above-mentioned invention, it becomes possible to suppress attenuation of the signal of a low-pass frequency band, and a low pass filter becomes possible [passing only the signal of a low-pass frequency band most]. It enables this to offer the antenna common machine which can carry out separation composition of the signal of the frequency band of for example, an IS-95 method, and the signal of frequency bands, such as a PCS method of a high region.

[0065] The 24th invention includes the series resonant circuit which consists of the 2nd inductor arranged between the parallel resonant circuit where a low pass filter consists of the 1st inductor arranged between the 1st terminal and the 2nd terminal, and the 1st capacitor as two resonance circuits, and the 2nd terminal and a gland, and the 2nd capacitor in the 22nd or 23rd invention.

[0066] The 25th invention includes the series resonant circuit which consists of a series circuit where a high pass filter consists of the 3rd capacitor and 4th capacitor which are arranged between the 1st terminal and the 3rd terminal, and the 3rd inductor arranged between the node of the 3rd capacitor and the 4th capacitor, and a gland as a resonance circuit and the 5th capacitor in the 24th invention.

[0067] two or more beer halls for the 26th invention to connect two or more stripline electrodes which realize an inductor, two or more capacitor electrodes which realize a capacitor, and two or more stripline electrodes and two or more capacitor electrodes in the 25th invention -- the layered product of two or more dielectric layers in which the conductor was formed is realized.

[0068] The 27th invention is a radio device which transmits and receives the electric wave of two or more frequency bands. It has a high frequency switch for changing transmission and reception of the electric wave of two or more different frequency bands. A high frequency switch The diplexer for transmitting and receiving the electric wave of two or more different frequency bands, and carrying out separation composition through the 1st terminal connected to the antenna side, The low-pass transceiver change circuit connected to the 2nd terminal for transmitting and receiving the signal of a frequency low-pass [in a diplexer], The high region transceiver change circuit connected to the

3rd terminal for transmitting and receiving the signal of the frequency of a high region in a diplexer is included. A diplexer The low pass filter which passes only the signal of the low-pass frequency band arranged between the 1st terminal and the 2nd terminal, It has the high pass filter which passes only the signal of the frequency band of a high region arranged between the 1st terminal and the 3rd terminal. A low pass filter It has at least two resonance circuits, and a low pass filter is characterized by forming at least two attenuation poles in the high region side of a passband by work of two resonance circuits.

[0069] According to the 27th above-mentioned invention, it becomes possible to offer the radio device which can transmit and receive the electric wave of two or more frequency bands of a high region with the high frequency switch using a diplexer with the property passed without the signal of the frequency band of a high region crossing to a wide area, and declining.

[0070] The 28th invention is a radio device which transmits and receives the electric wave of two or more frequency bands to coincidence. It has an antenna common machine for transmitting and receiving the electric wave of two or more different frequency bands to coincidence. An antenna common machine The diplexer for transmitting and receiving the electric wave of two or more different frequency bands, and carrying out separation composition through the 1st terminal connected to the antenna side, The 1st duplexer connected to the 2nd terminal for transmitting and receiving the signal of a frequency low-pass [in a diplexer], It has the 2nd duplexer connected to the 3rd terminal for transmitting and receiving the signal of the frequency of a high region in a diplexer. A diplexer The low pass filter which passes only the signal of the low-pass frequency band arranged between the 1st terminal and the 2nd terminal, The high pass filter which passes only the signal of the frequency band of a high region arranged between the 1st terminal and the 3rd terminal is included. A low pass filter It has at least two resonance circuits, and a low pass filter is characterized by forming at least two attenuation poles in the high region side of a passband by work of two resonance circuits.

[0071]

[Embodiment of the Invention] (1st operation gestalt) Drawing 1 is drawing showing the equal circuit of the diplexer concerning the 1st operation gestalt of this invention. In drawing 1 , the diplexer concerning the 1st operation gestalt contains high pass filter HPF (only henceforth HPF)⁸³ connected between low pass filter LPF (only henceforth LPF)⁸² connected between the 1st terminal P1 and the 2nd terminal P2,

and the 1st terminal P1 and the 3rd terminal P3.

[0072] In LPF82, the 1st inductor L1 and 1st capacitor C1 are connected to juxtaposition between the 1st terminal P1 and the 2nd terminal P2. The 3rd inductor L3 is connected to a serial in the parallel circuit of the 1st inductor L1 and the 1st capacitor C1. The 2nd inductor L2 and 2nd capacitor C2 are connected to a serial between the node of the parallel circuit of the 1st inductor L1 and the 1st capacitor C1, and the 3rd inductor L3, and a gland. LPF82 passes the signal of a low frequency band.

[0073] In HPF83, the 3rd capacitor C3 and 4th capacitor C4 are connected to a serial between the 1st terminal P1 and the 3rd terminal P3, and the 4th inductor L4 and 5th capacitor C5 are connected to a serial between the node of the 3rd capacitor C3 and the 4th capacitor C4, and a gland. HPF83 passes the signal of a high-frequency band.

[0074] Drawing 2 is drawing showing the passage property of LPF82 in the diplexer of drawing 1 . Hereafter, the function of LPF82 is explained, referring to drawing 2 . The constant is set that the parallel resonant circuit of the 1st inductor L1 and the 1st capacitor C1 in LPF82 resonates to the signal of the frequency band of a DCS method. An impedance will become very large if a parallel resonant circuit resonates. Therefore, LPF82 forms an attenuation pole AP 1 near the frequency band of a DCS method. Thereby, although LPF82 has a transparency property as shown in drawing 2 and passes the signal of the frequency band of an EGSM method, it makes the signal of the frequency band of a DCS method passed.

[0075] The constant is set that the series resonant circuit of the 2nd inductor L2 in LPF82 and the 2nd capacitor C2 resonates to the signal of the frequency band of a UMTS method. If a series circuit resonates, an impedance will become very small and it will approach zero. At this time, the impedance when seeing the 2nd terminal P2 from the 1st terminal P1 becomes very large. Therefore, LPF82 does not pass the signal of the frequency band of a UMTS method. That is, LPF82 forms an attenuation pole AP 2 near the frequency band of a UMTS method. Although it has the transparency property that LPF82 is shown in drawing 2 the above-mentioned result and the signal of the frequency band of an EGSM method is passed, the signal of the frequency band of DCS and a UMTS method is made passed. The impedance when seeing the 2nd terminal P2 from the 1st terminal P1 explained above can be proved if resonance conditions are applied and calculated. Since the count approach is well-known, it omits explanation.

[0076] In addition, in drawing 2 , the passage property of the frequency

band of an EGSM method may be compared with the conventional diplexer (refer to drawing 21), and has become, and has become a broadband (refer to the dotted line of drawing 2 R> 2). This is because the passage property by the side of a low band was raised by having established two attenuation poles in the high bandwidth side.

[0077] Drawing 3 is drawing showing the passage property of HPF83 in the diplexer of drawing 1 . Hereafter, the function of HPF83 is explained, referring to drawing 3 . The constant is set that the series resonant circuit of the 4th inductor L4 and the 5th capacitor C5 in HPF83 resonates to the signal of the frequency band of an EGSM method. If a series resonant circuit resonates, an impedance will approach zero. When the signal of the frequency band of an EGSM method inputs into the 1st terminal P1 and the 3rd terminal P3 is seen from the 1st terminal P1, the impedance of HPF83 becomes very large. This fact can be proved, if the impedance between the 1st terminal P1 and the 3rd terminal P3 was calculated and resonance conditions are applied. Since the count approach is well-known, it omits explanation. That is, HPF83 forms an attenuation pole AP 3 near the frequency band of an EGSM method. Although the signal of the frequency band of DCS and a UMTS method is passed as HPF83 is shown in drawing 3 the above-mentioned result, the signal of the frequency band of an EGSM method is made passed.

[0078] here -- it should observe -- it is the transparency property of HPF83 in the frequency band of the DCS and the UMTS method which were shown by the dotted line of drawing 3 . The transparency property in DCS of HPF83 and the frequency band of a UMTS method is crossed to the broadband (refer to the dotted line of drawing 22) compared with conventional HPF. That is, HPF83 can acquire a passage property good also for the frequency band of a DCS method so that the dotted-line part of drawing 3 may show. Since LPF82 forms two attenuation poles AP1 and AP2 near the passband of HPF83 in this, the signal near the passband of HPF83 is because the HPF83 side will be supplied, without almost flowing to LPF82. Therefore, since many signals of the frequency band of DCS and a UMTS method will be supplied to HPF83 compared with conventional HPF, HPF83 will acquire a passage property good for a broadband.

[0079] Next, actuation of the diplexer concerning the 1st operation gestalt is explained. Since the series resonant circuit of HPF83 will be in the resonance state when the signal of the frequency band of an EGSM method enters from the 1st terminal P1, the impedance when seeing the 3rd terminal P3 from the 1st terminal P1 becomes very large. Therefore, the signal of the frequency band of the EGSM method included in the 1st terminal P1 is transmitted to the LPF82 side with a very small impedance

compared with HPF83, and can be taken out from the 2nd terminal P2.

[0080] When the signal of the frequency band of a DCS method enters from the 1st terminal P1, since the parallel resonant circuit which consists of the 1st capacitor C1 and 1st inductor L1 of LPF82 will be in the resonance state, the impedance when an impedance becoming very large, consequently seeing the 2nd terminal P2 from the 1st terminal P1 becomes very large. Therefore, without being transmitted to the LPF82 side, the signal of the frequency band of a DCS method containing the 1st terminal P1 is transmitted to the HPF83 side with a very small impedance compared with LPF82, and can be taken out from the 3rd terminal P3.

[0081] When the signal of the frequency band of a UMTS method enters from the 1st terminal P1, since the series resonant circuit made to constitute from the 2nd capacitor C2 and 2nd inductor L2 of LPF82 will be in the resonance state, an impedance approaches zero and the impedance of the parallel resonant circuit which consists of the 1st capacitor C1 and 1st inductor L1 becomes large. Consequently, the impedance when seeing the 2nd terminal P2 from the 1st terminal P1 becomes very large. Therefore, without being transmitted to the LPF82 side, the signal of the frequency band of a UMTS method containing the 1st terminal P1 is transmitted to the HPF83 side with a very small impedance compared with LPF82, and can be taken out from the 3rd terminal P3.

[0082] On the other hand, since an impedance becomes very large when the sending signal of an EGSM method enters from the 2nd terminal P2, the series resonant circuit of HPF83 will be in the resonance state and the 3rd terminal P3 is seen from the 2nd terminal P2, a signal is transmitted to the 1st terminal P1 from the 2nd terminal P2.

[0083] Since the parallel resonant circuit of LPF82 will be in the resonance state and the impedance when seeing the 2nd terminal P2 from the 3rd terminal P3 becomes very large when the sending signal of a DCS method enters from the 3rd terminal P3, a signal is transmitted to the 1st terminal P1 from the 3rd terminal P3. Since the series resonant circuit of LPF82 will be in the resonance state and the impedance when seeing the 2nd terminal P2 from the 3rd terminal P3 becomes very large when the sending signal of a UMTS method enters from the 3rd terminal P3, a signal is transmitted to the 1st terminal P1 from the 3rd terminal P3.

[0084] Thus, according to the diplexer concerning the 1st operation gestalt, since two attenuation poles AP1 and AP2 are formed near the passband of high pass filter HPF83, low pass filter LPF82 between the 1st terminal P1 and the 2nd terminal P2 is crossed to a broadband, and becomes possible [fully securing the magnitude of attenuation].

Therefore, since high pass filter HPF83 between the 1st terminal P1 and the 3rd terminal P3 becomes possible [forming a property / broadband enough / as compared with the conventional passage property], it becomes possible to offer the diplexer which can pass without making a wide area go across and decrease the signal of frequency bands of a high region, such as DCS and a UMTS method.

[0085] Moreover, it becomes possible by constituting low pass filter LPF82 from two resonance circuits, a parallel resonant circuit and a series resonant circuit, to offer the diplexer which has a broadband passage property by the minimum circuitry.

[0086] Moreover, high pass filter HPF83 fully attenuates the signal of the passband by the side of low pass filter LPF82 by one series resonant circuit. Therefore, it becomes possible to suppress attenuation of the signal of a low-pass frequency band.

[0087] In addition, the 3rd inductor L3 contained in low pass filter LPF82 concerning the 1st operation gestalt is required for the configuration of the high frequency switch using the diplexer concerning the 1st operation gestalt, and is not theoretically required for the configuration of a diplexer itself.

[0088] in addition, in low pass filter LPF82 concerning the 1st operation gestalt By the parallel resonant circuit of the 1st inductor L1 and the 1st capacitor C1, form an attenuation pole AP 1, and although the configuration which forms an attenuation pole AP 2 by the series resonant circuit of the 2nd inductor L2 and the 2nd capacitor C2 was described as an example The same effectiveness is acquired, even if it forms an attenuation pole AP 1 by the series resonant circuit of the 2nd inductor L2 and the 2nd capacitor C2 and forms an attenuation pole AP 2 independently by the parallel resonant circuit of the 1st inductor L1 and the 1st capacitor C1.

[0089] Moreover, two resonance circuits in low pass filter LPF82 concerning the 1st operation gestalt may be two series resonant circuits, and may be two parallel resonant circuits. The same effectiveness is acquired also in this case.

[0090] In addition, in low pass filter LPF82 in the diplexer concerning the 1st operation gestalt, although two attenuation poles are formed near the frequency band of a signal to take out by high pass filter HPF83, if the magnitude of attenuation of a signal to take out is enough, it is not necessary to form an attenuation pole near the frequency band of a signal to take out independently. Drawing 4 is drawing showing the example prepared in parts other than the frequency band of the signal which wants to take out the attenuation pole of a low pass filter. In

drawing 4 , the attenuation pole of a low pass filter is prepared near 3.0GHz. What is necessary is just to determine that the constant of the 2nd inductor L2 of a series resonant circuit and the 2nd capacitor C2 resonates near 3.0GHz at this time. As shown in drawing 4 , by forming an attenuation pole AP 4 near the frequency band of a DCS method, and forming an attenuation pole AP 5 near 3.0GHz, it becomes possible to secure magnitude of attenuation sufficient also about the signal of the frequency band of a UMTS method, and further, it crosses to a wide area (about 1.7GHz - about 3.3GHz), and it becomes possible to secure sufficient magnitude of attenuation. Therefore, it becomes possible to offer the diplexer which makes it pass, without making a wide area go across and decrease the signal of the frequency band of a high region further.

[0091] Moreover, although the resonance circuit was set to two, independently, three or more resonance circuits are established in a low pass filter, three or more attenuation poles are formed, it crosses to a wide area more, and you may make it secure sufficient magnitude of attenuation with the 1st operation gestalt.

[0092] In addition, although the case where it was used was described as an example in the combination of three systems of EGSM, and DCS and UMTS in the 1st operation gestalt Also in the combination of three system ** of the combination of an alien system, for example, EGSM, DCS, and a PCS (PersonalCommunications Services) method As an attenuation pole is established in LPF at the frequency band of DCS and a PCS method, you may make it similarly use the diplexer concerned for the cellular phone which combined three systems.

[0093] Moreover, for example, the diplexer concerned can be used for the cellular phone which uses four or more systems, such as EGSM, and AMPS (Advanced Mobile Phone Service), DCS, PCS. In this case, what is necessary is just to form the attenuation pole in LPF so that the magnitude of attenuation by the side of high bandwidth may be crossed to a wide area and can be secured.

[0094] (2nd operation gestalt) The diplexer concerning the 2nd operation gestalt realizes the equal circuit of the diplexer concerning the 1st operation gestalt by the layered product which piled up two or more dielectric layers. Suppose that drawing 1 is used also in the 2nd operation gestalt. Drawing 5 is the decomposition perspective view showing the concrete configuration of the diplexer concerning the 2nd operation gestalt. The diplexer concerning the 2nd operation gestalt is constituted by dielectric layers N1-N11. Drawing 6 , drawing 7 , drawing 8 , and drawing 9 are the perspective views expanded in order to explain

in more detail each dielectric layer of a diplexer shown in drawing 5 .

(a) - (1) described beside each dielectric layer of drawing 5 corresponds with drawing 6 - (a) - (1). [of 9] Moreover, the arrow head shown in drawing 5 means the direction of a laminating.

[0095] Drawing 6 is drawing showing the rear face Nb of dielectric layers N1 and N2 and a dielectric layer N1. Drawing 7 is drawing showing dielectric layers N3-N5. Drawing 8 is drawing showing dielectric layers N6-N8. Drawing 9 is drawing showing dielectric layers N9-N11. A dielectric layer N1 is used as the lowest layer, and each dielectric layers shown in drawing 6 -9 overlap by making a dielectric layer N11 into the maximum upper layer. In addition, the laminating number of sheets of a dielectric layer shall be suitably chosen according to the need property of a diplexer.

[0096] First, the manufacture approach of the layered product which realizes the diplexer concerning the 2nd operation gestalt is explained. Suppose that the so-called glass ceramic substrate which mixed the low-melting-glass frit to ceramic powder, such as a compound which uses a forsterite system or an alumina as a principal component, is used as a dielectric layer. First, mechanical punching or laser beam machining punches two or more beer halls for connecting between multilayer interconnections to the green sheet which fabricated the slurry which mixed the organic binder and the organic solvent to the ceramic powder concerned, and was obtained electrically.

[0097] Next, while printing the conductive paste which uses silver (or gold and copper) fine particles as a principal component and forming a circuit pattern on a green sheet, printing restoration of the conductive paste is carried out the same in the beer hall for carrying out the interlayer connection of the circuit pattern of each green sheet, and a stripline and a capacitor electrode are formed.

[0098] Next, the unified layered product is obtained by carrying out alignment of the green sheet of 11 layers obtained as mentioned above correctly, carrying out the laminating of the dielectric layer N11 to order, and warming and pressurizing the bottom of a certain condition from a dielectric layer N1. It calcinates at 400 - 500 degrees with the firing furnace in [after drying this layered product] an oxidizing atmosphere, and the burnout of the organic binder in a green sheet is carried out. Next, when the fine particles of gold or silver are used as a principal component of a conductor and copper fine particles are used in the usual air, a final layered product is obtained by calcinating this layered product in the temperature requirement of about 850 - 950 degrees in inert gas or a reducing atmosphere.

[0099] Next, the circuit pattern of each dielectric layer is explained, referring to drawing 6 -9. In drawing 6 , two or more electrodes T1 for carrying out the surface mount of the layered product concerned to the Maine substrate are formed in the rear face Nb of a dielectric layer N1. In addition, formation of an electrode T1 is performed printing and by carrying out patterning in a conductive paste which carried out point **. On the other hand, the earth electrode G1 is formed in the top face of a dielectric layer N1 of printing. Moreover, beer hall V1-Vn which beer hall Va-Vk linked to an earth electrode G1 has not connected with an earth electrode is punched at the dielectric layer N1. Hereafter, in dielectric layers N1-N11, the same sign will be attached about the beer hall linked to each other. The capacitor electrode Cp1 is formed in the top face of a dielectric layer N2 of printing, and the beer hall V2 is punched.

[0100] In drawing 7 , the stripline electrode Lp1 is formed in the top face of a dielectric layer N3, and the beer hall V3 is punched at the end of the stripline electrode Lp1. The beer hall V3 is punched in the location linked to the capacitor electrode Cp1. Moreover, the stripline electrode Lp2 is formed in the top face of a dielectric layer N3, and the end of the stripline electrode Lp2 serves as a beer hall Vm.

[0101] The stripline electrode Lp3 is formed in the top face of a dielectric layer N4. A beer hall V41 is punched at the end of the stripline electrode Lp3, and the beer hall V42 is punched at the other end side. A beer hall V41 is connected to the end of the beer hall V3 in the stripline electrode Lp1, and the opposite side. A beer hall V42 is connected to the end of the beer hall Vm in the stripline electrode Lp2, and the opposite side. An earth electrode G2 is formed in the top face of a dielectric layer N5, and it is in it. An earth electrode G2 is connected to beer hall Va-e and Vk.

[0102] The capacitor electrode Cp2 is formed in the top face of a dielectric layer N6 in drawing 8 . The capacitor electrode Cp3 is formed in the top face of a dielectric layer N7, and the beer hall V7 is punched. A beer hall V7 is connected with the capacitor electrode Cp2 of a dielectric layer N6. The capacitor electrode Cp4 and the capacitor electrode Cp5 are formed in the top face of a dielectric layer N8, and the beer hall V8 is punched. A beer hall V8 is connected with the capacitor electrode Cp3 of a dielectric layer N7. The beer hall V42 is punched at the end of the capacitor electrode Cp5.

[0103] In drawing 9 , the capacitor electrode Cp6, the capacitor electrode Cp7, and the electrode T2 are formed in the top face of a dielectric layer N9. Moreover, the beer hall V9 is punched at the

dielectric layer N9. A beer hall V9 is connected to the capacitor electrode Cp4 of a dielectric layer N8. The beer hall V1 is punched at the end of the capacitor electrode Cp6. The beer hall V8 is punched at the end of the capacitor electrode Cp7. The capacitor electrode Cp7 is connected with the capacitor electrode Cp3 of a dielectric layer N7 by the beer hall V8. The beer hall V42 is punched at the end of an electrode T2. A beer hall V42 is connected with the capacitor electrode Cp5 of a dielectric layer N8. Moreover, the beer hall Vn is punched at the end of an electrode T2. A beer hall Vn is connected with an electrode T1.

[0104] The spiral stripline electrode Lp4 and the stripline electrode Lp5 are formed in the top face of a dielectric layer N10. The beer hall V9 is punched at the end of the stripline electrode Lp4. A beer hall V9 is connected with the capacitor electrode Cp4 of a dielectric layer N8. Moreover, the beer hall V7 is punched at the other end of the stripline electrode Lp4. A beer hall V7 is connected with the capacitor electrode Cp2 of a dielectric layer N6.

[0105] The beer hall V8 is punched at the end of the stripline electrode Lp5. A beer hall V8 is connected with the capacitor electrode Cp7 of a dielectric layer N9. Moreover, the beer hall V42 is punched at the other end of the stripline electrode Lp5. A beer hall V42 is connected with the electrode T2 of a dielectric layer N9.

[0106] The inductor L1 of LPF82 is realized with the stripline electrode Lp5 by the above configuration. A capacitor C1 is realized by the capacitor electrodes Cp5 and Cp7. An inductor L2 is realized by the stripline electrodes Lp1 and Lp3. A capacitor C2 is realized by the capacitor electrode Cp1 and the earth electrode G1. An inductor L3 is realized by the strip electrode Lp2.

[0107] The capacitor C3 of high pass filter HPF83 is realized by the capacitor electrodes Cp3 and Cp4. A capacitor C4 is realized by the capacitor electrodes Cp4 and Cp6. An inductor L4 is realized by the stripline electrode Lp4. A capacitor C5 is realized by the capacitor electrode Cp2 and the earth electrode G2.

[0108] Thus, according to the diplexer concerning the 2nd operation gestalt, it becomes possible to contribute a diplexer to the miniaturization of a device, and low back-ization by realizing as a layered product using a dielectric.

[0109] Next, the 1st description of the circuit pattern explained above is explained. The capacitor electrode Cp1 is formed in the dielectric layer N2 arranged at the upper layer, the stripline electrodes Lp1 and Lp3 are formed in the dielectric layers N3 and N4 arranged further at

the upper layer, and the series resonant circuit of LPF82 consists of dielectric layers N1 in which the earth electrode G1 is formed.

[0110] Usually, the stray capacity which is not desired when patterns, such as a stripline electrode, grand electrodes, etc. overlap occurs. According to generating of stray capacity, the circuit which carried out the laminating will turn into a different circuit from a desired circuit diagram. Since unnecessary resonance occurs by this, a property will collapse. However, since the lap part of a stripline electrode and a grand electrode can be reduced by arranging a capacitor electrode between a grand electrode and a stripline electrode as mentioned above, the stray capacity generated between the stripline electrodes Lp1 and Lp3 and earth electrodes G1 which constitute the 2nd inductor L2 can be reduced. Therefore, the circuit of the layered product concerned serves as a desired circuit passage, by the series resonant circuit of the 2nd inductor L2 and the 2nd capacitor C2, it becomes possible [forming a steep attenuation pole ideally], and broadband-izing and low-loss-izing of the passband of high pass filter HPF83 of it are attained. The above-mentioned thing is being able to say also about the relation between the 1st inductor L1 and the 1st capacitor C1 in the parallel resonant circuit of LPF82, and a grand electrode.

[0111] Furthermore, the capacitor electrode Cp2 is formed in the dielectric layer N6 arranged at the upper layer, the stripline electrode Lp4 is formed in the dielectric layer N10 arranged further at the upper layer, and the series resonant circuit of HPF83 consists of dielectric layers N5 in which the earth electrode G2 is formed. Thus, by arranging, the stray capacity generated between the stripline electrodes Lp4 and earth electrodes G2 which constitute the 4th inductor L4 can be reduced. Therefore, since the series resonant circuit of the 4th inductor L4 and the 5th capacitor C5 enables it to form a steep attenuation pole, low loss-ization of the passband of low pass filter LPF82 is attained.

[0112] That is, in the resonance circuit of the inductor and capacitor which form an attenuation pole, by arranging the stripline electrode which constitutes an inductor in the upper layer of the earth electrode which forms a capacitor, and a capacitor electrode, formation of a steeper attenuation pole is attained and offer of a broadband, a low loss low pass filter, and a high pass filter is attained.

[0113] Next, the 2nd description of the circuit pattern explained above is explained. The stripline electrode Lp5 which forms the inductor L1 in LPF82 is arranged rather than an earth electrode G1 at the upper layer, and is arranged to the direction of a laminating at the upper layer or the same layer rather than the stripline electrode Lp4 which forms

further the inductor L4 in the stripline electrodes Lp1, Lp3, and HPF83 which form the inductor L2 in LPF82. Thus, by arranging, it becomes possible to reduce the stray capacity generated between the stripline electrode and earth electrode which form the inductor L1 in LPF82, or other electrode patterns. Therefore, a signal becomes possible [reducing property change of the inductor L1 in LPF82 which passes directly], and the diplexer as the circuit for which it asks will be offered.

[0114] Namely, the stripline electrode which forms the inductor which a signal passes directly in LPF By arranging in the upper layer and preparing in the upper layer or the same layer further to the stripline electrode which forms other inductors in LPF, and the stripline electrode which forms the inductor in HPF rather than an earth electrode In LPF, a signal becomes possible [reducing the stray capacity generated between the stripline electrode and earth electrode which form the inductor which passes directly, or other electrode patterns]. Therefore, a signal becomes possible [reducing property change of the inductor which passes directly], and the diplexer as the circuit for which it asks will be offered.

[0115] Moreover, since the rear face of a dielectric layer N1 concentrates through the beer hall altogether, the input/output terminal and earth electrode of a diplexer concerning the 2nd operation gestalt become possible [pressing down small the component-side product at the time of being mounted in the Maine substrate of electronic equipment].

[0116] In addition, since wiring of an electrode as shown in drawing 5 is an example, it does not need to be such wiring. For example, the inductor L1 of LPF82 may be realized by two or more stripline electrodes here, although one stripline electrode Lp5 realizes. Other inductors are similarly realized by at least one stripline electrode. Anyway, if it is wiring which has the description shown above, it will have the effectiveness of this invention.

[0117] (3rd operation gestalt) The high frequency switch concerning the 3rd operation gestalt is a high frequency switch using the diplexer concerning the 1st operation gestalt, and is realized by the layered product which piled up two or more dielectric layers. It supposes that drawing 1 is used also in the 3rd operation gestalt, and about the part which has the same function, the same sign is attached and explanation is simplified.

[0118] Drawing 10 is the block diagram showing the functional configuration of the high frequency switch concerning the 3rd operation gestalt. In drawing 10 , the high frequency switch 80 is a high

frequency switch of a triple band with the filtering function which passes the 1st frequency band (EGSM), the 2nd frequency band (DCS), the transmit-frequencies band in each of the 3rd frequency band (UMTS), and a received frequency band, and is equipped with a switching circuit (transceiver change-over circuit) 84, a switching circuit 85, a diplexer 81, band-pass filters 86 and 89, low pass filters 87 and 88, and a duplexer 90.

[0119] The band-pass filter 86 is connected to the receiving terminal Rx1 of the signal of an EGSM method. The low pass filter 87 is connected to the transmitting terminal Tx1 of the signal of an EGSM method. The low pass filter 88 is connected to the transmitting terminal Tx2 of the signal of a DCS method. The band-pass filter 89 is connected to the receiving terminal Rx2 of the signal of a DCS method. The duplexer 90 is connected to the transmitting terminal Tx3 and the receiving terminal Rx3 of a signal of a UMTS method.

[0120] The band-pass filter 86 and the switching circuit 84 are connected by the internal terminal 93. Moreover, the low pass filter 87 and the switching circuit 84 are connected by the internal terminal 94. The switching circuit 84 is connected with LPF82 of a diplexer 81 by the internal terminal 91.

[0121] The low pass filter 88 and the switching circuit 85 are connected by the internal terminal 95. Moreover, the band-pass filter 89 and the switching circuit 85 are connected by the internal terminal 96. Moreover, the duplexer 90 and the switching circuit 85 are connected by the internal terminal 97. The switching circuit 85 is connected with HPF83 of a diplexer 81 by the internal terminal 92. Antenna ANT is connected to the diplexer 81.

[0122] A band-pass filter 86 is a band pass filter using the SAW filter which passes only the signal of the frequency band corresponding to the input signal of an EGSM method. A low pass filter 87 is a filter which passes the signal of the frequency band below the frequency band corresponding to the sending signal of an EGSM method, and in order that the harmonic distortion by magnification may decrease, it is prepared. A band-pass filter 89 is a band pass filter using the SAW filter which passes only the signal of the frequency band corresponding to the input signal of a DCS method. A low pass filter 88 is a filter which passes the signal of the frequency band below the frequency band corresponding to the sending signal of a DCS method, and in order that the harmonic distortion by magnification may decrease, it is prepared.

[0123] The duplexer 90 is equipped with the band pass filter which consists of dielectrics which carve a transmit-frequencies band and a

received frequency band, for example, was connected to the transmitting terminal Tx3, and the band pass filter connected to the receiving terminal Rx3. In a UMTS method, since transmission and reception are completely performed to coincidence, in order to protect an input signal from a sending signal, a duplexer 90 is used.

[0124] A switching circuit 84 switches the sending signal of the frequency band of an EGSM method to the internal terminal 93, and switches an input signal to the internal terminal 94. A switching circuit 84 switches an internal terminal according to the applied voltage (3V) to the control terminal Vc1. If an electrical potential difference is impressed, a switching circuit 84 will be switched to the internal terminal 94 so that a signal can be transmitted.

[0125] a switching circuit 85 -- an input signal is changed to the internal terminal 96, and the signal of the frequency band of a UMTS method is changed for the sending signal of the frequency band of a DCS method to the internal terminal 95 at the internal terminal 97. A switching circuit 85 switches according to the applied voltage (3V) to the control terminals Vc2 and Vc3. If it switches to the internal terminal 95 so that the signal of a DCS method may be transmitted, if an electrical potential difference is impressed to the control terminal Vc2, and an electrical potential difference is impressed to the control terminal Vc3, a switching circuit 85 will be switched to the internal terminal 96 so that the signal of a DCS method may be received. Moreover, when an electrical potential difference is not impressed to the control terminals Vc2 and Vc3, a switching circuit 85 is switched to the internal terminal 97 so that the signal of a UMTS method may be transmitted and received.

[0126] Next, actuation of the high frequency switch 80 constituted as mentioned above is explained. In addition, since it explained in detail in the 1st operation gestalt, the actuation in a diplexer 81 is omitted. When transmitting the signal of an EGSM method, 3V are impressed to the control terminal Vc1 of a switching circuit 84, and 0V are impressed to the control terminals Vc2 and Vc3 of a switching circuit 85. By this, the internal terminal 91 and the internal terminal 94 are changed into a connection condition. The sending signal of an EGSM method is a low pass filter 87, harmonic distortion is reduced, and it is transmitted to LPF82 of a diplexer 81 through a switching circuit 84, passes [it is inputted from the transmitting terminal Tx1, and] LPF82, and is outputted from Antenna ANT.

[0127] When receiving the signal of an EGSM method, 0V are impressed to the control terminals Vc1-Vc3 of switching circuits 84 and 85, and the

internal terminal 91 and the internal terminal 93 are changed into a connection condition. The input signal of an EGSM method is supplied to a diplexer 81 from Antenna ANT. The input signal of the EGSM method supplied to the diplexer 81 passes LPF82, without passing to HPF83, and is transmitted to a band-pass filter 86 through a switching circuit 84. A band-pass filter 86 passes only through a required band among input signals, and sends it to the receiving terminal Rx2. Thus, the input signal of an EGSM method is taken out from the receiving terminal Rx2.

[0128] When transmitting the signal of a DCS method, 3V are impressed to the control terminal Vc2 of a switching circuit 85, and 0V are impressed to the control terminal Vc1 of a switching circuit 84, and the control terminal Vc3 of a switching circuit 85. By this, the internal terminal 92 and the internal terminal 95 will be in a connection condition. The sending signal of a DCS method is a low pass filter 88, harmonic distortion is reduced, and it is transmitted to HPF83 of a diplexer 81 through a switching circuit 85, passes [it is inputted from the transmitting terminal Tx2, and] HPF83, and is outputted from Antenna ANT.

[0129] When receiving the signal of a DCS method, 3V are impressed to the control terminal Vc3 of a switching circuit 85, and 0V are impressed to the control terminal Vc1 of a switching circuit 84, and the control terminal Vc2 of a switching circuit 85. By this, the internal terminal 92 and the internal terminal 96 will be in a connection condition. The input signal of a DCS method is supplied to a diplexer 81 from an antenna. The input signal of the DCS method supplied to the diplexer 81 passes HPF83, without passing LPF82, and is transmitted to a band-pass filter 89 through a switching circuit 85. A band-pass filter 89 passes only through a required band among input signals, and sends it to the receiving terminal Rx2. Thus, the input signal of a DCS method is taken out from the receiving terminal Rx2.

[0130] When transmitting the signal of a UMTS method, 0V are impressed to the control terminals Vc1-Vc3 of a switching circuit 84 and a switching circuit 85. By this, the internal terminal 92 and the internal terminal 97 will be in a connection condition. The sending signal of a UMTS method is inputted from the transmitting terminal Tx3, and is outputted from Antenna ANT through a diplexer 90, a switching circuit 85, and a diplexer 81. When receiving the signal of a UMTS method, it changes into the same connection condition as the above. The input signal of a UMTS method is sent and taken out from Antenna ANT by the receiving terminal Rx3 through a diplexer 81, a switching circuit 85, and a diplexer 90.

[0131] Drawing 11 is drawing showing some circuits of the high frequency switch 80 concerning the 3rd operation gestalt. In drawing 11, the circuit of the high frequency switch 80 at the time of using diode is shown. What is necessary is just to establish each general circuit in the transmitting terminals Rx1 and Rx2 and the point of Tx3&Rx3 in drawing 11, although the circuit of a band-pass filter 86, a band-pass filter 89, and a duplexer 90 is omitted. The circuit of a diplexer 81 is the same as that of the case of the 1st operation gestalt.

[0132] In case the transmitting terminal Tx1 transmits, it is connected to an antenna side through the diode D2 used as the forward direction. A low pass filter 87 is inserted between the transmitting terminal Tx1 and the anode of diode D2. Moreover, the receiving terminal Rx1 is grounded through the diode D4 of the forward direction while connecting with an antenna side. Moreover, the control terminal Vc1 is connected to the control section (not shown) of applied voltage.

[0133] In case the transmitting terminal Tx2 transmits, it is connected to an antenna side through the diode D3 used as the forward direction. A low pass filter 88 is inserted between the transmitting terminal Tx2 and the anode of diode D3. Moreover, in case the receiving terminal Rx2 transmits using the transmitting terminal Tx2, it is connected to the antenna side through the diode D1 used as hard flow (OFF state).

[0134] The transmitting terminal Tx3 and the receiving terminal Rx3 are grounded through the diode D5 of the forward direction while connecting with an antenna side. Moreover, the control terminals Vc2 and Vc3 are connected to the control section (not shown) of applied voltage.

[0135] Hereafter, actuation of some circuits of the high frequency switch shown by drawing 11 is explained. In addition, since the circuit of low pass filters 87 and 88 and the circuit of switching circuits 84 and 85 are well-known circuits, suppose that explanation of the actuation is given simply. Moreover, since it is the same as that of the case of the 1st operation gestalt, explanation of the actuation in the circuit of a diplexer 81 is omitted.

[0136] The sending signal of the EGSM method inputted into the transmitting terminal Tx1 is supplied to a low pass filter 87. To the higher harmonic of the signal concerned, the parallel resonant circuit of a low pass filter resonates, and only the fundamental wave of the signal concerned transmits it to a switching circuit 84. Since the electrical potential difference of 3V is impressed to the control terminal Vc1 when transmitting the signal of an EGSM method, diode D2 is turned on. Therefore, the sending signal concerned passes diode D2. Since the impedance by the side of the cathode of diode D2 becomes very

large to the transmit-frequencies band of an EGSM method by work of the quadrant wavelength track 841 of 50ohms of the frequency concerned, the signal concerned will be sent to a diplexer 81. Then, the signal concerned is outputted from Antenna ANT through a diplexer 81.

[0137] The input signal of an EGSM method is transmitted to a switching circuit 84 through a diplexer 81 from Antenna ANT. Since the electrical potential difference of 0V is impressed to the control terminal Vc1 when receiving the signal of an EGSM method, with the capacity between the terminal, diode D2 works as a capacitor and constitutes a parallel resonant circuit from an inductor L84. The constant is set up so that the parallel resonant circuit concerned may resonate with the received frequency band of an EGSM method. Since an impedance will become very large if the parallel resonant circuit concerned resonates, the input signal concerned will be transmitted to the receiving terminal Rx1.

[0138] When transmitting the signal of a DCS method from the transmitting terminal Tx2, the electrical potential difference of 3V is impressed to the control terminal Vc2. Since the surrounding circuitry of diode D3 is the same as the surrounding circuitry of diode D2, a sending signal is sent to a diplexer 81 by the same actuation as the case where the signal of an EGSM method is transmitted from the transmitting terminal Tx1.

[0139] When receiving the signal of a DCS method, 3V are impressed to the control terminal Vc3, and 0V are impressed to the control terminal Vc2. Thereby, diode D1 will be in an ON state, and the impedance of the parallel resonant circuit which consists of capacity between terminals of diode D3 becomes very large. Moreover, the impedance by the side of the anode of diode D5 also becomes very large by work of the quadrant wavelength track 851 of 50ohms of the transmit-frequencies band of a DCS method. By this, the input signal of a DCS method will be transmitted to the receiving terminal Rx2.

[0140] Since the electrical potential difference of 0V is impressed to the control terminals Vc2 and Vc3 when transmitting the signal of a UMTS method from a transmit terminal Tx3, diodes D1 and D3 constitute a parallel resonant circuit with the capacity between the terminal. The impedance of these two parallel resonant circuits becomes very large, and the sending signal of a UMTS method will be transmitted to a diplexer 81, and will be outputted from Antenna ANT. About the input signal of a UMTS method, a switching circuit 85 operates similarly.

[0141] Drawing 12 is the decomposition perspective view of the layered product which piled up two or more dielectric layers and realized the circuit of the high frequency switch shown by drawing 11 . In addition,

in drawing 12 , the capacitor shown in the I/O edge of the transmitting terminals Tx1 and Tx2, Tx3&Rx3, and the receiving terminals Rx1 and Rx2 among the components shown in drawing 11 and the capacitor inserted between the control terminals Vc1-Vc3 and a gland are not contained in the circuit pattern of a dielectric layer, and the components of the top face of a layered product.

[0142] As shown in drawing 12 , the layered product of the high frequency switch concerned is constituted by the dielectric layers N101-N115 of 15 layers. Drawing 13 , drawing 14 , drawing 15 , and drawing 16 are the perspective views which expanded each dielectric layer of the high frequency switch shown in drawing 12 . (a) - (p) described beside each dielectric layer of drawing 12 corresponds with drawing 13 - (a) - (p). [of 16] Moreover, the arrow head shown in drawing 12 means the direction of a laminating.

[0143] Drawing 13 is drawing showing rear-face N101b of dielectric layers N101-N103 and a dielectric layer N101. Drawing 14 is drawing showing dielectric layers N104-N107. Drawing 15 is drawing showing dielectric layers N108-N111. Drawing 16 is drawing showing dielectric layers N112-N115. A dielectric layer N101 is used as the lowest layer, and each dielectric layers shown in drawing 13 -16 overlap by making a dielectric layer N115 into the maximum upper layer. In drawing 16 , two or more chip SD1, such as five diodes D1-D5 and a capacitor which did not carry out a pattern to the front face of other dielectric layers, and resistance, is electrically connected with the internal circuitry of the layered product concerned on the top face of the top dielectric layer N115 in the layered product of a high frequency switch. In addition, the laminating number of sheets of a dielectric layer shall be suitably chosen according to the need property of a high frequency switch. In addition, about the formation technique of a dielectric layer and a layered product, since it is the same as that of the case of the 2nd operation gestalt, explanation is omitted.

[0144] In drawing 13 , two or more electrodes T102 for carrying out the surface mount of the high frequency switch to the Main substrate of electronic equipment are formed in rear-face N101b of a dielectric layer N101. In addition, formation of these electrodes T102 is performed printing and by carrying out patterning in a conductive paste, as the 2nd operation gestalt showed.

[0145] The laminated structure of the circuit pattern of a high frequency switch which has multilayer structure as shown by drawing 13 - 16 hereafter is explained focusing on the part of a diplexer 81. The grand electrodes G101 and G102 are formed in dielectric layers N101 and

N107 of printing etc. (refer to [drawing 13 and] the drawing 1414). The capacitor electrodes Cp11-Cp17 are formed in the top face of dielectric layers N102, N108-N111 of printing etc. (refer to drawing 13 and drawing 15). Moreover, the stripline electrodes Lp11-Lp15 are formed in dielectric layers N105, N106, and N113 of printing etc. (refer to drawing 14 and drawing 16).

[0146] Moreover, two or more beer halls for connecting with dielectric layers N102-N113 electrically so that it may correspond with the circuit diagram showing the stripline electrodes Lp11-Lp15 and the capacitor electrodes Cp11-Cp17 by drawing 11 are prepared suitably. For example, the stripline electrode Lp15 is connected with the capacitor electrode Cp17 by the beer hall V11. Moreover, the stripline electrode Lp14 is connected with the capacitor electrode Cp12 by the beer hall V12.

[0147] Of the above configuration, the stripline electrodes Lp11-Lp13 and Lp15 form the inductor of LPF82, and the capacitor electrodes Cp11, Cp15, and Cp17 and an earth electrode G101 form the capacitor of LPF82, consequently LPF82 is formed.

[0148] moreover, the stripline electrode Lp14 -- the inductor of HPF83 -- capacitor electrode Cp12- Cp14, Cp16, and an earth electrode G102 form the capacitor of HPF83, consequently HPF83 is formed.

[0149] The stripline electrode, capacitor electrode, and earth electrode for constituting LPF82 and HPF83 are arranged so that it may have the same description as the 2nd operation gestalt explained. Thereby, a diplexer 81 can acquire the same effectiveness as the 2nd operation gestalt.

[0150] Moreover, it is formed of the combination of the stripline electrode and capacitor electrode with which patterning also of the low pass filters 87 and 88 was similarly carried out to the dielectric layer which constitutes the layered product concerned, and an earth electrode.

[0151] Furthermore, the inductor and capacitor of switching circuits 84 and 85 are also formed of the stripline electrode and capacitor electrode by which patterning was carried out to the dielectric layer, an earth electrode, and combination. Moreover, switching circuits 84 and 85 are realized by connecting electrically the inductor of switching circuits 84 and 85 and capacitor which are formed as mentioned above, and the diodes D1-D5 and two or more chip SD1 which were mounted in the top face of the layered product concerned through two or more electrodes T101 (it representing in drawing 16 and two electrodes T101 being shown). Furthermore, in the interior of the layered product concerned, a diplexer 81 is connected to switching circuits 84 and 85 through the internal terminals 91 and 92.

[0152] Moreover, the band-pass filters 86 and 89 and duplexer 90 which were shown by drawing 10 will be electrically connected with the receiving terminals Rx1 and Rx2 of the switching circuit constituted by the layered product concerned on the Main substrate of electronic equipment, and transceiver terminal Tx3&Rx3.

[0153] Thus, according to the 3rd operation gestalt, it becomes possible to contribute a high frequency switch to the miniaturization of a device, and low back-ization by realizing as a layered product using a dielectric. Moreover, it becomes possible by using the diplexer of the 1st operation gestalt to offer the high frequency switch which can be passed without the signal of the frequency band of a high region crossing to a wide area, and declining.

[0154] Moreover, since the input/output terminal and earth electrode of a high frequency switch are altogether concentrated by the rear face of a layered product through the beer hall, it becomes possible to press down small the component-side product at the time of being mounted in the Main substrate of electronic equipment.

[0155] In addition, although the operation gestalt of the above 3rd described as an example the case where it was used, in the combination of three systems, EGSM, DCS, and a UMTS method, it can be similarly used in combination, such as the combination of an alien system, for example, EGSM, DCS, and a PCS method.

[0156] In addition, also in the case of the high frequency switch which uses the high frequency switch of a dual band or four systems or more (for example, EGSM, AMPS, DCS, PCS) which use two communication system (for example, EGSM and UMTS), although the operation gestalt of the above 3rd described as an example the high frequency switch of the triple band which uses three communication system, the same effectiveness is acquired by changing the configuration of a switching circuit.

[0157] In addition, although it connects with the receiving terminals Rx1 and Rx2 of the switching circuit which prepared the band-pass filter and the duplexer on the Main substrate of electronic equipment, and was constituted from an operation gestalt of the above 3rd by the layered product, and transceiver terminal Tx3&Rx3 electrically, a band-pass filter may be independently mounted in the top face of a layered product. Drawing 17 is drawing showing the time of mounting a band-pass filter in the top face of a layered product. The same effectiveness is acquired even if it is made to mount SAW filters SF1 and SF2 used as a band-pass filter in the top face of a layered product 11 like the chips SD11-SD17, such as diodes D11-D15 and a capacitor, and resistance, as shown in

drawing 17 .

[0158] Moreover, the same effectiveness is acquired, even if it is made to mount a duplexer in the top face of a layered product and made to mount both a band-pass filter and a duplexer in a layered product.

[0159] In addition, as a switching circuit although [the operation gestalt of the above 3rd] diode is used, the same effectiveness is acquired, even if it may use independently the GaAs (gallium arsenide) switch only whose switching circuit of one of the two used gallium arsenide as a semi-conductor and uses a GaAs switch as both switching circuits.

[0160] (4th operation gestalt) The 4th operation gestalt explains the antenna common machine using the diplexer concerning the 1st operation gestalt. It supposes that drawing 1 R> 1 is used also in the 4th operation gestalt, and about the part which has the same function, the same sign is attached and explanation is omitted.

[0161] Drawing 18 is the block diagram showing the configuration of the antenna common machine 100 concerning the 4th operation gestalt. The antenna common machine 100 is equipped with a diplexer 81, the 1st duplexer 101, and the 2nd duplexer 102 in drawing 18 . The antenna common machine 100 transmits and receives the signal of an IS-95 method and a PCS method through Antenna ANT.

[0162] By the IS-95 method, 869-894MHz is used as 824-849MHz and a receiving band as a transmitting band. By the PCS method, 2110-2170MHz is used as 1920-1980MHz and a receiving band as a transmitting band. The value of inductors L1 and L2 and capacitors C1 and C2 is set up so that one attenuation pole may be constituted from 2110-2170MHz of receiving bands which a PCS method uses and another attenuation pole may be constituted from LPF82 in a diplexer 81 at 1920-1980MHz of transmitting bands. It is free by which an attenuation pole shall be formed between a series resonant circuit and a parallel resonant circuit. On the other hand, in HPF83 in a diplexer 81, the value of an inductor L4 and a capacitor C5 is set up so that one attenuation pole may be constituted from 824-894MHz of bands which an IS-95 method uses.

[0163] The 1st duplexer 101 is equipped with the band pass filter which consists of dielectrics which carve the transmit-frequencies band and received frequency band in an IS-95 method, for example, was connected to the transmitting terminal Tx4, and the band pass filter connected to the receiving terminal Rx4. In an IS-95 method, since transmission and reception are performed to coincidence, in order to protect an input signal from a sending signal, the 1st duplexer 101 is used.

[0164] The 2nd duplexer 102 is equipped with the band pass filter which

consists of dielectrics which carve the transmit-frequencies band and received frequency band in a PCS method, for example, was connected to the transmitting terminal Tx5, and the band pass filter connected to the receiving terminal Rx5. Also in a PCS method, since transmission and reception are performed to coincidence, in order to protect an input signal from a sending signal, the 2nd duplexer 102 is used.

[0165] Next, actuation of the antenna common machine 100 is explained, referring to drawing 18. Since the impedance of HPF83 becomes high when the input signal of an IS-95 method is inputted into the antenna common machine 100, the input signal concerned is transmitted to the LPF82 side, and is supplied to the 1st duplexer 101. The 1st duplexer 101 is outputted from the receiving terminal Rx4, without transmitting an input signal to the transmitting terminal Tx4. On the other hand, when transmitting the signal of an IS-95 method, the signal concerned is inputted into the 1st duplexer 101 through the transmitting terminal Tx4. The 1st duplexer 101 is inputted into LPF82, without transmitting the inputted signal to the receiving terminal Rx4. Since HPF83 serves as a high impedance to the signal of an IS-95 method, the sending signal of an IS-95 method will be outputted from Antenna ANT.

[0166] Since LPF82 serves as a high impedance when the input signal of a PCS method is inputted into the antenna common machine 100, the input signal concerned is transmitted to the HPF83 side, and is inputted into the 2nd duplexer 102. The 2nd duplexer 102 is outputted from the receiving terminal Rx5, without transmitting an input signal to the transmitting terminal Tx5. On the other hand, when transmitting the signal of a PCS method, the signal concerned is inputted into the 2nd duplexer 102 through the transmitting terminal Tx5. The 2nd duplexer 102 is inputted into HPF83, without transmitting the inputted signal to the receiving terminal Rx5. Since LPF82 serves as a high impedance to the sending signal of a PCS method, the sending signal of a PCS method will be outputted from Antenna ANT.

[0167] Thus, if the antenna common machine concerning the 4th operation gestalt is used, also in the communication mode using an IS-95 method and a PCS method, it will become possible to make it pass, without making a wide area go across and decrease the signal of the frequency band of a high region. It is very effective to use the diplexer which constitutes two attenuation poles from a PCS method by LPF like this invention since the transmitting band and the receiving band are considerably separated.

[0168] In addition, it is possible to offer the radio device which can transmit and receive the signal of the communication mode using two or

more frequency bands using the high frequency switch or antenna common machine explained with the above 3rd and the 4th operation gestalt.

[Translation done.]

* NOTICES *

JPO and NCIP are not responsible for any damages caused by the use of this translation.

1. This document has been translated by computer. So the translation may not reflect the original precisely.
2. **** shows the word which can not be translated.
3. In the drawings, any words are not translated.

DESCRIPTION OF DRAWINGS

[Brief Description of the Drawings]

[Drawing 1] It is drawing showing the equal circuit of the diplexer concerning the 1st operation gestalt of this invention.

[Drawing 2] It is drawing showing the passage property of LPF82 in the diplexer of drawing 1 .

[Drawing 3] It is drawing showing the passage property of HPF83 in the diplexer of drawing 1 .

[Drawing 4] It is drawing showing the example prepared in parts other than the frequency band of the signal which wants to take out the attenuation pole of a low pass filter.

[Drawing 5] It is the decomposition perspective view showing the concrete configuration of the diplexer concerning the 2nd operation gestalt.

[Drawing 6] It is drawing showing the rear face Nb of dielectric layers N1 and N2 and a dielectric layer N1.

[Drawing 7] It is drawing showing dielectric layers N3-N5.

[Drawing 8] It is drawing showing dielectric layers N6-N8.

[Drawing 9] It is drawing showing dielectric layers N9-N11.

[Drawing 10] It is the block diagram showing the functional configuration of the high frequency switch concerning the 3rd operation gestalt.

[Drawing 11] It is drawing showing some circuits of the high frequency switch 80 concerning the 3rd operation gestalt.

[Drawing 12] It is the decomposition perspective view of the layered

product which piled up two or more dielectric layers and realized the circuit of the high frequency switch shown by drawing 11 .

[Drawing 13] It is drawing showing rear-face N101b of dielectric layers N101-N103 and a dielectric layer N101.

[Drawing 14] It is drawing showing dielectric layers N104-N107.

[Drawing 15] It is drawing showing dielectric layers N108-N111.

[Drawing 16] It is drawing showing dielectric layers N112-N115.

[Drawing 17] It is drawing showing the time of mounting a band-pass filter in the top face of a layered product.

[Drawing 18] It is the block diagram showing the configuration of the antenna common machine 100 concerning the 4th operation gestalt.

[Drawing 19] It is drawing having shown the frequency band used by the EGSM method, the DCS method, and the UMTS method.

[Drawing 20] It is drawing showing the equal circuit of the conventional diplexer.

[Drawing 21] It is drawing showing the passage property of LPF10.

[Drawing 22] It is drawing showing the passage property of HPF20.

[Description of Notations]

80 High Frequency Switch

81 Diplexer

82, 87, 88 Low pass filter

83 High Pass Filter

84 85 Switching circuit

86 89 Band-pass filter

90 Duplexer

100 Antenna Common Machine

101 1st Duplexer

102 2nd Duplexer

91-97 Internal terminal

C1-C5 Capacitor

L1-L4, L84 Inductor

P1-P3 Terminal

Vc1-Vc3 Control terminal

Tx1-Tx5 Transmitting terminal

Rx1-Rx5 Receiving terminal

D1-D5, D11-D15 Diode

841, 851 Quadrant wavelength track of 50ohms

N1-N11, N101-N115 Dielectric layer

Nb Rear face of a dielectric layer N1

N101b Rear face of a dielectric layer N101

G1, G2, G101, G102 Grand electrode

Cp1-Cp7, Cp11-Cp17 Capacitor electrode
Lp1-Lp5, Lp11-Lp15 Stripline
T1, T2, T101, T102 Electrode
Va-Vn, V2, V3, V41, V42, V7, V8, V9, V11, V12 Beer hall
SD1, SD11-SD17 Chip
SF1, SF2 SAW filter
AP1-AP5 Attenuation pole

[Translation done.]

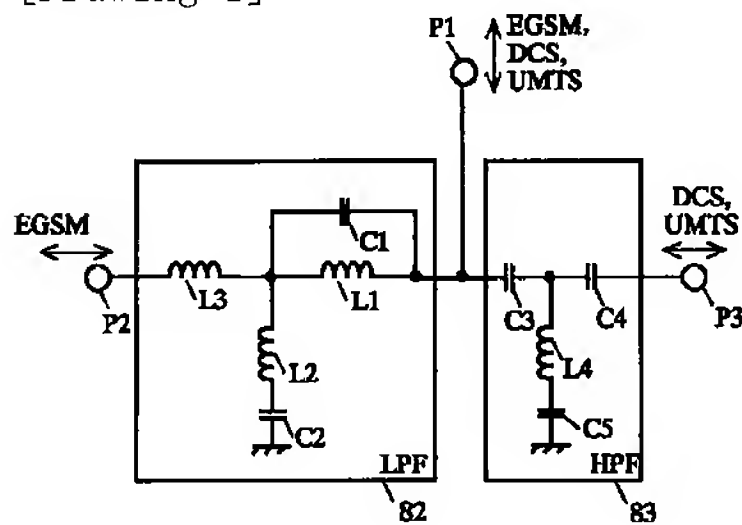
* NOTICES *

JPO and NCIP are not responsible for any
damages caused by the use of this translation.

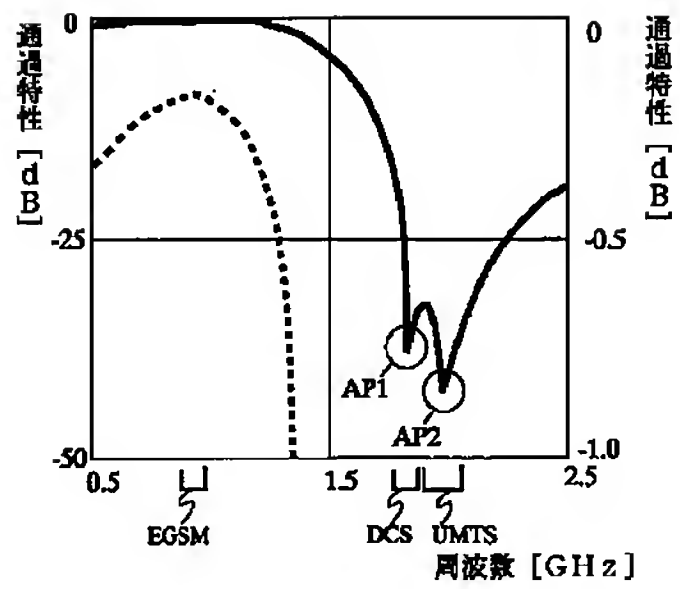
1. This document has been translated by computer. So the translation may not reflect the original precisely.
2. **** shows the word which can not be translated.
3. In the drawings, any words are not translated.

DRAWINGS

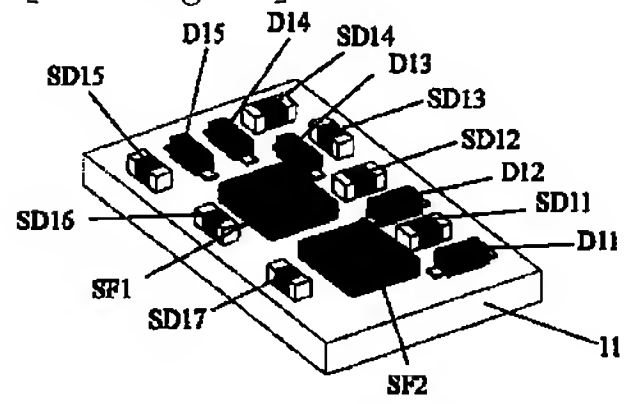
[Drawing 1]



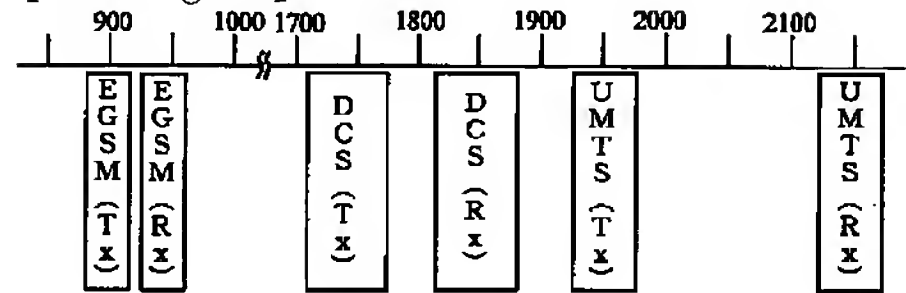
[Drawing 2]



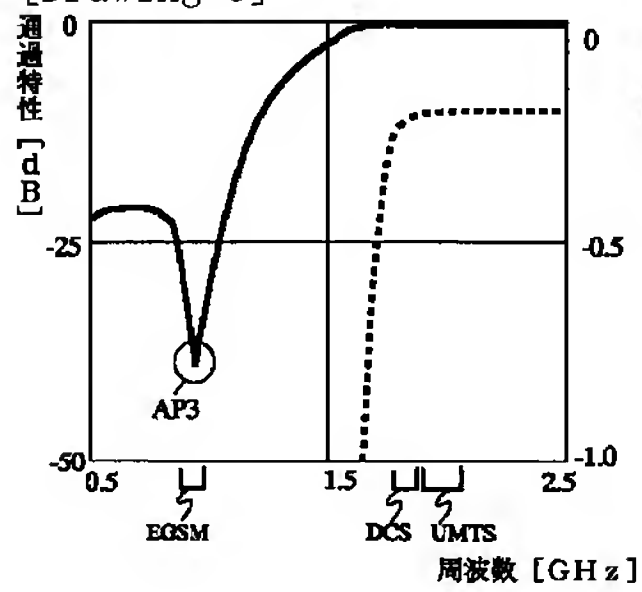
[Drawing 17]



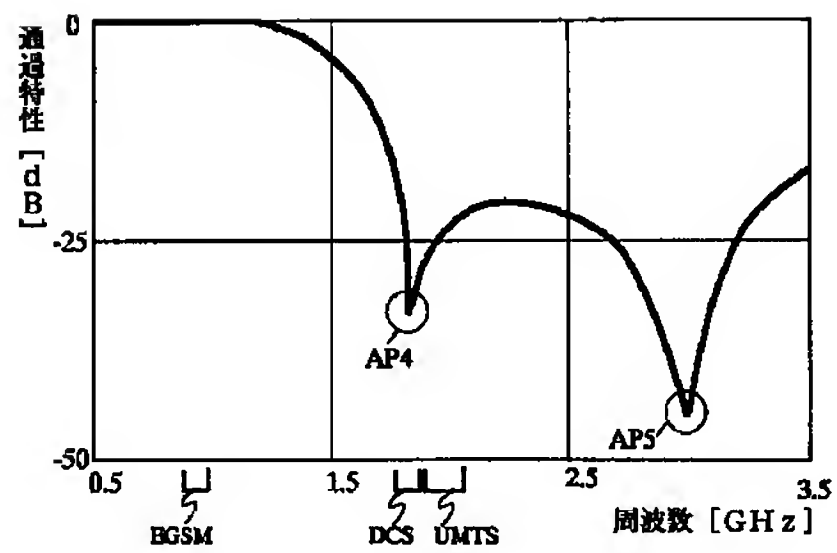
[Drawing 19]



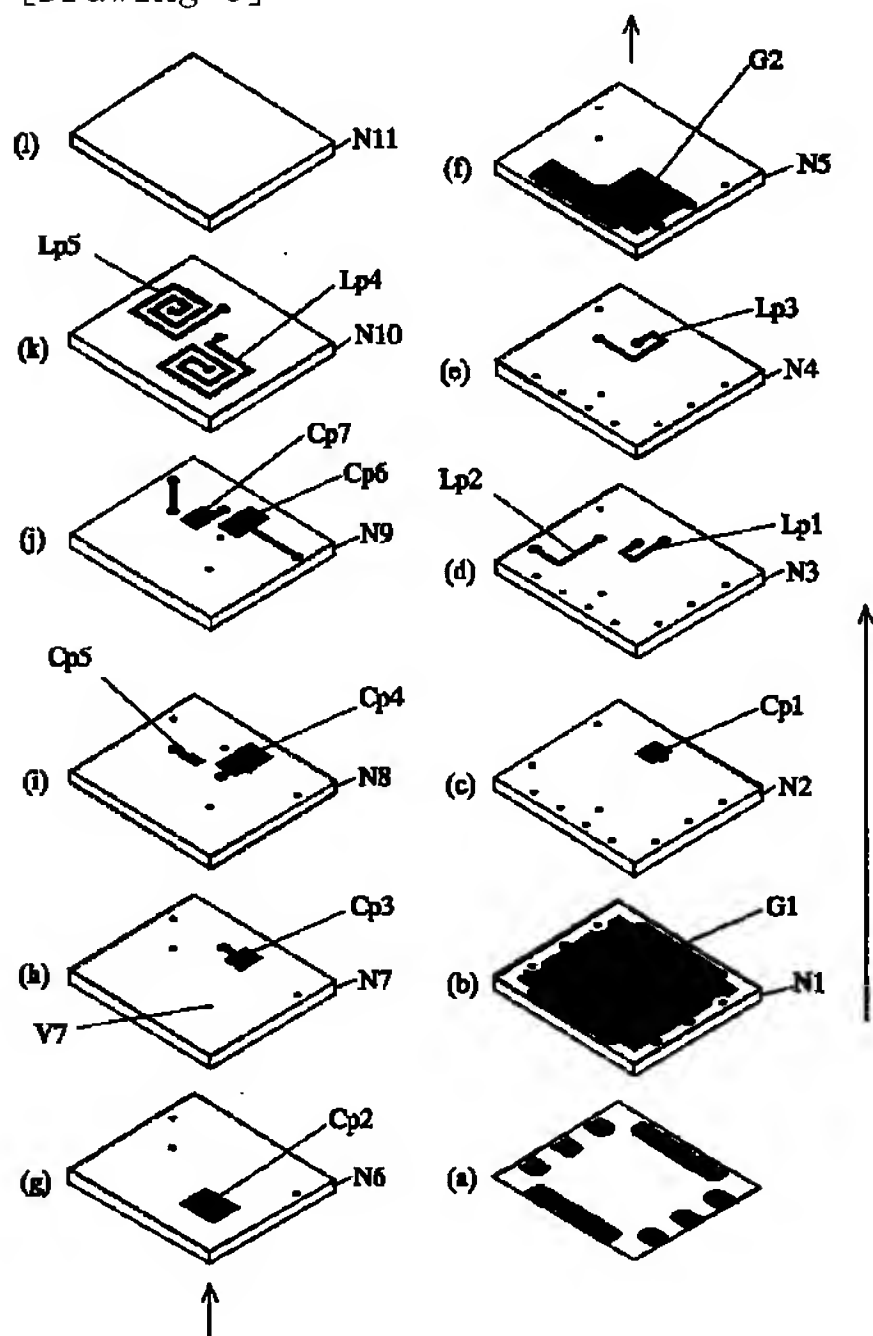
[Drawing 3]



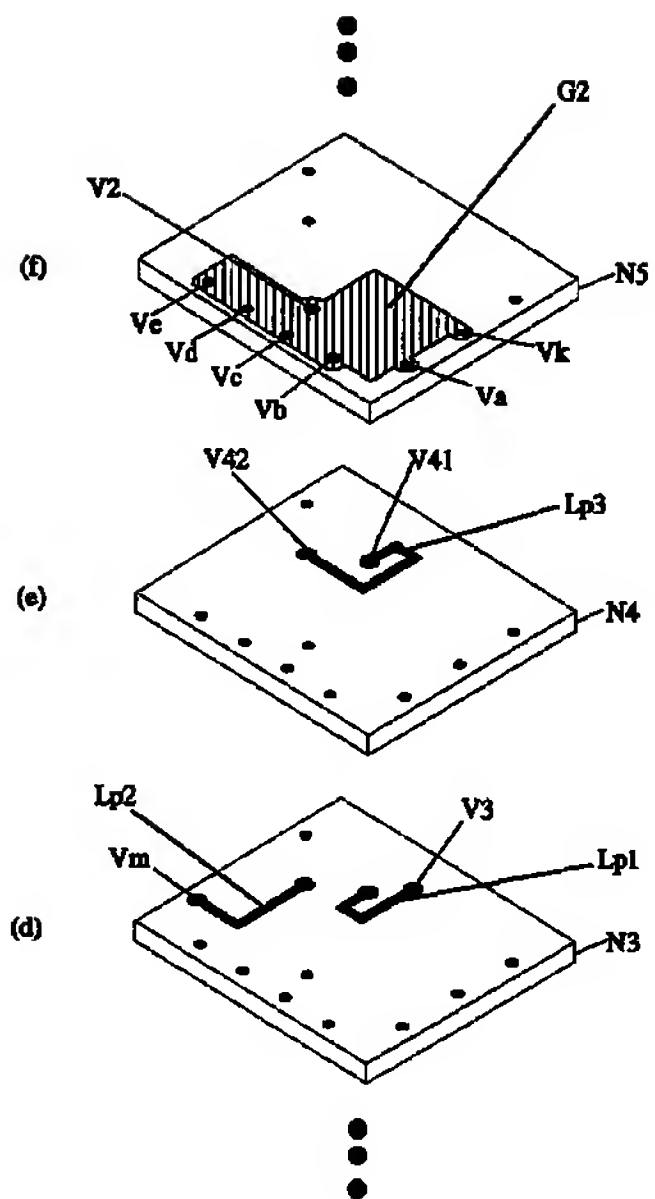
[Drawing 4]



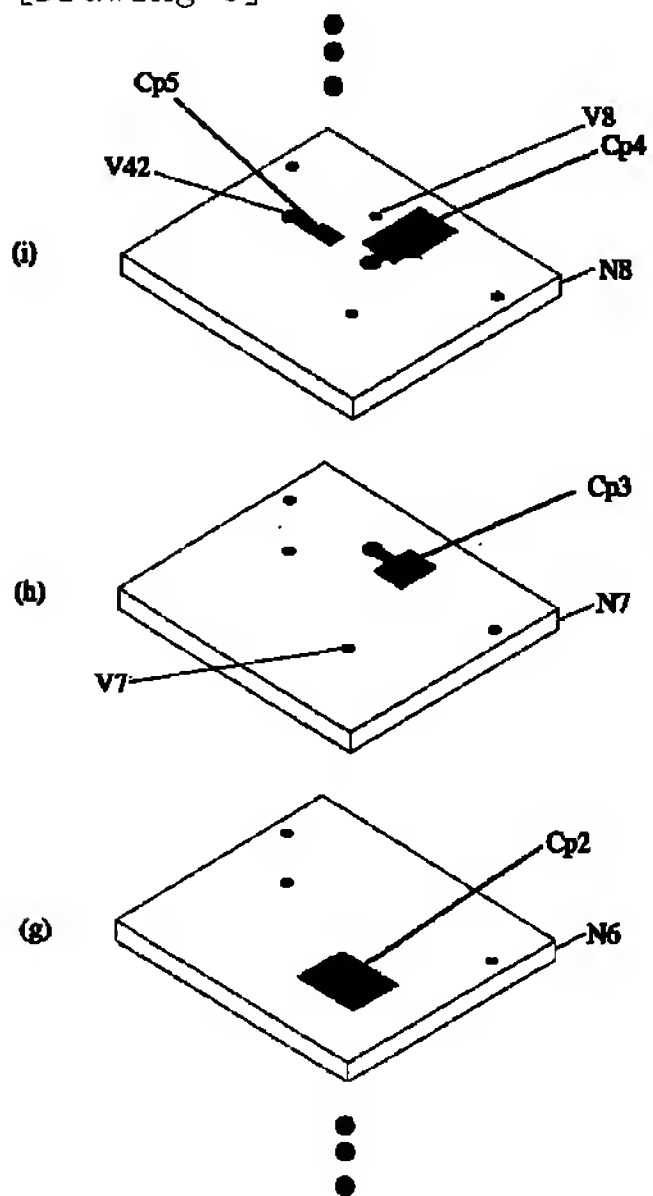
[Drawing 5]



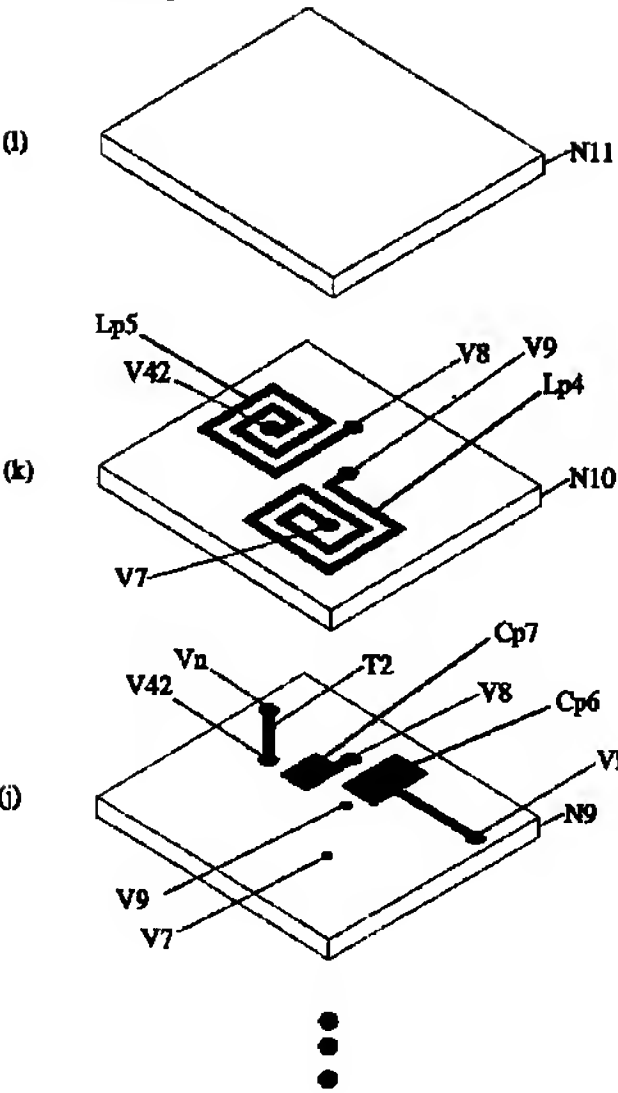
[Drawing 6]



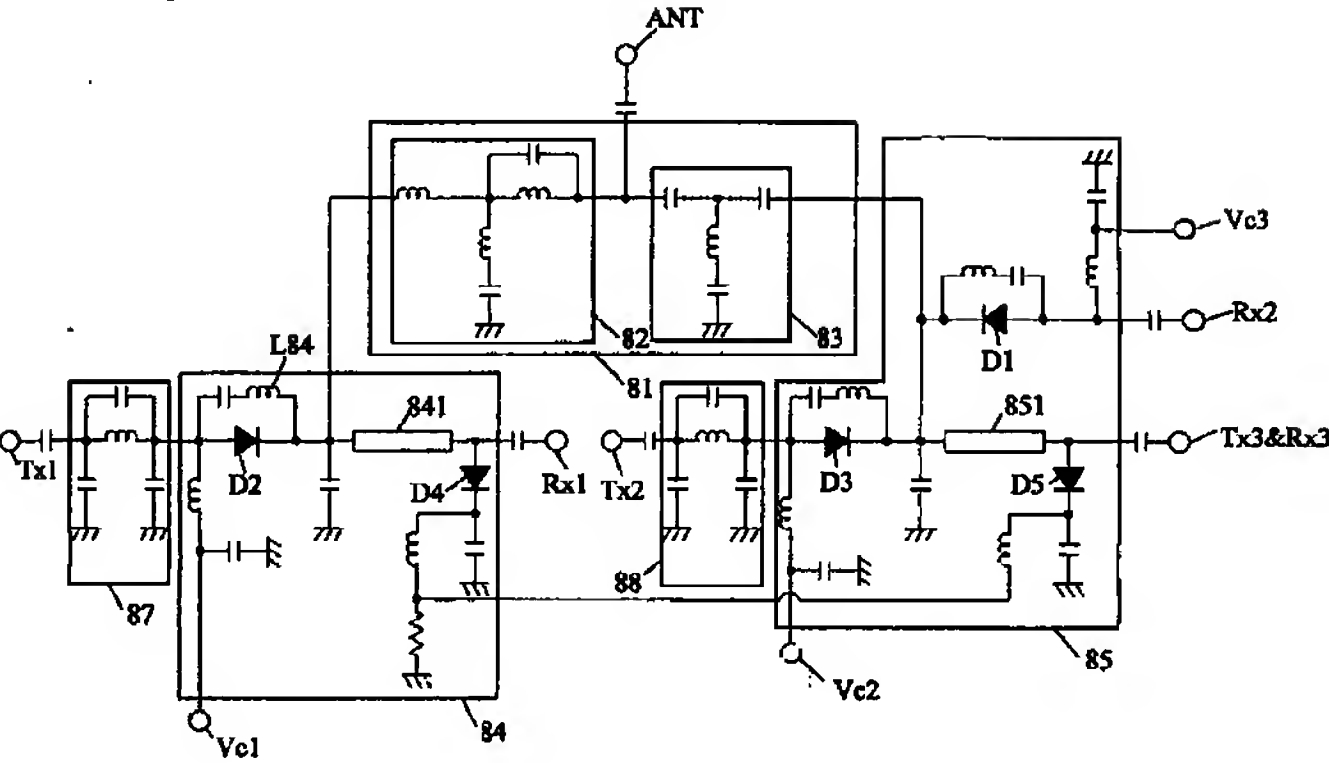
[Drawing 8]



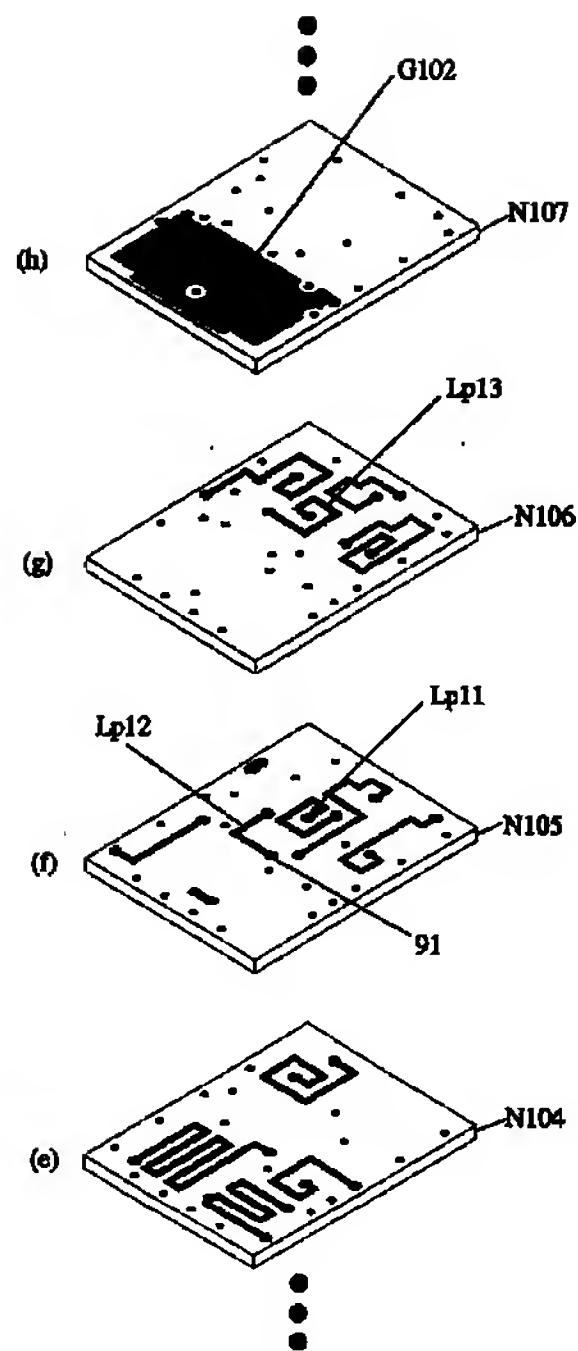
[Drawing 9]



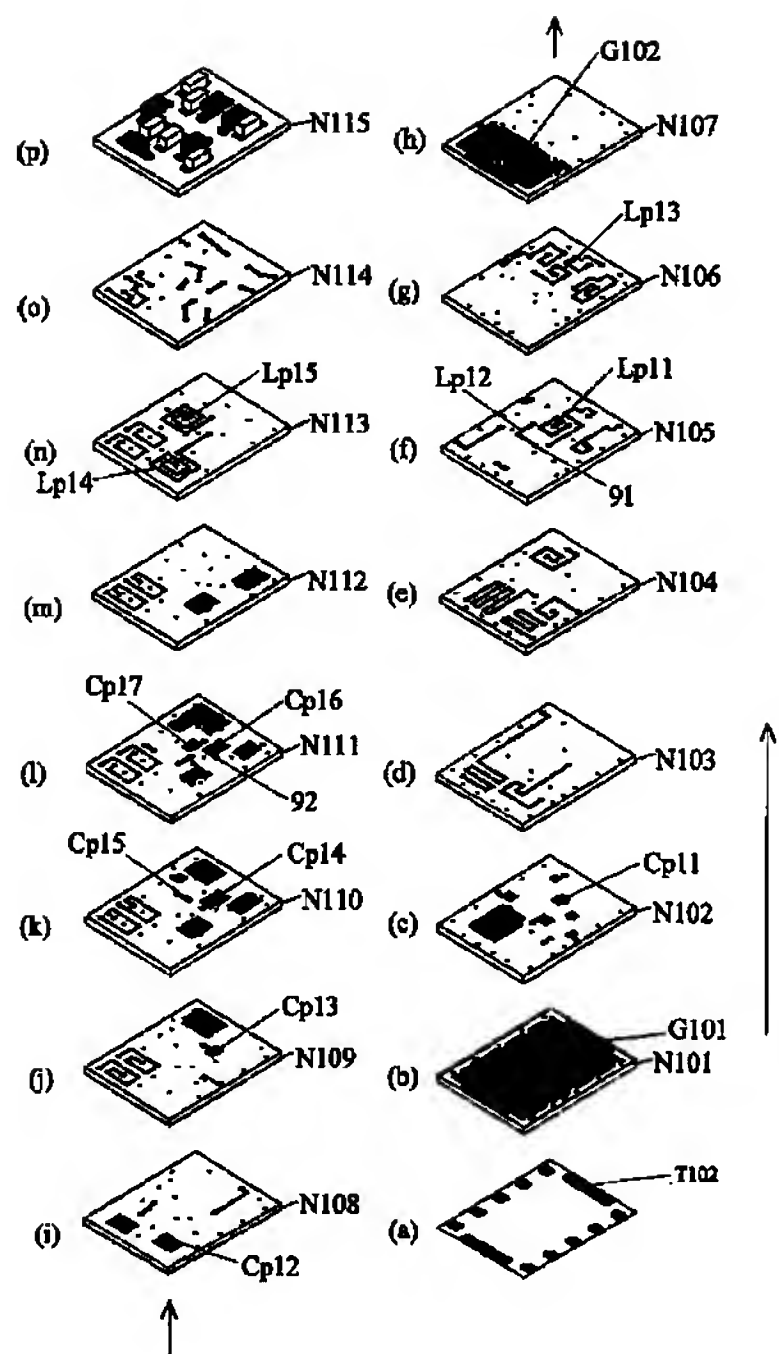
[Drawing 11]



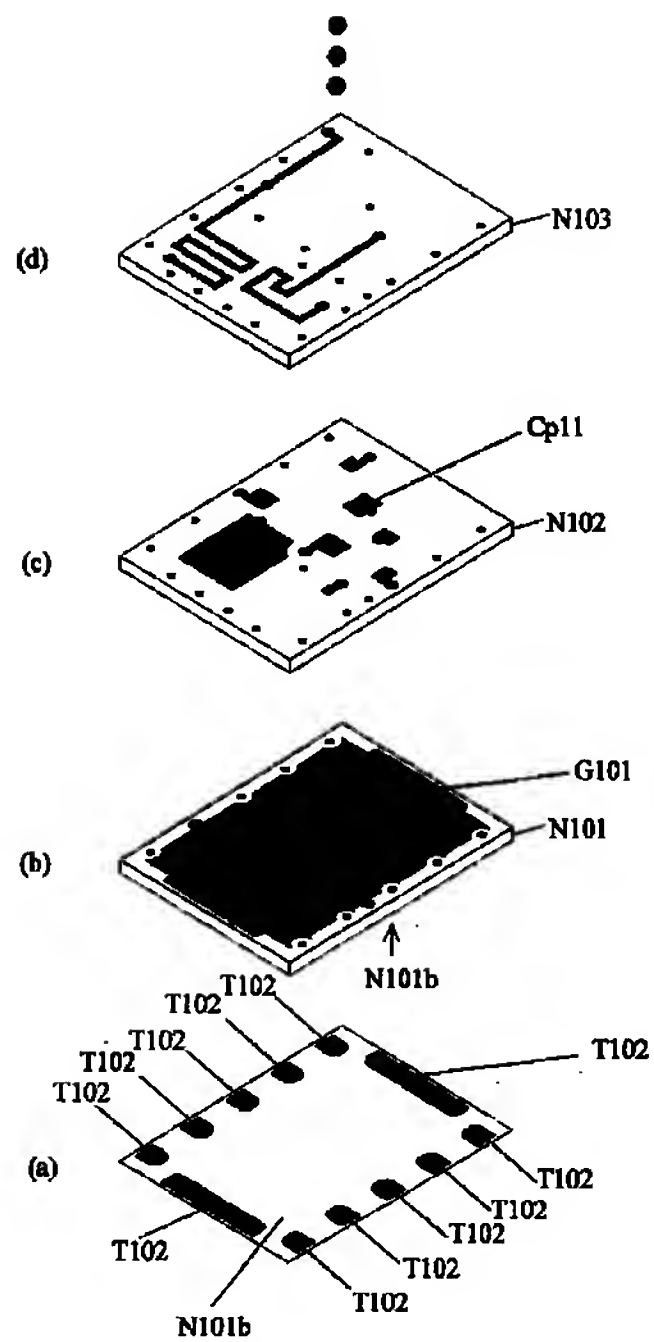
[Drawing 14]



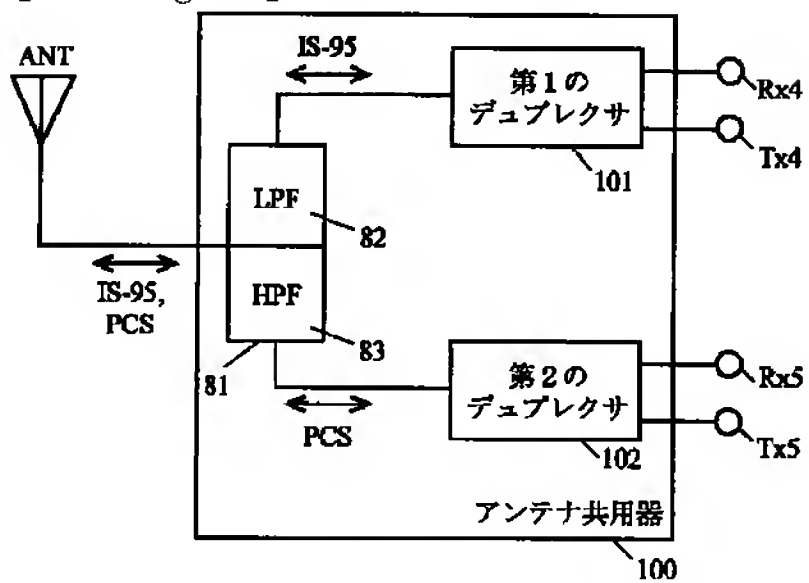
[Drawing 12]



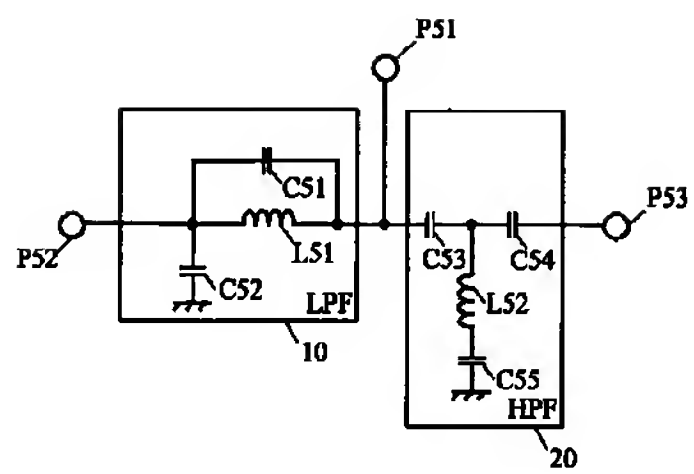
[Drawing 13]



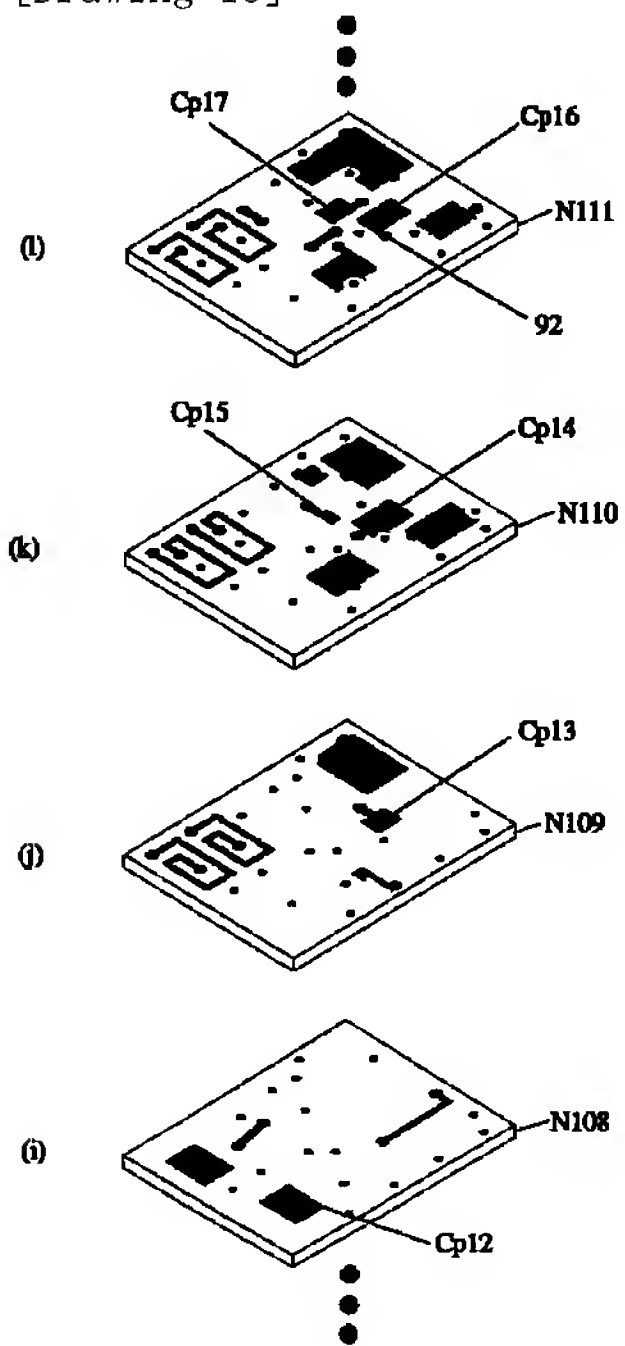
[Drawing 18]



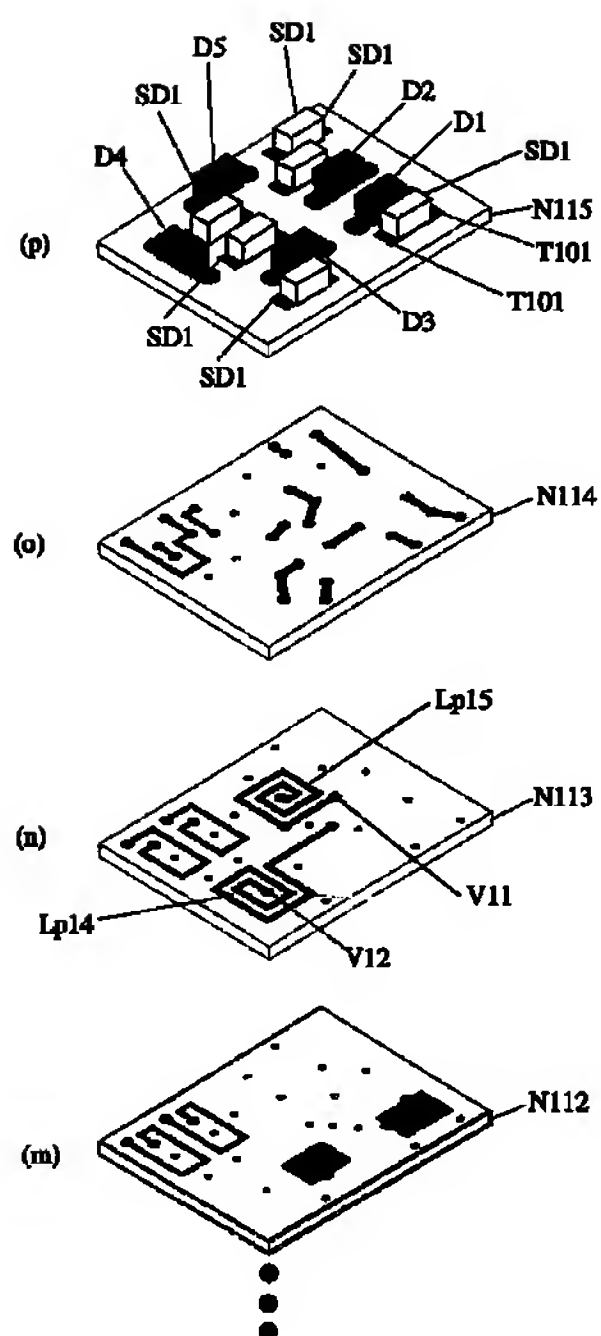
[Drawing 20]



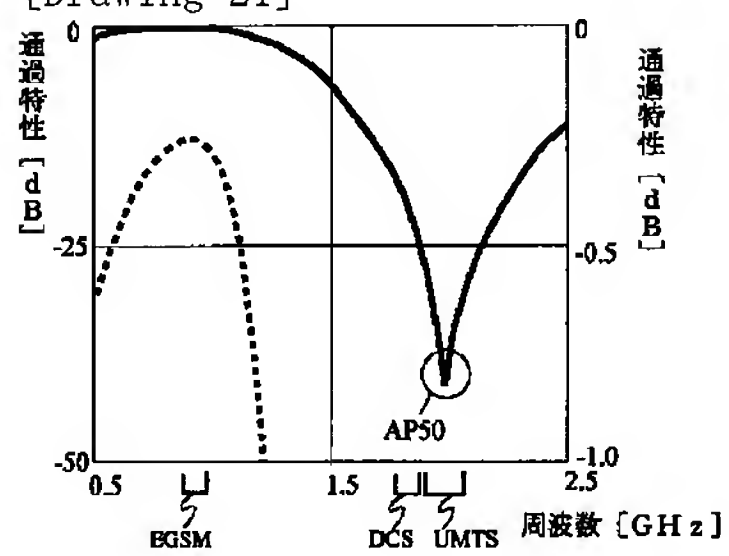
[Drawing 15]



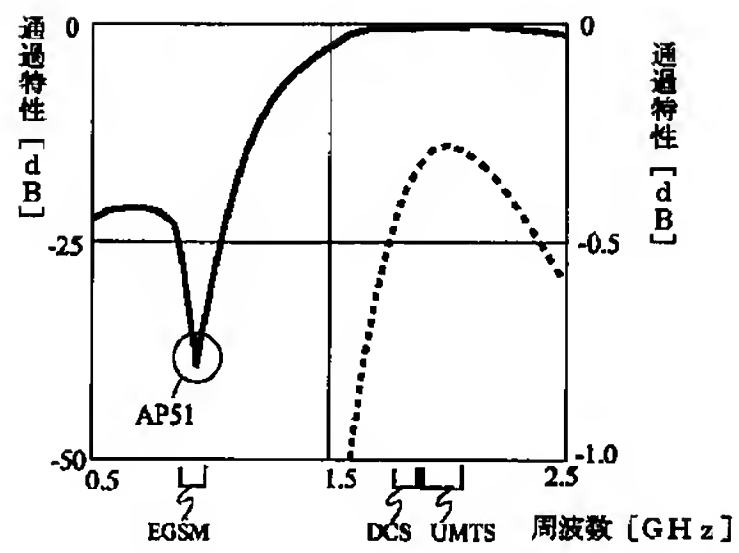
[Drawing 16]



[Drawing 21]



[Drawing 22]



[Translation done.]

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号
特開2003-209454
(P2003-209454A)

(43) 公開日 平成15年7月25日 (2003. 7. 25)

(51) Int.Cl. ⁷	識別記号	F I	テ-マコ-ト* (参考)
H 0 3 H 7/46		H 0 3 H 7/46	A 5 J 0 2 4
7/075		7/075	Z 5 K 0 1 1
H 0 4 B 1/44		H 0 4 B 1/44	

審査請求 未請求 請求項の数28 O L (全 24 頁)

(21) 出願番号 特願2002-319604(P2002-319604)
(22) 出願日 平成14年11月1日 (2002. 11. 1)
(31) 優先権主張番号 特願2001-346162(P2001-346162)
(32) 優先日 平成13年11月12日 (2001. 11. 12)
(33) 優先権主張国 日本 (J P)

(71) 出願人 000005821
松下電器産業株式会社
大阪府門真市大字門真1006番地
(72) 発明者 瓜生 一英
大阪府門真市大字門真1006番地 松下電器
産業株式会社内
(72) 発明者 山田 徹
大阪府門真市大字門真1006番地 松下電器
産業株式会社内
(74) 代理人 100098291
弁理士 小笠原 史朗

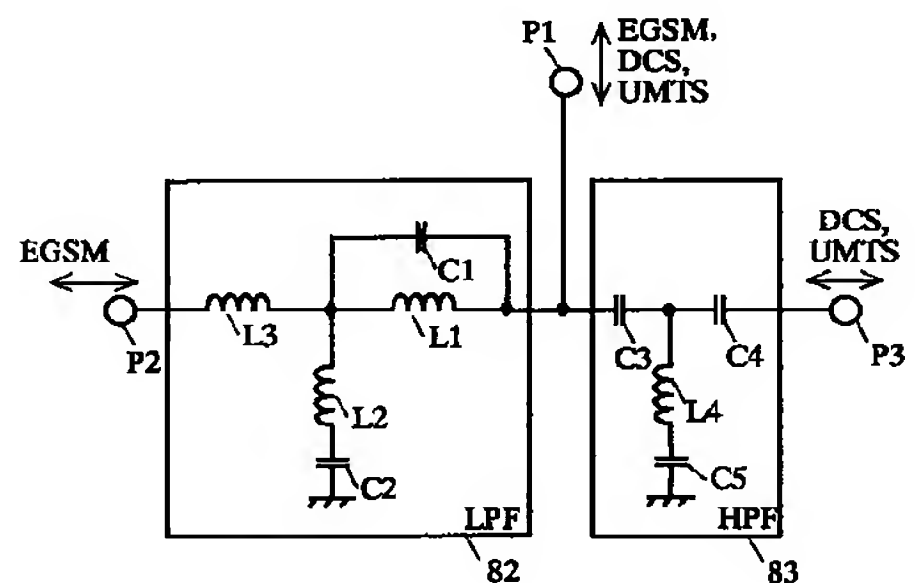
最終頁に続く

(54) 【発明の名称】 ダイプレクサ並びにそれを用いた高周波スイッチ及びアンテナ共用器

(57) 【要約】

【課題】 高域の周波数帯の信号が広域に渡って減衰することなく通過することができるダイプレクサおよびそれを用いた高周波スイッチを提供すること。

【解決手段】 ダイプレクサを構成する低域通過フィルタLPF82に第1のコンデンサC1と第1のインダクタL1との並列共振回路と、第2のコンデンサC2と第2のインダクタL2との直列共振回路とを設け、LPF82の減衰極を二つ形成する。これにより、高域通過フィルタHPF83の通過帯域を広域にすることが可能となる。



【特許請求の範囲】

【請求項1】 異なる複数の周波数帯の電波を送受信して分離合成するためのダイプレクサであって、アンテナ側に接続する第1の端子と低域の周波数帯の信号を送受信するための第2の端子との間に配置される低域の周波数帯の信号のみを通過する低域通過フィルタと、

前記第1の端子と高域の周波数帯の信号を送受信するための第3の端子との間に配置される高域の周波数帯の信号のみを通過する高域通過フィルタとを備え、前記低域通過フィルタは、少なくとも二つの共振回路を含み、それによって通過帯域の高域側に減衰極を少なくとも二つ形成することを特徴とする、ダイプレクサ。

【請求項2】 前記高域通過フィルタは、一つの共振回路を含み、前記高域通過フィルタは、通過帯域の低域側に減衰極を一つ形成し、前記低域通過フィルタは、最も低域の周波数帯の信号のみを通過することを特徴とする、請求項1に記載のダイプレクサ。

【請求項3】 前記低域通過フィルタは、二つの前記共振回路として、前記第1の端子と前記第2の端子との間に配置される第1のインダクタと第1のコンデンサとからなる並列共振回路と、前記第2の端子とグランドとの間に配置される第2のインダクタと第2のコンデンサとからなる直列共振回路とを含む、請求項1または2に記載のダイプレクサ。

【請求項4】 前記高域通過フィルタは、前記第1の端子と前記第3の端子との間に配置される第3のコンデンサ及び第4のコンデンサからなる直列回路と、前記共振回路として、前記第3のコンデンサと前記第4のコンデンサとの接続点とグランドとの間に配置される第3のインダクタと第5のコンデンサとからなる直列共振回路とを含む、請求項3に記載のダイプレクサ。

【請求項5】 前記低域通過フィルタ及び前記高域通過フィルタは、前記第1～3のインダクタを実現するための複数のストリップライン電極と、前記第1～5のコンデンサを実現するための複数のコンデンサ電極と、前記複数のストリップライン電極と前記複数のコンデンサ電極とを接続するための複数のビアホール導体とを形成している複数の誘電体層を積層した積層体からなることを特徴とする、請求項4に記載のダイプレクサ。

【請求項6】 前記複数の誘電体層のうち少なくとも一つの誘電体層は、接地電極を含み、前記第1のインダクタを実現する少なくとも1本以上のストリップライン電極は、当該接地電極よりも積層方向に対して上層に配置され、かつ前記第2のインダクタを実現する少なくとも1本以上のストリップライン電極及び前記第3のインダクタを実現する少なくとも1本以上

のストリップライン電極よりも積層方向に対して上層または同一層に配置されることを特徴とする、請求項5に記載のダイプレクサ。

【請求項7】 前記複数の誘電体層のうち少なくとも一つの誘電体層は、接地電極を含み、前記低域通過フィルタの前記並列共振回路における第1のコンデンサを実現する少なくとも一つ以上のコンデンサ電極は、当該接地電極よりも積層方向に対して上層に配置され、前記低域通過フィルタの前記並列共振回路における前記第1のインダクタを実現する少なくとも一本以上のストリップライン電極は、当該コンデンサ電極よりも積層方向に対して上層に配置されることを特徴とする、請求項5または6に記載のダイプレクサ。

【請求項8】 前記複数の誘電体層のうち少なくとも一つの誘電体層は、接地電極を含み、前記低域通過フィルタの前記直列共振回路における第2のコンデンサを実現する少なくとも一つ以上のコンデンサ電極は、当該接地電極よりも積層方向に対して上層に配置され、前記低域通過フィルタの前記直列共振回路における前記第2のインダクタを実現する少なくとも一本以上のストリップライン電極は、当該コンデンサ電極よりも積層方向に対して上層に配置されることを特徴とする、請求項5～7のいずれかに記載のダイプレクサ。

【請求項9】 前記複数の誘電体層のうち少なくとも一つの誘電体層は、接地電極を含み、前記高域通過フィルタの前記直列共振回路における第5のコンデンサを実現する少なくとも一つ以上のコンデンサ電極は、当該接地電極よりも積層方向に対して上層に配置され、前記高域通過フィルタの前記直列共振回路における前記第3のインダクタを実現する少なくとも一本以上のストリップライン電極は、当該コンデンサ電極よりも積層方向に対して上層に配置されることを特徴とする、請求項5～8のいずれかに記載のダイプレクサ。

【請求項10】 異なる複数の周波数帯の電波の送受信を切り替えるための高周波スイッチであって、アンテナ側に接続された第1の端子を介して、異なる複数の周波数帯の電波を送受信して分離合成するためのダイプレクサと、前記ダイプレクサにおける低域の周波数の信号を送受信するための第2の端子に接続された低域送受信切り替え回路と、前記ダイプレクサにおける高域の周波数の信号を送受信するための第3の端子に接続された高域送受信切り替え回路とを備え、前記ダイプレクサは、前記第1の端子と前記第2の端子との間に配置される低域の周波数帯の信号のみを通過する低域通過フィルタ

と、
前記第1の端子と前記第3の端子との間に配置される高域の周波数帯の信号のみを通過する高域通過フィルタとを含み、

前記低域通過フィルタは、少なくとも二つの共振回路を有し、

前記低域通過フィルタは、二つの前記共振回路の働きによって通過帯域の高域側に減衰極を少なくとも二つ形成することを特徴とする、高周波スイッチ。

【請求項11】 前記高域通過フィルタは、一つの共振回路を含み、

前記高域通過フィルタは、通過帯域の低域側に減衰極を一つ形成し、

前記低域通過フィルタは、最も低域の周波数帯の信号のみを通過することを特徴とする、請求項10に記載の高周波スイッチ。

【請求項12】 前記低域通過フィルタは、二つの前記共振回路として、

前記第1の端子と前記第2の端子との間に配置される第1のインダクタと第1のコンデンサとからなる並列共振回路と、

前記第2の端子とグランドとの間に配置される第2のインダクタと第2のコンデンサとからなる直列共振回路とを含む、請求項10または11に記載の高周波スイッチ。

【請求項13】 前記高域通過フィルタは、前記第1の端子と前記第3の端子との間に配置される第3のコンデンサ及び第4のコンデンサからなる直列回路と、

前記共振回路として、前記第3のコンデンサと前記第4のコンデンサとの接続点とグランドとの間に配置される第3のインダクタと第5のコンデンサとからなる直列共振回路とを含む、請求項12に記載の高周波スイッチ。

【請求項14】 インダクタを実現する複数のストリップライン電極と、コンデンサを実現する複数のコンデンサ電極と、前記複数のストリップライン電極と前記複数のコンデンサ電極とを接続するための複数のビアホール導体とを形成した複数の誘電体層の積層体によって実現される、請求項13に記載の高周波スイッチ。

【請求項15】 前記積層体には、前記低域通過フィルタ及び前記高域通過フィルタを実現するための、前記第1～3のインダクタを実現する複数のストリップライン電極と、前記第1～5のコンデンサを実現する複数のコンデンサ電極と、前記複数のストリップライン電極と前記複数のコンデンサ電極とを接続する複数のビアホール導体とが形成されていることを特徴とする、請求項14に記載の高周波スイッチ。

【請求項16】 前記複数の誘電体層のうち少なくとも一つの誘電体層は、接地電極を含み、
前記第1のインダクタを実現する少なくとも1本以上のストリップライン電極は、当該接地電極よりも積層方向

に対して上層に配置され、かつ前記第2のインダクタを実現する少なくとも1本以上のストリップライン電極及び前記第3のインダクタを実現する少なくとも1本以上のストリップライン電極よりも積層方向に対して上層または同一層に配置されることを特徴とする、請求項15に記載の高周波スイッチ。

【請求項17】 前記複数の誘電体層のうち少なくとも一つの誘電体層は、接地電極を含み、

前記低域通過フィルタの前記並列共振回路における第1のコンデンサを実現する少なくとも一つ以上のコンデンサ電極は、当該接地電極よりも積層方向に対して上層に配置され、

前記低域通過フィルタの前記並列共振回路における前記第1のインダクタを実現する少なくとも一本以上のストリップライン電極は、当該コンデンサ電極よりも積層方向に対して上層に配置されることを特徴とする、請求項15または16に記載の高周波スイッチ。

【請求項18】 前記複数の誘電体層のうち少なくとも一つの誘電体層は、接地電極を含み、

前記低域通過フィルタの前記直列共振回路における第2のコンデンサを実現する少なくとも一つ以上のコンデンサ電極は、当該接地電極よりも積層方向に対して上層に配置され、

前記低域通過フィルタの前記直列共振回路における前記第2のインダクタを実現する少なくとも一本以上のストリップライン電極は、当該コンデンサ電極よりも積層方向に対して上層に配置されることを特徴とする、請求項15～17のいずれかに記載の高周波スイッチ。

【請求項19】 前記複数の誘電体層のうち少なくとも一つの誘電体層は、接地電極を含み、

前記高域通過フィルタの前記直列共振回路における第5のコンデンサを実現する少なくとも一つ以上のコンデンサ電極は、当該接地電極よりも積層方向に対して上層に配置され、

前記高域通過フィルタの前記直列共振回路における前記第3のインダクタを実現する少なくとも一本以上のストリップライン電極は、当該コンデンサ電極よりも積層方向に対して上層に配置されることを特徴とする、請求項15～18のいずれかに記載の高周波スイッチ。

【請求項20】 前記低域送受信切り替え回路及び前記高域送受信切り替え回路の少なくとも一方は、ダイオードに印加する電圧に応じて送受信を切り替える回路であり、

前記ダイオードは、前記積層体の上面に実装されることを特徴とする、請求項14～19のいずれかに記載の高周波スイッチ。

【請求項21】 前記低域送受信切り替え回路及び前記高域送受信切り替え回路の少なくとも一方は、GaAsスイッチであり、

前記GaAsスイッチは、前記積層体の上面に実装され

ることを特徴とする、請求項14～20のいずれかに記載の高周波スイッチ。

【請求項22】 異なる複数の周波数帯の電波の送受信を同時に行うためのアンテナ共用器であって、アンテナ側に接続された第1の端子を介して、異なる複数の周波数帯の電波を送受信して分離合成するためのダイプレクサと、前記ダイプレクサにおける低域の周波数の信号を送受信するための第2の端子に接続された第1のデュプレクサと、前記ダイプレクサにおける高域の周波数の信号を送受信するための第3の端子に接続された第2のデュプレクサとを備え、前記ダイプレクサは、前記第1の端子と前記第2の端子との間に配置される低域の周波数帯の信号のみを通過する低域通過フィルタと、前記第1の端子と前記第3の端子との間に配置される高域の周波数帯の信号のみを通過する高域通過フィルタとを含み、前記低域通過フィルタは、少なくとも二つの共振回路を有し、前記低域通過フィルタは、二つの前記共振回路の働きによって通過帯域の高域側に減衰極を少なくとも二つ形成することを特徴とする、アンテナ共用器。

【請求項23】 前記高域通過フィルタは、一つの共振回路を含み、前記高域通過フィルタは、通過帯域の低域側に減衰極を一つ形成し、前記低域通過フィルタは、最も低域の周波数帯の信号のみを通過することを特徴とする、請求項22に記載のアンテナ共用器。

【請求項24】 前記低域通過フィルタは、二つの前記共振回路として、前記第1の端子と前記第2の端子との間に配置される第1のインダクタと第1のコンデンサとからなる並列共振回路と、前記第2の端子とグランドとの間に配置される第2のインダクタと第2のコンデンサとからなる直列共振回路とを含む、請求項22または23に記載のアンテナ共用器。

【請求項25】 前記高域通過フィルタは、前記第1の端子と前記第3の端子との間に配置される第3のコンデンサ及び第4のコンデンサからなる直列回路と、前記共振回路として、前記第3のコンデンサと前記第4のコンデンサとの接続点とグランドとの間に配置される第3のインダクタと第5のコンデンサとからなる直列共振回路とを含む、請求項24に記載のアンテナ共用器。

【請求項26】 インダクタを実現する複数のストリップライン電極と、コンデンサを実現する複数のコンデン

サ電極と、前記複数のストリップライン電極と前記複数のコンデンサ電極とを接続するための複数のビアホール導体とを形成した複数の誘電体層の積層体によって実現される、請求項25に記載のアンテナ共用器。

【請求項27】 複数の周波数帯の電波の送受信を行う無線通信機器であって、異なる複数の周波数帯の電波の送受信を切り替えるための高周波スイッチを備え、前記高周波スイッチは、アンテナ側に接続された第1の端子を介して、異なる複数の周波数帯の電波を送受信して分離合成するためのダイプレクサと、前記ダイプレクサにおける低域の周波数の信号を送受信するための第2の端子に接続された低域送受信切り替え回路と、前記ダイプレクサにおける高域の周波数の信号を送受信するための第3の端子に接続された高域送受信切り替え回路とを含み、前記ダイプレクサは、前記第1の端子と前記第2の端子との間に配置される低域の周波数帯の信号のみを通過する低域通過フィルタと、前記第1の端子と前記第3の端子との間に配置される高域の周波数帯の信号のみを通過する高域通過フィルタとを有し、前記低域通過フィルタは、少なくとも二つの共振回路を持ち、前記低域通過フィルタは、二つの前記共振回路の働きによって通過帯域の高域側に減衰極を少なくとも二つ形成することを特徴とする、無線通信機器。

【請求項28】 複数の周波数帯の電波の送受信を同時に行う無線通信機器であって、異なる複数の周波数帯の電波を同時に送受信するためのアンテナ共用器を備え、前記アンテナ共用器は、アンテナ側に接続された第1の端子を介して、異なる複数の周波数帯の電波を送受信して分離合成するためのダイプレクサと、前記ダイプレクサにおける低域の周波数の信号を送受信するための第2の端子に接続された第1のデュプレクサと、前記ダイプレクサにおける高域の周波数の信号を送受信するための第3の端子に接続された第2のデュプレクサとを備え、前記ダイプレクサは、前記第1の端子と前記第2の端子との間に配置される低域の周波数帯の信号のみを通過する低域通過フィルタと、前記第1の端子と前記第3の端子との間に配置される高域の周波数帯の信号のみを通過する高域通過フィルタと

を含み、
前記低域通過フィルタは、少なくとも二つの共振回路を有し、
前記低域通過フィルタは、二つの前記共振回路の働きによって通過帯域の高域側に減衰極を少なくとも二つ形成することを特徴とする、無線通信機器。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、携帯電話などに用いるダイプレクサ並びにそれを用いた高周波スイッチおよびアンテナ共用器に関し、より特定的には、周波数帯の異なる複数の通信方式を利用することができる携帯電話などの無線通信機器に用いるためのダイプレクサ並びにそれを用いた高周波スイッチ及びアンテナ共用器に関する。

【0002】

【従来の技術】携帯電話システムには、欧州などを中心に用いられてきたEGSM (Enhanced-Global System for Mobile Communication) 方式、利用者の拡大と共に利用されるようになってきた1.8GHz帯の周波数を用いるDCS (Digital Cellular System) 方式、次世代の高速通信を実現するUMTS (Universal Mobile Telecommunications System) 方式、米国を中心に用いられている1.9GHz帯の周波数を用いるPCS (Personal Communications Services) 方式など複数の方式が存在する。

【0003】図19は、EGSM方式、DCS方式およびUMTS方式で用いられる周波数帯を示した図である。図19において、方式名の下に()内に記した“Tx”は送信の際に用いられる周波数帯であることを意味し、“Rx”は受信の際に用いられる周波数帯であることを意味する。図19に示したようにEGSM方式は880～960MHzを、DCS方式は1710～1880MHzを、UMTS方式は1920～2170MHzを利用する。図19から分かるように、携帯電話システムは、EGSM方式のように低域の周波数を用いるシステムと、DCSやUMTS方式のように高域の周波数を用いるシステムとに大別される。

【0004】近年、携帯電話などの移動体通信の利用者の拡大やそのシステムのグローバル化などから、上記のような複数の方式を利用することができる携帯電話の開発が望まれている。たとえば、従来から利用されている低域の周波数帯を用いるEGSM方式と、近年利用が進みつつある高域の周波数帯を用いるDCSやUMTS方式等とを共に利用することができる携帯電話の開発が望まれている。上記のような携帯電話では、携帯電話の内部回路において低域の周波数帯と高域の周波数帯とを分

離・合成する必要がある。なぜなら、低域の周波数帯の信号と、高域の周波数帯の信号とでは、利用することができるパワーアンプなどが異なるものとなるからである。

【0005】従来、低域の周波数帯の信号と高域の周波数帯の信号とを分離・合成するためにダイプレクサと呼ばれる装置が用いられてきた。図20は、従来のダイプレクサの等価回路を示す図である(例えば、特許文献1参照)。図20において、従来のダイプレクサは、第1の端子P51と第2の端子P52との間に接続された低域通過フィルタ(以下、LPF (Low Pass Filter) という)10と、第1の端子P51と第3の端子P53との間に接続された高域通過フィルタ(以下、HPF (High Pass Filter))20を含む。

【0006】LPF10において、第1の端子P51と第2の端子P52との間に第1のインダクタL51と第1のコンデンサC51とが並列に接続され、第2の端子P52とグランドとの間に第2のコンデンサC52が直列に接続される。LPF10は、EGSM方式などの低域の周波数帯の信号を通過する。

【0007】HPF20において、第1の端子P51と第3の端子P53との間に第3のコンデンサC53と第4のコンデンサC54とが直列に接続され、第3のコンデンサC53と第4のコンデンサC54との接続点とグランドとの間に第2のインダクタL52と第5のコンデンサC55とが直列に接続される。HPF20は、DCSやUMTS方式などの高域の周波数帯の信号を通過する。

【0008】LPF10における第1のインダクタL51と第1のコンデンサC51との並列共振回路は、HPF20の通過帯域付近に相当する高域の周波数帯の信号に共振するように定数が定められている。並列共振回路は、共振するとインピーダンスが非常に大きくなる。したがって、LPF10は、高域の周波数帯の信号を通過しない。すなわち、LPF10は、高域の周波数帯に減衰極を形成する。ここで、減衰極とは、フィルタの減衰帯域の中で、ある特定の周波数がより大きく減衰する位置のことをいう。

【0009】図21は、LPF10の通過特性を示す図である。図21において、点線で示した曲線は、グラフの縦軸の右側の尺度で示したLPF10の通過特性を示している。図20に示したように、LPF10は、UMTS方式の周波数帯で減衰極AP50を形成し、EGSM方式の周波数帯で最もよく信号を通過する。

【0010】HPF20における第2のインダクタL52と第5のコンデンサC55との直列共振回路は、(LPF10の通過帯域付近に相当する)EGSM方式の周波数帯の信号に共振するように定数が定められている。直列共振回路は、共振するとインピーダンスが非常に小さ

くなり零に近づく。第1の端子P51から第3の端子P53を見たとき、インピーダンスは、LPF10に比べて非常に大きくなる。したがって、EGSM方式の周波数帯の信号が第1の端子P51に入力した場合、HPF20は、EGSM方式の周波数帯の信号を通過しない。すなわち、HPF20は、EGSM方式の周波数帯付近に減衰極を形成する。

【0011】図22は、HPF20の通過特性を示す図である。図22において点線で表した曲線の意味は、図21と同様である。図22に示したように、HPF20は、EGSM方式の周波数帯で減衰極AP51を形成し、UMTS方式の周波数帯で最もよく信号を通過する。

【0012】上記のような従来のダイプレクサにおいて、第1の端子P51に入力したEGSM方式の周波数帯の信号は、HPF20をほとんど通過することができないが、LPF10をほぼ完全に通過することができるので、HPF20側へは伝達されずに、LPF10側に伝達され、第2の端子P52から取り出すことができる。また、第1の端子P51に入力した高域の周波数帯の信号は、LPF10をほとんど通過することができないが、HPF20をほぼ完全に通過することができるので、LPF10側へは伝達されずに、HPF20側に伝達され、第3の端子P53から取り出すことができる。このように従来のダイプレクサを用いて、低域の周波数帯の信号と高域の周波数帯の信号とを分離・合成することが可能となる。

【0013】

【特許文献1】特開2000-349581号公報（段落0003、第6図）

【0014】

【発明が解決しようとする課題】図21に示すように、LPF10において、UMTS方式の周波数帯の信号は十分に減衰されLPF10を通過することはできないが、DCS方式の周波数帯の信号は、減衰が不十分であるため、LPF10に漏洩してしまう結果となる。したがって、図22に示すように、DCS方式の周波数帯の信号は、LPF10に漏洩してしまう分、減衰されてHPF20を通過するという問題が生ずる。したがって、DCS方式とUMTS方式とを共に利用することができる携帯電話に用いるには問題がある。

【0015】このように、上記のような従来のダイプレクサでは、第1の端子P51と第2の端子P52との間のLPF10において、1つの並列共振回路でHPF20の通過帯域付近に減衰極AP50を形成しているため、広帯域にわたって減衰量を確保することが困難となっていた。その結果、従来のダイプレクサでは、高域通過フィルタHPF20の通過特性が狭帯域となり、複数の携帯電話システムで利用されるような高域側の周波数帯の信号が広帯に渡って減衰することなく通過するのは

困難であった。

【0016】それゆえ、本発明の目的は、高域の周波数帯の信号が広域に渡って減衰することなく通過することができるダイプレクサを提供することである。

【0017】また、本発明の他の目的は、高域の周波数帯の信号が広域に渡って減衰することなく通過することができるダイプレクサを用いた高周波スイッチを提供することである。

【0018】さらに、本発明の他の目的は、高域の周波数帯の信号が広域に渡って減衰することなく通過することができるダイプレクサを用いたアンテナ共用器を提供することである。

【0019】

【課題を解決するための手段および発明の効果】第1の発明は、異なる複数の周波数帯の電波を送受信して分離合成するためのダイプレクサであって、アンテナ側に接続する第1の端子と低域の周波数帯の信号を送受信するための第2の端子との間に配置される低域の周波数帯の信号のみを通過する低域通過フィルタと、第1の端子と高域の周波数帯の信号を送受信するための第3の端子との間に配置される高域の周波数帯の信号のみを通過する高域通過フィルタとを備え、低域通過フィルタは、少なくとも二つの共振回路を含み、それによって通過帯域の高域側に減衰極を少なくとも二つ形成することを特徴とする。

【0020】上記第1の発明によれば、低域通過フィルタに含まれる二つの共振回路によって通過帯域の高域側に減衰極が二つ形成されるので、低域通過フィルタでは、高域の周波数帯の信号を広域に渡って十分に減衰することが可能となる。したがって、高域通過フィルタでは、高域の周波数帯の信号が広域に渡って減衰することなく通過することができるダイプレクサを提供することが可能となる。

【0021】第2の発明は、第1の発明において、高域通過フィルタは、一つの共振回路を含み、高域通過フィルタは、通過帯域の低域側に減衰極を一つ形成し、低域通過フィルタは、最も低域の周波数帯の信号のみを通過することを特徴とする。

【0022】上記第2の発明によれば、高域通過フィルタに含まれる一つの共振回路によって通過帯域の低域側に減衰極が一つ形成されるので、低域の周波数帯の信号の減衰を抑えることが可能となり、低域通過フィルタが最も低域の周波数帯の信号のみを通過することが可能となる。これにより、たとえば、EGSM方式の周波数帯の信号と、高域のDCS、UMTS、PCS方式等の周波数帯の信号とを分離合成することが可能となる。

【0023】第3の発明は、第1または第2の発明において、低域通過フィルタは、二つの共振回路として、第1の端子と第2の端子との間に配置される第1のインダクタと第1のコンデンサとからなる並列共振回路と、第

2の端子とグランドとの間に配置される第2のインダクタと第2のコンデンサとからなる直列共振回路とを含む。

【0024】上記第3の発明によれば、低域通過フィルタの並列共振回路が共振したとき一つの減衰極を形成し、低域通過フィルタの直列共振回路が共振したときに一つの減衰極が形成されることとなり、広域に渡って減衰量を十分に確保することが可能となる。したがって、高域の周波数帯の信号が広域に渡って減衰することなく通過することができるダイプレクサを提供することが可能となる。また、第3の発明の構成により、最小の回路構成による広帯域な通過特性を持つダイプレクサを提供することが可能となる。

【0025】第4の発明は、第3の発明において、高域通過フィルタは、第1の端子と第3の端子との間に配置される第3のコンデンサ及び第4のコンデンサからなる直列回路と、共振回路として、第3のコンデンサと第4のコンデンサとの接続点とグランドとの間に配置される第3のインダクタと第5のコンデンサとからなる直列共振回路とを含む。

【0026】上記第4の発明によれば、高域通過フィルタの直列共振回路が共振したとき一つの減衰極が形成されることとなるので、低域の周波数帯の信号の減衰を抑えることが可能となる。

【0027】第5の発明は、第4の発明において、低域通過フィルタ及び高域通過フィルタは、第1～3のインダクタを実現するための複数のストリップライン電極と、第1～5のコンデンサを実現するための複数のコンデンサ電極と、複数のストリップライン電極と複数のコンデンサ電極とを接続するための複数のビアホール導体とを形成している複数の誘電体層を積層した積層体からなることを特徴とする。

【0028】上記第5の発明によれば、低域通過フィルタ及び高域通過フィルタが一つの積層体の内部に形成されることとなるので、ダイプレクサの小型化、低背化を図ることが可能となる。

【0029】第6の発明は、第5の発明において、複数の誘電体層のうち少なくとも一つの誘電体層は、接地電極を含み、第1のインダクタを実現する少なくとも1本以上のストリップライン電極は、当該接地電極よりも積層方向に対して上層に配置され、かつ第2のインダクタを実現する少なくとも1本以上のストリップライン電極及び第3のインダクタを実現する少なくとも1本以上のストリップライン電極よりも積層方向に対して上層または同一層に配置されることを特徴とする。

【0030】上記第6の発明によれば、信号が直接通過する第1のインダクタを接地電極よりも上層に配置し、さらに他のストリップライン電極より上層または同一層に配置することによって、第1のインダクタと接地電極やコンデンサ電極など他の電極パターンとの間に発生す

る浮遊容量などを低減させることができるので、インダクタの特性変化を低減することが可能となる。その結果、所望する回路通りのダイプレクサを提供することができる。

【0031】第7の発明は、第5または第6の発明において、複数の誘電体層のうち少なくとも一つの誘電体層は、接地電極を含み、低域通過フィルタの並列共振回路における第1のコンデンサを実現する少なくとも一つ以上のコンデンサ電極は、当該接地電極よりも積層方向に対して上層に配置され、低域通過フィルタの並列共振回路における第1のインダクタを実現する少なくとも一本以上のストリップライン電極は、当該コンデンサ電極よりも積層方向に対して上層に配置されることを特徴とする。

【0032】上記第7の発明によれば、接地電極と第1のインダクタを実現するストリップライン電極との間に第1のコンデンサを実現するコンデンサ電極を配置することによって、第1のインダクタと接地電極との間に発生する浮遊容量などを低減させることができるので、所望する回路通りのダイプレクサを提供することが可能となる。

【0033】第8の発明は、第5～第7の発明のいずれかにおいて、複数の誘電体層のうち少なくとも一つの誘電体層は、接地電極を含み、低域通過フィルタの直列共振回路における第2のコンデンサを実現する少なくとも一つ以上のコンデンサ電極は、当該接地電極よりも積層方向に対して上層に配置され、低域通過フィルタの直列共振回路における第2のインダクタを実現する少なくとも一本以上のストリップライン電極は、当該コンデンサ電極よりも積層方向に対して上層に配置されることを特徴とする。

【0034】上記第8の発明によれば、接地電極と第2のインダクタを実現するストリップライン電極との間に第2のコンデンサを実現するコンデンサ電極を配置することによって、第2のインダクタと接地電極との間に発生する浮遊容量などを低減させることができるので、所望する回路通りのダイプレクサを提供することが可能となる。

【0035】第9の発明は、第5～第8の発明のいずれかにおいて、複数の誘電体層のうち少なくとも一つの誘電体層は、接地電極を含み、高域通過フィルタの直列共振回路における第5のコンデンサを実現する少なくとも一つ以上のコンデンサ電極は、当該接地電極よりも積層方向に対して上層に配置され、高域通過フィルタの直列共振回路における第3のインダクタを実現する少なくとも一本以上のストリップライン電極は、当該コンデンサ電極よりも積層方向に対して上層に配置されることを特徴とする。

【0036】上記第9の発明によれば、接地電極と第3のインダクタを実現するストリップライン電極との間に

第5のコンデンサを実現するコンデンサ電極を配置することによって、第3のインダクタと接地電極との間に発生する浮遊容量などを低減させることができるので、所望する回路通りのダイプレクサを提供することが可能となる。

【0037】第10の発明は、異なる複数の周波数帯の電波の送受信を切り替えるための高周波スイッチであって、アンテナ側に接続された第1の端子を介して、異なる複数の周波数帯の電波を送受信して分離合成するためのダイプレクサと、ダイプレクサにおける低域の周波数の信号を送受信するための第2の端子に接続された低域送受信切り替え回路と、ダイプレクサにおける高域の周波数の信号を送受信するための第3の端子に接続された高域送受信切り替え回路とを備え、ダイプレクサは、第1の端子と第2の端子との間に配置される低域の周波数帯の信号のみを通過する低域通過フィルタと、第1の端子と第3の端子との間に配置される高域の周波数帯の信号のみを通過する高域通過フィルタとを含み、低域通過フィルタは、少なくとも二つの共振回路を有し、低域通過フィルタは、二つの共振回路の働きによって通過帯域の高域側に減衰極を少なくとも二つ形成することを特徴とする。

【0038】上記第10の発明によれば、ダイプレクサの低域通過フィルタに含まれる二つの共振回路によって通過帯域の高域側に減衰極が二つ形成されるので、低域通過フィルタでは高域の周波数帯の信号を広域に渡って十分に減衰することが可能となり、高域通過フィルタでは高域の周波数帯の信号が広域に渡って減衰することなく通過することができる高周波スイッチを提供することが可能となる。

【0039】第11の発明は、第10の発明において、高域通過フィルタは、一つの共振回路を含み、高域通過フィルタは、通過帯域の低域側に減衰極を一つ形成し、低域通過フィルタは、最も低域の周波数帯の信号のみを通過することを特徴とする。

【0040】上記第11の発明によれば、高域通過フィルタに含まれる一つの共振回路によって通過帯域の低域側に減衰極が一つ形成されるので、低域の周波数帯の信号の減衰を抑えることが可能となり、低域通過フィルタが最も低域の周波数帯の信号のみを通過することが可能となる。これにより、たとえば、EGSM方式の周波数帯の信号と、高域のDCS、UMTS、PCS方式等の周波数帯の信号とを分離合成することができる高周波スイッチを提供することが可能となる。

【0041】第12の発明は、第10または第11の発明において、低域通過フィルタは、二つの共振回路として、第1の端子と第2の端子との間に配置される第1のインダクタと第1のコンデンサとからなる並列共振回路と、第2の端子とグランドとの間に配置される第2のインダクタと第2のコンデンサとからなる直列共振回路と

を含む。

【0042】上記第12の発明によれば、低域通過フィルタの並列共振回路が共振したとき一つの減衰極を形成し、低域通過フィルタの直列共振回路が共振したときに一つの減衰極が形成されることとなり、広域に渡って減衰量を十分に確保することが可能となる。したがって、高域の周波数帯の信号が広域に渡って減衰することなく分離合成することができる高周波スイッチを提供することが可能となる。また、第12の発明の構成により、最小の回路構成による広帯域な通過特性を持つ高周波スイッチを提供することが可能となる。

【0043】第13の発明は、第12の発明において、高域通過フィルタは、第1の端子と第3の端子との間に配置される第3のコンデンサ及び第4のコンデンサからなる直列回路と、共振回路として、第3のコンデンサと第4のコンデンサとの接続点とグランドとの間に配置される第3のインダクタと第5のコンデンサとからなる直列共振回路とを含む。

【0044】上記第13の発明によれば、高域通過フィルタの直列共振回路が共振したとき一つの減衰極が形成されることとなるので、低域の周波数帯の信号の減衰を抑えることができる高周波スイッチを提供することが可能となる。

【0045】第14の発明は、第13の発明において、インダクタを実現する複数のストリップライン電極と、コンデンサを実現する複数のコンデンサ電極と、複数のストリップライン電極と複数のコンデンサ電極とを接続するための複数のビアホール導体とを形成した複数の誘電体層の積層体によって実現される。

【0046】上記第14の発明によれば、高周波スイッチを構成するためのインダクタやコンデンサが、一つの積層体の内部に形成されることとなるので、高周波スイッチの小型化、低背化を図ることが可能となる。

【0047】第15の発明は、第14の発明において、積層体には、低域通過フィルタ及び高域通過フィルタを実現するための、第1～3のインダクタを実現する複数のストリップライン電極と、第1～5のコンデンサを実現する複数のコンデンサ電極と、複数のストリップライン電極と複数のコンデンサ電極とを接続する複数のビアホール導体とが形成されていることを特徴とする。

【0048】上記第15の発明によれば、ダイプレクサの低域通過フィルタ及び高域通過フィルタが高周波スイッチを構成する積層体の内部に形成されることとなるので、さらに、高周波スイッチの小型化、低背化を図ることが可能となる。

【0049】第16の発明は、第15の発明において、複数の誘電体層のうち少なくとも一つの誘電体層は、接地電極を含み、第1のインダクタを実現する少なくとも1本以上のストリップライン電極は、当該接地電極よりも積層方向に対して上層に配置され、かつ第2のインダ

クタを実現する少なくとも1本以上のストリップライン電極及び第3のインダクタを実現する少なくとも1本以上のストリップライン電極よりも積層方向に対して上層または同一層に配置されることを特徴とする。

【0050】上記第16の発明によれば、信号が直接通過する第1のインダクタを接地電極の上層に配置し、さらに他のストリップライン電極より上層または同一層に配置することによって、第1のインダクタと接地電極やコンデンサ電極など他の電極パターンとの間に発生する浮遊容量などを低減させることができるので、インダクタの特性変化を低減することが可能となる。その結果、所望する回路通りの高周波スイッチを提供することができる。

【0051】第17の発明は、第15または第16の発明において、複数の誘電体層のうち少なくとも一つの誘電体層は、接地電極を含み、低域通過フィルタの並列共振回路における第1のコンデンサを実現する少なくとも一つ以上のコンデンサ電極は、当該接地電極よりも積層方向に対して上層に配置され、低域通過フィルタの並列共振回路における第1のインダクタを実現する少なくとも一本以上のストリップライン電極は、当該コンデンサ電極よりも積層方向に対して上層に配置されることを特徴とする。

【0052】上記第17の発明によれば、接地電極と第1のインダクタを実現するストリップライン電極との間に第1のコンデンサを実現するコンデンサ電極を配置することによって、第1のインダクタ電極と接地電極との間に発生する浮遊容量などを低減させることができるので、所望する回路通りの高周波スイッチを提供することが可能となる。

【0053】第18の発明は、第15～第17の発明のいずれかにおいて、複数の誘電体層のうち少なくとも一つの誘電体層は、接地電極を含み、低域通過フィルタの直列共振回路における第2のコンデンサを実現する少なくとも一つ以上のコンデンサ電極は、当該接地電極よりも積層方向に対して上層に配置され、低域通過フィルタの直列共振回路における第2のインダクタを実現する少なくとも一本以上のストリップライン電極は、当該コンデンサ電極よりも積層方向に対して上層に配置されることを特徴とする。

【0054】上記第18の発明によれば、接地電極と第2のインダクタを実現するストリップライン電極との間に第2のコンデンサを実現するコンデンサ電極を配置することによって、第2のインダクタ電極と接地電極との間に発生する浮遊容量などを低減させることができるので、所望する回路通りの高周波スイッチを提供することが可能となる。

【0055】第19の発明は、第15～第18の発明のいずれかにおいて、複数の誘電体層のうち少なくとも一つの誘電体層は、接地電極を含み、高域通過フィルタの

直列共振回路における第5のコンデンサを実現する少なくとも一つ以上のコンデンサ電極は、当該接地電極よりも積層方向に対して上層に配置され、高域通過フィルタの直列共振回路における第3のインダクタを実現する少なくとも一本以上のストリップライン電極は、当該コンデンサ電極よりも積層方向に対して上層に配置されることを特徴とする。

【0056】上記第19の発明によれば、接地電極と第3のインダクタを実現するストリップライン電極との間に第5のコンデンサを実現するコンデンサ電極を配置することによって、第3のインダクタ電極と接地電極との間に発生する浮遊容量などを低減させることができるので、所望する回路通りの高周波スイッチを提供することが可能となる。

【0057】第20の発明は、第14～第19の発明のいずれかにおいて、低域送受信切り替え回路及び高域送受信切り替え回路の少なくとも一方は、ダイオードに印加する電圧に応じて送受信を切り替える回路であり、ダイオードは、積層体の上面に実装されることを特徴とする。

【0058】上記第20の発明によれば、高周波スイッチの小型化、低背化をより図ることが可能となる。

【0059】第21の発明は、第14～第20の発明のいずれかにおいて、低域送受信切り替え回路及び高域送受信切り替え回路の少なくとも一方は、GaAsスイッチであり、GaAsスイッチは、積層体の上面に実装されることを特徴とする。

【0060】上記第21の発明によれば、高周波スイッチの小型化、低背化をより図ることが可能となる。

【0061】第22の発明は、異なる複数の周波数帯の電波の送受信を同時に行うためのアンテナ共用器であって、アンテナ側に接続された第1の端子を介して、異なる複数の周波数帯の電波を送受信して分離合成するためのダイプレクサと、ダイプレクサにおける低域の周波数の信号を送受信するための第2の端子に接続された第1のデュプレクサと、ダイプレクサにおける高域の周波数の信号を送受信するための第3の端子に接続された第2のデュプレクサとを備え、ダイプレクサは、第1の端子と第2の端子との間に配置される低域の周波数帯の信号のみを通過する低域通過フィルタと、第1の端子と第3の端子との間に配置される高域の周波数帯の信号のみを通過する高域通過フィルタとを含み、低域通過フィルタは、少なくとも二つの共振回路を有し、低域通過フィルタは、二つの共振回路の働きによって通過帯域の高域側に減衰極を少なくとも二つ形成することを特徴とする。

【0062】上記第22の発明によれば、ダイプレクサの低域通過フィルタに含まれる二つの共振回路によって通過帯域の高域側に減衰極が二つ形成されるので、低域通過フィルタでは高域の周波数帯の信号を広域に渡って十分に減衰することが可能となり、高域通過フィルタで

は高域の周波数帯の信号が広域に渡って減衰することなく通過することができるアンテナ共用器を提供することが可能となる。

【0063】第23の発明は、第22の発明において、高域通過フィルタは、一つの共振回路を含み、高域通過フィルタは、通過帯域の低域側に減衰極を一つ形成し、低域通過フィルタは、最も低域の周波数帯の信号のみを通過することを特徴とする。

【0064】上記第23の発明によれば、高域通過フィルタに含まれる一つの共振回路によって通過帯域の低域側に減衰極が一つ形成されるので、低域の周波数帯の信号の減衰を抑えることが可能となり、低域通過フィルタが最も低域の周波数帯の信号のみを通過することが可能となる。これにより、たとえば、IS-95方式の周波数帯の信号と、高域のPCS方式等の周波数帯の信号とを分離合成することができるアンテナ共用器を提供することが可能となる。

【0065】第24の発明は、第22または第23の発明において、低域通過フィルタは、二つの共振回路として、第1の端子と第2の端子との間に配置される第1のインダクタと第1のコンデンサとからなる並列共振回路と、第2の端子とグランドとの間に配置される第2のインダクタと第2のコンデンサとからなる直列共振回路とを含む。

【0066】第25の発明は、第24の発明において、高域通過フィルタは、第1の端子と第3の端子との間に配置される第3のコンデンサ及び第4のコンデンサからなる直列回路と、共振回路として、第3のコンデンサと第4のコンデンサとの接続点とグランドとの間に配置される第3のインダクタと第5のコンデンサとからなる直列共振回路とを含む。

【0067】第26の発明は、第25の発明において、インダクタを実現する複数のストリップライン電極と、コンデンサを実現する複数のコンデンサ電極と、複数のストリップライン電極と複数のコンデンサ電極とを接続するための複数のビアホール導体とを形成した複数の誘電体層の積層体によって実現される。

【0068】第27の発明は、複数の周波数帯の電波の送受信を行う無線通信機器であって、異なる複数の周波数帯の電波の送受信を切り替えるための高周波スイッチを備え、高周波スイッチは、アンテナ側に接続された第1の端子を介して、異なる複数の周波数帯の電波を送受信して分離合成するためのダイプレクサと、ダイプレクサにおける低域の周波数の信号を送受信するための第2の端子に接続された低域送受信切り替え回路と、ダイプレクサにおける高域の周波数の信号を送受信するための第3の端子に接続された高域送受信切り替え回路とを含み、ダイプレクサは、第1の端子と第2の端子との間に配置される低域の周波数帯の信号のみを通過する低域通過フィルタと、第1の端子と第3の端子との間に配置さ

れる高域の周波数帯の信号のみを通過する高域通過フィルタとを有し、低域通過フィルタは、少なくとも二つの共振回路を持ち、低域通過フィルタは、二つの共振回路の働きによって通過帯域の高域側に減衰極を少なくとも二つ形成することを特徴とする。

【0069】上記第27の発明によれば、高域の周波数帯の信号が広域に渡って減衰することなく通過する特性を持つダイプレクサを利用した高周波スイッチによって、複数の高域の周波数帯の電波を送受信することができる無線通信機器を提供することが可能となる。

【0070】第28の発明は、複数の周波数帯の電波の送受信を同時に行う無線通信機器であって、異なる複数の周波数帯の電波を同時に送受信するためのアンテナ共用器を備え、アンテナ共用器は、アンテナ側に接続された第1の端子を介して、異なる複数の周波数帯の電波を送受信して分離合成するためのダイプレクサと、ダイプレクサにおける低域の周波数の信号を送受信するための第2の端子に接続された第1のデュプレクサと、ダイプレクサにおける高域の周波数の信号を送受信するための第3の端子に接続された第2のデュプレクサとを備え、ダイプレクサは、第1の端子と第2の端子との間に配置される低域の周波数帯の信号のみを通過する低域通過フィルタと、第1の端子と第3の端子との間に配置される高域の周波数帯の信号のみを通過する高域通過フィルタとを含み、低域通過フィルタは、少なくとも二つの共振回路を有し、低域通過フィルタは、二つの共振回路の働きによって通過帯域の高域側に減衰極を少なくとも二つ形成することを特徴とする。

【0071】

【発明の実施の形態】（第1の実施形態）図1は、本発明の第1の実施形態に係るダイプレクサの等価回路を示す図である。図1において、第1の実施形態に係るダイプレクサは、第1の端子P1と第2の端子P2との間に接続された低域通過フィルタLPF（以下、単にLPFという）82と、第1の端子P1と第3の端子P3との間に接続された高域通過フィルタHPF（以下、単にHPFという）83とを含む。

【0072】LPF82において、第1の端子P1と第2の端子P2との間に第1のインダクタL1と第1のコンデンサC1とが並列に接続され、第1のインダクタL1と第1のコンデンサC1との並列回路に第3のインダクタL3が直列に接続され、第1のインダクタL1と第1のコンデンサC1との並列回路と第3のインダクタL3との接続点とグランドとの間に第2のインダクタL2と第2のコンデンサC2とが直列に接続される。LPF82は、低周波数帯の信号を通過する。

【0073】HPF83において、第1の端子P1と第3の端子P3との間に第3のコンデンサC3と第4のコンデンサC4とが直列に接続され、第3のコンデンサC3と第4のコンデンサC4との接続点とグランドとの間

に第4のインダクタL4と第5のコンデンサC5が直列に接続される。HPF83は、高周波数帯の信号を通過する。

【0074】図2は、図1のダイプレクサにおけるLPF82の通過特性を示す図である。以下、図2を参照しながら、LPF82の機能について説明する。LPF82における第1のインダクタL1と第1のコンデンサC1との並列共振回路は、DCS方式の周波数帯の信号に共振するように定数が定められている。並列共振回路は、共振するとインピーダンスが非常に大きくなる。したがって、LPF82は、DCS方式の周波数帯付近に減衰極AP1を形成する。これにより、LPF82は、図2に示すような透過特性を有し、EGSM方式の周波数帯の信号を通過させるが、DCS方式の周波数帯の信号を通過させないこととなる。

【0075】LPF82における第2のインダクタL2と第2のコンデンサC2の直列共振回路は、UMTS方式の周波数帯の信号に共振するように定数が定められている。直列回路は、共振するとインピーダンスが非常に小さくなり零に近づく。このとき、第1の端子P1から第2の端子P2を見たときのインピーダンスは、非常に大きくなる。ゆえにLPF82は、UMTS方式の周波数帯の信号を通過しない。すなわち、LPF82は、UMTS方式の周波数帯付近に減衰極AP2を形成する。上記の結果、LPF82は、図2に示すような透過特性を有し、EGSM方式の周波数帯の信号を通過させるが、DCSおよびUMTS方式の周波数帯の信号を通過させないこととなる。上記で説明した第1の端子P1から第2の端子P2を見たときのインピーダンスは、共振条件を当てはめて、計算すれば立証することができる。計算方法は、公知であるので説明を省略する。

【0076】なお、図2において、EGSM方式の周波数帯の通過特性は、従来のダイプレクサ（図21参照）と比べて良くなっており、また広帯域になっている（図2の点線参照）。これは、高帯域側に減衰極を二つ設けたことによって、低帯域側の通過特性が持ち上げられたことによる。

【0077】図3は、図1のダイプレクサにおけるHPF83の通過特性を示す図である。以下、図3を参照しながら、HPF83の機能について説明する。HPF83における第4のインダクタL4と第5のコンデンサC5との直列共振回路は、EGSM方式の周波数帯の信号に共振するように定数が定められている。直列共振回路は、共振するとインピーダンスが零に近づく。第1の端子P1にEGSM方式の周波数帯の信号が入力した場合、第1の端子P1から第3の端子P3を見たとき、HPF83のインピーダンスは非常に大きくなる。この事実、第1の端子P1と第3の端子P3との間のインピーダンスを計算して、共振条件を当てはめてれば、立証することができる。計算方法は、公知であるので説明を

省略する。すなわち、HPF83は、EGSM方式の周波数帯付近に減衰極AP3を形成する。上記の結果、HPF83は、図3に示すように、DCSおよびUMTS方式の周波数帯の信号は通過させるが、EGSM方式の周波数帯の信号は通過させないこととなる。

【0078】ここで注目すべきは、図3の点線で示した、DCSおよびUMTS方式の周波数帯におけるHPF83の透過特性である。HPF83のDCSおよびUMTS方式の周波数帯における透過特性は、従来のHPFと比べて（図22の点線参照）広帯域に渡っている。すなわち、図3の点線部分から分かるように、HPF83は、DCS方式の周波数帯にも、良い通過特性を得ることができる。これは、LPF82はHPF83の通過帯域付近に二つの減衰極AP1、AP2を形成しているので、HPF83の通過帯域付近の信号は、LPF82にはほとんど流れることなく、HPF83側に供給されることとなるからである。したがって、HPF83にDCSおよびUMTS方式の周波数帯の信号が従来のHPFと比べて多く供給されることになるので、HPF83は、広帯域に良い通過特性を得ることになる。

【0079】次に、第1の実施形態に係るダイプレクサの動作について説明する。EGSM方式の周波数帯の信号が第1の端子P1から入る場合、HPF83の直列共振回路は共振状態となるため、第1の端子P1から第3の端子P3を見たときのインピーダンスは非常に大きくなる。したがって、第1の端子P1に入ったEGSM方式の周波数帯の信号は、HPF83と比べてインピーダンスが非常に小さいLPF82側へと伝達され、第2の端子P2から取り出すことができる。

【0080】DCS方式の周波数帯の信号が第1の端子P1から入る場合、LPF82の第1のコンデンサC1および第1のインダクタL1で構成される並列共振回路は共振状態となるため、インピーダンスが非常に大きくなり、その結果、第1の端子P1から第2の端子P2を見たときのインピーダンスが非常に大きくなる。したがって、第1の端子P1から入ったDCS方式の周波数帯の信号は、LPF82側へは伝達されずに、LPF82と比べてインピーダンスが非常に小さいHPF83側へと伝達され、第3の端子P3から取り出すことができる。

【0081】UMTS方式の周波数帯の信号が第1の端子P1から入る場合、LPF82の第2のコンデンサC2および第2のインダクタL2で構成される直列共振回路は、共振状態となるため、インピーダンスが零に近づき、第1のコンデンサC1および第1のインダクタL1で構成される並列共振回路のインピーダンスが大きくなる。その結果、第1の端子P1から第2の端子P2を見たときのインピーダンスは非常に大きくなる。したがって、第1の端子P1から入ったUMTS方式の周波数帯の信号は、LPF82側へは伝達されずに、LPF82

と比べてインピーダンスが非常に小さいHPF83側へと伝達され、第3の端子P3から取り出すことができる。

【0082】一方、第2の端子P2からEGSM方式の送信信号が入る場合、HPF83の直列共振回路が共振状態となり、第2の端子P2から第3の端子P3を見たときインピーダンスが非常に大きくなるため、信号は、第2の端子P2から第1の端子P1へと伝達する。

【0083】第3の端子P3からDCS方式の送信信号が入る場合、LPF82の並列共振回路が共振状態となり、第3の端子P3から第2の端子P2を見たときのインピーダンスが非常に大きくなるため、信号は、第3の端子P3から第1の端子P1へと伝達する。第3の端子P3からUMTS方式の送信信号が入る場合、LPF82の直列共振回路が共振状態となり、第3の端子P3から第2の端子P2を見たときのインピーダンスが非常に大きくなるため、信号は、第3の端子P3から第1の端子P1へと伝達する。

【0084】このように第1の実施形態に係るダイプレクサによれば、第1の端子P1と第2の端子P2との間の低域通過フィルタLPF82は、高域通過フィルタHPF83の通過帯域付近に、2つの減衰極AP1、AP2を形成するので、広帯域にわたって、減衰量を十分に確保することが可能となる。従って、第1の端子P1と第3の端子P3との間の高域通過フィルタHPF83は従来の通過特性と比較して十分に広帯域な特性を形成することが可能となるので、DCSおよびUMTS方式などの高域の周波数帯の信号を広域に渡って減衰させることなく通過することができるダイプレクサを提供することが可能となる。

【0085】また、低域通過フィルタLPF82を並列共振回路および直列共振回路の二つの共振回路で構成することによって、最小の回路構成で、広帯域な通過特性を有するダイプレクサを提供することが可能となる。

【0086】また、高域通過フィルタHPF83は、一つの直列共振回路によって、低域通過フィルタLPF82側の通過帯域の信号を十分に減衰させる。したがって、低域の周波数帯の信号の減衰を抑えることが可能となる。

【0087】なお、第1の実施形態に係る低域通過フィルタLPF82に含まれる第3のインダクタL3は、第1の実施形態に係るダイプレクサを用いた高周波スイッチの構成に必要なものであって、ダイプレクサの構成自体には、理論上必要なものではない。

【0088】なお、第1の実施形態に係る低域通過フィルタLPF82では、第1のインダクタL1と第1のコンデンサC1との並列共振回路により、減衰極AP1を形成し、第2のインダクタL2と第2のコンデンサC2との直列共振回路により、減衰極AP2を形成する構成を例として述べたが、別に、第2のインダクタL2と第

2のコンデンサC2との直列共振回路により減衰極AP1を形成し、第1のインダクタL1と第1のコンデンサC1との並列共振回路により減衰極AP2を形成するようにしても同様の効果が得られる。

【0089】また、第1の実施形態に係る低域通過フィルタLPF82における二つの共振回路は、二つの直列共振回路であってもよいし、二つの並列共振回路であってもよい。この場合も同様の効果が得られる。

【0090】なお、第1の実施形態に係るダイプレクサにおける低域通過フィルタLPF82においては、高域通過フィルタHPF83で取り出したい信号の周波数帯付近に減衰極を二つ形成することとしたが、取り出したい信号の減衰量が十分であれば、別に、取り出したい信号の周波数帯付近に減衰極を形成しなくてもよい。図4は、低域通過フィルタの減衰極を取り出したい信号の周波数帯以外の部分に設けた例を示す図である。図4では、低域通過フィルタの減衰極を3.0GHz付近に設けている。このとき、直列共振回路の第2のインダクタL2と第2のコンデンサC2との定数を3.0GHz付近で共振するように定めればよい。図4に示すように、DCS方式の周波数帯付近に減衰極AP4を、3.0GHz付近に減衰極AP5を設けることによって、UMTS方式の周波数帯の信号についても十分な減衰量を確保することが可能となり、さらに、広域（約1.7GHz～約3.3GHz）に渡り、十分な減衰量を確保することが可能となる。したがって、高域の周波数帯の信号をさらに広域に渡って減衰させることなく通過させるダイプレクサを提供することが可能となる。

【0091】また、第1の実施形態では、共振回路を二つとしたが、別に、低域通過フィルタに三つ以上の共振回路を設け、減衰極を三つ以上形成し、より広域に渡って十分な減衰量を確保するようにしてもよい。

【0092】なお、第1の実施形態においては、EGSM、DCSおよびUMTSの3つのシステムの組み合わせにおいて、使用される場合を例として述べたが、他のシステムの組み合わせ、例えば、EGSM、DCSおよびPCS (Personal Communications Services) 方式の3つのシステムの組み合わせにおいても、同様に、LPFにDCS、PCS方式の周波数帯に減衰極を設けるようにして、3つのシステムを組み合わせた携帯電話に当該ダイプレクサを使用するようにしてもよい。

【0093】また、たとえば、EGSM、AMPS (Advanced Mobile Phone Service)、DCSおよびPCSなど4つ以上のシステムを使用する携帯電話に当該ダイプレクサを用いることができる。この場合、高帯域側の減衰量を広域に渡って確保することができるように、LPFにおける減衰極を形成するようにすればよい。

【0094】（第2の実施形態）第2の実施形態に係る

ダイプレクサは、第1の実施形態に係るダイプレクサの等価回路を複数の誘電体層を重ね合わせた積層体で実現する。第2の実施形態においても図1を援用することとする。図5は、第2の実施形態に係るダイプレクサの具体的な構成を示す分解斜視図である。第2の実施形態に係るダイプレクサは、誘電体層N1～N11により構成される。図6、図7、図8および図9は、図5に示したダイプレクサの各誘電体層をより詳しく説明するために拡大した斜視図である。図5の各誘電体層の横に記した(a)～(1)は、図6～9の(a)～(1)と対応している。また、図5に示した矢印は、積層方向を意味する。

【0095】図6は、誘電体層N1、N2および誘電体層N1の裏面Nbを示す図である。図7は、誘電体層N3～N5を示す図である。図8は、誘電体層N6～N8を示す図である。図9は、誘電体層N9～N11を示す図である。誘電体層N1を最下層とし、誘電体層N11を最上層として、図6～9に示した各誘電体層が重なり合う。なお、誘電体層の積層枚数は、ダイプレクサの必要特性に応じて適宜に選択されるものとする。

【0096】まず、第2の実施形態に係るダイプレクサを実現する積層体の製造方法について説明する。誘電体層としては、フォスフェイト系あるいはアルミナを主成分とする化合物などのセラミック粉体に低融点ガラスフリットを混合した、いわゆるガラスセラミック基板を用いることとする。まず、当該セラミック粉体に有機バインダおよび有機溶媒を混合して得られたスラリーを成形したグリーンシートに、多層配線間を電気的に接続するための複数のビアホールをメカニカルパンチングまたはレーザ加工により穿孔する。

【0097】次に、グリーンシート上に、銀（あるいは金や銅）の粉体を主成分とする導電性ペーストを印刷し、配線パターンを形成するとともに、各グリーンシートの配線パターンを層間接続するためのビアホール内に同じく導電性ペーストを印刷充填し、ストリップラインおよびコンデンサ電極を形成する。

【0098】次に、上記のようにして得られた十一層のグリーンシートを正確に位置合わせして、誘電体層N1から誘電体層N11を順に積層し、一定の条件下において加温および加圧することによって、一体化された積層体を得る。この積層体を乾燥後、酸化雰囲気中の焼成炉にて400～500度で焼成してグリーンシート内の有機バインダをバーンアウトする。次に、導電体の主成分として金や銀の粉体を用いた場合は通常の空気中で、銅の粉体を用いた場合には不活性ガスあるいは還元性雰囲気中で、この積層体を約850～950度の温度範囲において焼成することにより、最終的な積層体を得る。

【0099】次に、図6～9を参照しながら、各誘電体層の配線パターンについて説明する。図6において、誘電体層N1の裏面Nbには、当該積層体をメイン基板に

表面実装するための複数の電極T1が形成されている。なお、電極T1の形成は、先述したような導電性ペーストを印刷、パターンニングすることにより行われる。一方、誘電体層N1の上面には、接地電極G1が印刷により形成されている。また、誘電体層N1には、接地電極G1と接続しているビアホールVa～Vkが、接地電極と接続していないビアホールV1～Vnが穿孔されている。以下、誘電体層N1～N11において、お互いに接続するビアホールについては、同一の符号を付すことにする。誘電体層N2の上面には、コンデンサ電極Cp1が印刷により形成され、ビアホールV2が穿孔されている。

【0100】図7において、誘電体層N3の上面には、ストリップライン電極Lp1が形成されており、ストリップライン電極Lp1の一端には、ビアホールV3が穿孔されている。ビアホールV3は、コンデンサ電極Cp1と接続する位置に穿孔されている。また、誘電体層N3の上面には、ストリップライン電極Lp2が形成されており、ストリップライン電極Lp2の一端は、ビアホールVmとなっている。

【0101】誘電体層N4の上面には、ストリップライン電極Lp3が形成されている。ストリップライン電極Lp3の一端にはビアホールV41が、他端側にはビアホールV42が穿孔されている。ビアホールV41は、ストリップライン電極Lp1におけるビアホールV3と反対側の一端に接続される。ビアホールV42は、ストリップライン電極Lp2におけるビアホールVmと反対側の一端に接続される。誘電体層N5の上面には、接地電極G2が形成されている。接地電極G2は、ビアホールVa～e、およびVkに接続する。

【0102】図8において、誘電体層N6の上面には、コンデンサ電極Cp2が形成されている。誘電体層N7の上面には、コンデンサ電極Cp3が形成されており、ビアホールV7が穿孔されている。ビアホールV7は、誘電体層N6のコンデンサ電極Cp2と接続する。誘電体層N8の上面には、コンデンサ電極Cp4およびコンデンサ電極Cp5が形成されており、ビアホールV8が穿孔されている。ビアホールV8は、誘電体層N7のコンデンサ電極Cp3と接続する。コンデンサ電極Cp5の一端には、ビアホールV42が穿孔されている。

【0103】図9において、誘電体層N9の上面には、コンデンサ電極Cp6と、コンデンサ電極Cp7と、電極T2とが形成されている。また、誘電体層N9には、ビアホールV9が穿孔されている。ビアホールV9は、誘電体層N8のコンデンサ電極Cp4に接続する。コンデンサ電極Cp6の一端には、ビアホールV1が穿孔されている。コンデンサ電極Cp7の一端には、ビアホールV8が穿孔されている。コンデンサ電極Cp7は、ビアホールV8によって、誘電体層N7のコンデンサ電極Cp3と接続する。電極T2の一端には、ビアホールV

42が穿孔されている。ビアホールV42は、誘電体層N8のコンデンサ電極Cp5と接続する。また、電極T2の一端には、ビアホールVnが穿孔されている。ビアホールVnは、電極T1と接続する。

【0104】誘電体層N10の上面には、渦巻状のストリップライン電極Lp4と、ストリップライン電極Lp5とが形成されている。ストリップライン電極Lp4の一端には、ビアホールV9が穿孔されている。ビアホールV9は、誘電体層N8のコンデンサ電極Cp4と接続する。また、ストリップライン電極Lp4の他端には、ビアホールV7が穿孔されている。ビアホールV7は、誘電体層N6のコンデンサ電極Cp2と接続する。

【0105】ストリップライン電極Lp5の一端には、ビアホールV8が穿孔されている。ビアホールV8は、誘電体層N9のコンデンサ電極Cp7と接続する。また、ストリップライン電極Lp5の他端には、ビアホールV42が穿孔されている。ビアホールV42は、誘電体層N9の電極T2と接続する。

【0106】以上の構成により、LPF82のインダクタL1は、ストリップライン電極Lp5により実現される。コンデンサC1は、コンデンサ電極Cp5とCp7とにより実現される。インダクタL2は、ストリップライン電極Lp1およびLp3により実現される。コンデンサC2は、コンデンサ電極Cp1と接地電極G1とにより実現される。インダクタL3は、ストリップ電極Lp2により実現される。

【0107】高域通過フィルタHPF83のコンデンサC3は、コンデンサ電極Cp3とCp4とにより実現される。コンデンサC4は、コンデンサ電極Cp4とCp6とにより実現される。インダクタL4は、ストリップライン電極Lp4により実現される。コンデンサC5は、コンデンサ電極Cp2と接地電極G2とにより実現される。

【0108】このように、第2の実施形態に係るダイプレクサによれば、誘電体を用いてダイプレクサを積層体として実現することにより、デバイスの小型化、低背化に寄与することが可能となる。

【0109】次に、上記で説明した配線パターンの特徴について説明する。接地電極G1が形成されている誘電体層N1より上層に配置されている誘電体層N2にコンデンサ電極Cp1が形成され、さらに上層に配置されている誘電体層N3、N4にストリップライン電極Lp1、Lp3が形成され、LPF82の直列共振回路を構成する。

【0110】通常、ストリップライン電極などのパターンとグランド電極などが重なり合うことによって望まざる浮遊容量が発生する。浮遊容量の発生によって、積層した回路が所望の回路図と異なる回路となってしまう。これにより、不必要な共振が発生するため、特性が崩れることとなる。しかし、上記のようにグランド電極とス

トリップライン電極との間にコンデンサ電極を配置することにより、ストリップライン電極とグランド電極との重なり部分を減らすことが出来るので、第2のインダクタL2を構成するストリップライン電極Lp1、Lp3と接地電極G1との間に発生する浮遊容量を低減することができる。従って、当該積層体の回路は、所望の回路通りとなり、第2のインダクタL2と第2のコンデンサC2との直列共振回路により、急峻な減衰極を理想的に形成することが可能となり、高域通過フィルタHPF83の通過帯域の広帯域化及び低損失化が可能となる。上記のことは、LPF82の並列共振回路における第1のインダクタL1と第1のコンデンサC1と、グランド電極との関係についても言えることである。

【0111】さらに、接地電極G2が形成されている誘電体層N5より上層に配置されている誘電体層N6にコンデンサ電極Cp2が形成され、さらに上層に配置されている誘電体層N10にストリップライン電極Lp4が形成され、HPF83の直列共振回路を構成する。このように配置することにより、第4のインダクタL4を構成するストリップライン電極Lp4と接地電極G2との間に発生する浮遊容量などを低減することができる。従って、第4のインダクタL4と第5のコンデンサC5との直列共振回路により、急峻な減衰極を形成することが可能となるため、低域通過フィルタLPF82の通過帯域の低損失化が可能となる。

【0112】すなわち、減衰極を形成するインダクタとコンデンサとの共振回路において、インダクタを構成するストリップライン電極を、コンデンサを形成する接地電極およびコンデンサ電極の上層に配置することにより、より急峻な減衰極の形成が可能となり、広帯域且つ低損失な低域通過フィルタ及び高域通過フィルタの提供が可能となる。

【0113】次に、上記で説明した配線パターンの第2の特徴について説明する。LPF82におけるインダクタL1を形成するストリップライン電極Lp5は、接地電極G1よりも上層に配置され、さらに、LPF82におけるインダクタL2を形成するストリップライン電極Lp1、Lp3、およびHPF83におけるインダクタL4を形成するストリップライン電極Lp4よりも積層方向に対して、上層または同一層に配置される。このように配置することにより、LPF82におけるインダクタL1を形成するストリップライン電極と接地電極や他の電極パターンとの間に発生する浮遊容量を低減することが可能となる。したがって、信号が直接通過するLPF82におけるインダクタL1の特性変化を低減することが可能となり、所望する回路通りのダイプレクサが提供されることとなる。

【0114】すなわち、LPFにおいて信号が直接通過するインダクタを形成するストリップライン電極を、接地電極よりも上層に配置し、さらに、LPFにおける他

のインダクタを形成するストリップライン電極、および HPF におけるインダクタを形成するストリップライン電極に対して上層または同一層に設けることによって、LPF において信号が直接通過するインダクタを形成するストリップライン電極と接地電極や他の電極パターンとの間に発生する浮遊容量を低減することが可能となる。したがって、信号が直接通過するインダクタの特性変化を低減することが可能となり、所望する回路通りのダイプレクサが提供されることとなる。

【0115】また、第2の実施形態に係るダイプレクサの入出力端子及び接地電極はすべてビアホールを介して誘電体層N1の裏面に集結されているため、電子機器のメイン基板に実装される際の実装面積を小さく押さえることが可能となる。

【0116】なお、図5に示すような電極の配線は、一例であるので、このような配線でなくともよい。たとえば、ここでは、LPF82のインダクタL1は、一本のストリップライン電極Lp5によって実現されているが、複数のストリップライン電極によって実現される場合もある。その他のインダクタについても同様、少なくとも一本のストリップライン電極によって実現される。いずれにせよ、上記に示した特徴を有する配線であれば、本発明の効果を有することとなる。

【0117】(第3の実施形態) 第3の実施形態に係る高周波スイッチは、第1の実施形態に係るダイプレクサを利用した高周波スイッチであり、複数の誘電体層を重ね合わせた積層体で実現する。第3の実施形態においても図1を援用することとし、同一の機能を有する部分については、同一の符号を付し、説明を簡単にする。

【0118】図10は、第3の実施形態に係る高周波スイッチの機能的な構成を示すブロック図である。図10において、高周波スイッチ80は、第1の周波数帯(EGSM)、第2の周波数帯(DCS)および第3の周波数帯(UMTS)のそれぞれにおける送信周波数帯及び受信周波数帯を通過させるフィルタ機能を有したトリプルバンドの高周波スイッチであって、スイッチ回路(送受信切換回路)84と、スイッチ回路85と、ダイプレクサ81と、帯域通過フィルタ86、89と、低域通過フィルタ87、88と、デュプレクサ90とを備える。

【0119】EGSM方式の信号の受信端子Rx1には、帯域通過フィルタ86が接続されている。EGSM方式の信号の送信端子Tx1には、低域通過フィルタ87が接続されている。DCS方式の信号の送信端子Tx2には、低域通過フィルタ88が接続されている。DCS方式の信号の受信端子Rx2には、帯域通過フィルタ89が接続されている。UMTS方式の信号の送信端子Tx3と受信端子Rx3とは、デュプレクサ90が接続されている。

【0120】帯域通過フィルタ86とスイッチ回路84とは、内部端子93によって接続されている。また、低

域通過フィルタ87とスイッチ回路84とは、内部端子94によって接続されている。スイッチ回路84は、内部端子91によって、ダイプレクサ81のLPF82と接続されている。

【0121】低域通過フィルタ88とスイッチ回路85とは、内部端子95によって接続されている。また、帯域通過フィルタ89とスイッチ回路85とは、内部端子96によって接続されている。また、デュプレクサ90とスイッチ回路85とは、内部端子97によって接続されている。スイッチ回路85は、内部端子92によって、ダイプレクサ81のHPF83と接続されている。ダイプレクサ81には、アンテナANTが接続されている。

【0122】帯域通過フィルタ86は、EGSM方式の受信信号に対応する周波数帯の信号のみを通過するSAWフィルタ等を用いたバンドパスフィルタである。低域通過フィルタ87は、EGSM方式の送信信号に対応する周波数帯以下の周波数帯の信号を通過するフィルタであり、増幅による高調波歪みの低減するために設けられる。帯域通過フィルタ89は、DCS方式の受信信号に対応する周波数帯の信号のみを通過するSAWフィルタ等を用いたバンドパスフィルタである。低域通過フィルタ88は、DCS方式の送信信号に対応する周波数帯以下の周波数帯の信号を通過するフィルタで、増幅による高調波歪みの低減するために設けられる。

【0123】デュプレクサ90は、送信周波数帯と受信周波数帯とを切り分ける誘電体などで構成されており、たとえば、送信端子Tx3に接続されたバンドパスフィルタと、受信端子Rx3に接続されたバンドパスフィルタとを備えている。UMTS方式においては、送受信が完全に同時に行われるので、送信信号から受信信号を保護するために、デュプレクサ90を用いる。

【0124】スイッチ回路84は、EGSM方式の周波数帯の送信信号を内部端子93に、受信信号を内部端子94に切り換える。スイッチ回路84は、コントロール端子Vc1への印加電圧(3V)に応じて内部端子のスイッチングを行う。電圧が印加されると、スイッチ回路84は、信号を送信できるよう内部端子94にスイッチングする。

【0125】スイッチ回路85は、DCS方式の周波数帯の送信信号を内部端子95に、受信信号を内部端子96に、UMTS方式の周波数帯の信号を内部端子97に切り替える。スイッチ回路85は、コントロール端子Vc2およびVc3への印加電圧(3V)に応じてスイッチングを行う。スイッチ回路85は、コントロール端子Vc2に電圧が印加されると、DCS方式の信号を送信するよう内部端子95にスイッチングし、コントロール端子Vc3に電圧が印加されると、DCS方式の信号を受信するよう内部端子96にスイッチングする。また、スイッチ回路85は、コントロール端子Vc2およ

びVc3に電圧が印加されない場合、UMTS方式の信号を送受信するように内部端子97にスイッチングする。

【0126】次に、上記のように構成された高周波スイッチ80の動作について説明する。なお、ダイプレクサ81における動作は、第1の実施形態において詳しく説明したので省略する。EGSM方式の信号を送信する場合、スイッチ回路84のコントロール端子Vc1に3Vを印加し、スイッチ回路85のコントロール端子Vc2およびVc3に0Vを印加する。これによって、内部端子91と内部端子94とを接続状態にする。EGSM方式の送信信号は、送信端子Tx1から入力され、低域通過フィルタ87で、高調波歪みを低減させられ、スイッチ回路84を介して、ダイプレクサ81のLPF82に伝達され、LPF82を通過して、アンテナANTから出力される。

【0127】EGSM方式の信号を受信する場合、スイッチ回路84および85のコントロール端子Vc1～Vc3に0Vを印加し、内部端子91と内部端子93とを接続状態にする。EGSM方式の受信信号は、アンテナANTからダイプレクサ81に供給される。ダイプレクサ81に供給されたEGSM方式の受信信号は、HPF83に通過することなくLPF82を通過し、スイッチ回路84を介して、帯域通過フィルタ86に伝達される。帯域通過フィルタ86は、受信信号のうちに必要な帯域のみを通過し、受信端子Rx2に送る。このようにして、EGSM方式の受信信号は、受信端子Rx2から取り出される。

【0128】DCS方式の信号を送信する場合、スイッチ回路85のコントロール端子Vc2に3Vを印加し、スイッチ回路84のコントロール端子Vc1及びスイッチ回路85のコントロール端子Vc3に0Vを印加する。これによって、内部端子92と内部端子95とが接続状態となる。DCS方式の送信信号は、送信端子Tx2から入力され、低域通過フィルタ88で、高調波歪みを低減させられ、スイッチ回路85を介して、ダイプレクサ81のHPF83に伝達され、HPF83を通過して、アンテナANTから出力される。

【0129】DCS方式の信号を受信する場合、スイッチ回路85のコントロール端子Vc3に3Vを印加し、スイッチ回路84のコントロール端子Vc1及びスイッチ回路85のコントロール端子Vc2に0Vを印加する。これによって、内部端子92と内部端子96とが接続状態となる。DCS方式の受信信号は、アンテナからダイプレクサ81に供給される。ダイプレクサ81に供給されたDCS方式の受信信号は、LPF82を通過することなくHPF83を通過し、スイッチ回路85を介して、帯域通過フィルタ89に伝達される。帯域通過フィルタ89は、受信信号のうちに必要な帯域のみを通過し、受信端子Rx2に送る。このようにして、DCS方

式の受信信号は、受信端子Rx2から取り出される。

【0130】UMTS方式の信号を送信する場合、スイッチ回路84およびスイッチ回路85のコントロール端子Vc1～Vc3に0Vを印加する。これによって、内部端子92と内部端子97とが接続状態となる。UMTS方式の送信信号は、送信端子Tx3から入力され、デュプレクサ90、スイッチ回路85、ダイプレクサ81を介して、アンテナANTから出力される。UMTS方式の信号を受信する場合、上記と同様の接続状態にする。UMTS方式の受信信号は、アンテナANTからダイプレクサ81、スイッチ回路85、デュプレクサ90を介して、受信端子Rx3に送られ、取り出される。

【0131】図11は、第3の実施形態に係る高周波スイッチ80の一部の回路を示す図である。図11において、ダイオードを用いた場合の高周波スイッチ80の回路が示されている。図11においては、帯域通過フィルタ86、帯域通過フィルタ89およびデュプレクサ90の回路を省略しているが、それぞれの一般的な回路を送信端子Rx1、Rx2およびTx3&Rx3の先に設ければよい。ダイプレクサ81の回路は、第1の実施形態の場合と同様である。

【0132】送信端子Tx1は、送信を行う際に順方向となるダイオードD2を介してアンテナ側に接続される。低域通過フィルタ87は送信端子Tx1とダイオードD2のアノードとの間に挿入される。また、受信端子Rx1は、アンテナ側に接続されるとともに順方向のダイオードD4を介して接地される。また、コントロール端子Vc1は、印加電圧の制御部（図示せず）に接続されている。

【0133】送信端子Tx2は、送信を行う際に順方向となるダイオードD3を介してアンテナ側に接続される。低域通過フィルタ88は送信端子Tx2とダイオードD3のアノードとの間に挿入される。また、受信端子Rx2は、送信端子Tx2を利用して送信を行う際に逆方向（オフ状態）となるダイオードD1を介してアンテナ側に接続されている。

【0134】送信端子Tx3と受信端子Rx3は、アンテナ側に接続されるとともに順方向のダイオードD5を介して接地される。また、コントロール端子Vc2、Vc3は、印加電圧の制御部（図示せず）に接続されている。

【0135】以下、図11で示す高周波スイッチの一部の回路の動作について説明する。なお、低域通過フィルタ87、88の回路およびスイッチ回路84、85の回路は、公知の回路であるので、その動作の説明は簡単に行うこととする。また、ダイプレクサ81の回路における動作の説明は、第1の実施形態の場合と同様であるので省略する。

【0136】送信端子Tx1に入力したEGSM方式の送信信号は、低域通過フィルタ87に供給される。当該

信号の高調波に対して、低域通過フィルタの並列共振回路は共振し、当該信号の基本波のみがスイッチ回路84に伝達する。EGSM方式の信号を送信する場合、コントロール端子Vc1には、3Vの電圧が印加されているので、ダイオードD2がオン状態になる。したがって、当該送信信号は、ダイオードD2を通過する。EGSM方式の送信周波数帯に対して、当該周波数の4分の1波長50Ω線路841の働きによって、ダイオードD2のカソード側のインピーダンスは非常に大きくなるので、当該信号は、ダイプレクサ81に送られることとなる。その後、当該信号は、ダイプレクサ81を介して、アンテナANTから出力される。

【0137】EGSM方式の受信信号は、アンテナANTからダイプレクサ81を介して、スイッチ回路84に伝達する。EGSM方式の信号を受信する場合、コントロール端子Vc1には、0Vの電圧が印加されているので、ダイオードD2は、その端子間容量によってコンデンサとして働き、インダクタL84とで並列共振回路を構成する。当該並列共振回路は、EGSM方式の受信周波数帯で共振するように定数が設定されている。当該並列共振回路が共振するとインピーダンスが非常に大きくなるので、当該受信信号は、受信端子Rx1に伝達されることとなる。

【0138】DCS方式の信号を送信端子Tx2から送信する場合、コントロール端子Vc2に3Vの電圧が印加される。ダイオードD3の周辺の回路構成はダイオードD2の周辺の回路構成と同様であるので、EGSM方式の信号を送信端子Tx1から送信する場合と同様の動作によって、ダイプレクサ81に送信信号が送られる。

【0139】DCS方式の信号を受信する場合、コントロール端子Vc3に3Vを印加し、コントロール端子Vc2に0Vを印加する。これにより、ダイオードD1はオン状態となり、ダイオードD3の端子間容量で構成される並列共振回路のインピーダンスが非常に大きくなる。また、DCS方式の送信周波数帯の4分の1波長50Ω線路851の働きによって、ダイオードD5のアノード側のインピーダンスも非常に大きくなる。これにより、DCS方式の受信信号は、受信端子Rx2に伝達されることとなる。

【0140】UMTS方式の信号を送信端末Tx3から送信する場合、コントロール端子Vc2、Vc3に0Vの電圧が印加されるので、ダイオードD1およびD3は、その端子間容量によって並列共振回路を構成する。これら二つの並列共振回路のインピーダンスが非常に大きくなり、UMTS方式の送信信号が、ダイプレクサ81に伝達され、アンテナANTから出力されることとなる。UMTS方式の受信信号についても、同様にスイッチ回路85は動作する。

【0141】図12は、図11で示した高周波スイッチの回路を複数の誘電体層を重ね合わせて実現した積層体

の分解斜視図である。なお、図12において、図11に示した部品のうちで、送信端子Tx1、Tx2、Tx3&Rx3および受信端子Rx1、Rx2の入出力端に示したコンデンサ、コントロール端子Vc1～Vc3とグランドとの間に挿入されたコンデンサは、誘電体層の配線パターンおよび積層体の上面の部品の中には含まれていない。

【0142】図12に示したように、当該高周波スイッチの積層体は、十五層の誘電体層N101～N115により構成される。図13、図14、図15および図16は、図12に示した高周波スイッチの各誘電体層を拡大した斜視図である。図12の各誘電体層の横に記した(a)～(p)は、図13～16の(a)～(p)と対応している。また、図12に示した矢印は、積層方向を意味する。

【0143】図13は、誘電体層N101～N103および誘電体層N101の裏面N101bを示す図である。図14は、誘電体層N104～N107を示す図である。図15は、誘電体層N108～N111を示す図である。図16は、誘電体層N112～N115を示す図である。誘電体層N101を最下層とし、誘電体層N115を最上層として、図13～16に示した各誘電体層が重なり合う。図16において、高周波スイッチの積層体における最上位の誘電体層N115の上面には、5個のダイオードD1～D5、および他の誘電体層の表面にパターンしなかったコンデンサや抵抗などの複数のチップ部品SD1が、当該積層体の内部回路と電気的に接続されている。なお、誘電体層の積層枚数は、高周波スイッチの必要特性に応じて適宜に選択されるものとする。なお、誘電体層および積層体の形成手法に関しては第2の実施形態の場合と同様であるので、説明を割愛する。

【0144】図13において、誘電体層N101の裏面N101bには、高周波スイッチを電子機器のメイン基板に表面実装するための複数の電極T102が形成されている。なお、これらの電極T102の形成は、第2の実施形態で示したように導電性ペーストを印刷、パターニングすることにより行われる。

【0145】以下、図13～16で示したような多層構造を有する高周波スイッチの配線パターンの積層構造についてダイプレクサ81の部分を中心に説明する。誘電体層N101、N107には、グランド電極G101、G102が印刷などにより形成されている(図13、図14参照)。誘電体層N102、N108～N111の上面には、コンデンサ電極Cp11～Cp17が印刷などにより形成されている(図13、図15参照)。また、誘電体層N105、N106、N113にはストリップライン電極Lp11～Lp15が印刷などにより形成されている(図14、図16参照)。

【0146】また、誘電体層N102～N113には、

ストリップライン電極Lp11～Lp15及びコンデンサ電極Cp11～Cp17を図11で示す回路図と対応するように電氣的に接続するための複数のビアホールが適宜、設けられている。たとえば、ストリップライン電極Lp15は、ビアホールV11によって、コンデンサ電極Cp17と接続する。また、ストリップライン電極Lp14は、ビアホールV12によって、コンデンサ電極Cp12と接続する。

【0147】以上の構成により、ストリップライン電極Lp11～Lp13およびLp15がLPF82のインダクタを、コンデンサ電極Cp11、Cp15、Cp17および接地電極G101がLPF82のコンデンサを形成し、その結果、LPF82が形成される。

【0148】また、ストリップライン電極Lp14がHPF83のインダクタを、コンデンサ電極Cp12～Cp14、Cp16及び接地電極G102がHPF83のコンデンサを形成し、その結果、HPF83が形成される。

【0149】LPF82およびHPF83を構成するためのストリップライン電極、コンデンサ電極および接地電極は、第2の実施形態で説明したのと同様の特徴を有するように配置される。これにより、ダイプレクサ81は、第2の実施形態と同様の効果を得ることができる。

【0150】また、同様に、低域通過フィルタ87および88も、当該積層体を構成する誘電体層にパターンニングされたストリップライン電極とコンデンサ電極と接地電極との組み合わせによって形成される。

【0151】さらに、スイッチ回路84および85のインダクタおよびコンデンサも、誘電体層にパターンニングされたストリップライン電極とコンデンサ電極と接地電極と組み合わせによって形成される。また、上記のように形成されるスイッチ回路84および85のインダクタおよびコンデンサと、当該積層体の上面に実装されたダイオードD1～D5および複数のチップ部品SD1とを複数の電極T101（図16においては代表して二つの電極T101を示している）を介して電氣的に接続することによって、スイッチ回路84および85が実現される。さらに、当該積層体の内部において、ダイプレクサ81は内部端子91、92を介して、スイッチ回路84、85に接続される。

【0152】また、図10で示した帯域通過フィルタ86、89及びデュプレクサ90は、電子機器のメイン基板上において、当該積層体によって構成されたスイッチ回路の受信端子Rx1、Rx2及び送受信端子Tx3&Rx3と電氣的に接続されることとなる。

【0153】このように、第3の実施形態によれば、誘電体を用いて高周波スイッチを積層体として実現することにより、デバイスの小型化、低背化に寄与することが可能となる。また、第1の実施形態のダイプレクサを用いることにより、高域の周波数帯の信号が広域に渡って

減衰することなく通過することができる高周波スイッチを提供することが可能となる。

【0154】また、高周波スイッチの入出力端子及び接地電極はすべてビアホールを介して積層体の裏面に集結されているため、電子機器のメイン基板に実装される際の実装面積を小さく押さえることが可能になる。

【0155】なお、上記第3の実施形態では、EGSM、DCS、UMTS方式の3つのシステムの組み合わせにおいて、使用される場合を例として述べたが、他のシステムの組み合わせ、例えば、EGSM、DCS、PCS方式などの組み合わせでも同様に使用することができる。

【0156】なお、上記第3の実施形態では、3つの通信システムを使用するトリプルバンドの高周波スイッチを例として述べたが、スイッチ回路の構成を変えることにより、2つの通信システム（例えば、EGSMとUMTS）を使用するデュアルバンドの高周波スイッチあるいは4つ以上のシステム（例えば、EGSM、AMPS、DCS、PCS）を使用する高周波スイッチの場合でも同様の効果が得られる。

【0157】なお、上記第3の実施形態では、帯域通過フィルタ及びデュプレクサを電子機器のメイン基板上に設け、積層体に構成されたスイッチ回路の受信端子Rx1、Rx2及び送受信端子Tx3&Rx3と電氣的に接続することとしたが、別に、帯域通過フィルタを積層体の上面に実装してもよい。図17は、帯域通過フィルタを積層体の上面に実装したときを示す図である。図17に示すように、帯域通過フィルタとして用いられるSAWフィルタSF1およびSF2を、ダイオードD11～D15及びコンデンサや抵抗などのチップ部品SD11～SD17と同様に積層体11の上面に実装するようにしても、同様の効果が得られる。

【0158】また、デュプレクサを積層体の上面に実装するようにしても、帯域通過フィルタおよびデュプレクサを共に積層体の実装するようにしても、同様の効果が得られる。

【0159】なお、上記第3の実施形態では、スイッチ回路として、ダイオードを用いることとしたが、別に、片方のスイッチ回路のみ半導体としてガリウム砒素を用いたGaAs（ガリウム砒素）スイッチを用いてもよいし、また、両方のスイッチ回路としてGaAsスイッチを用いても、同様の効果が得られる。

【0160】（第4の実施形態）第4の実施形態では、第1の実施形態に係るダイプレクサを利用したアンテナ共用器について説明する。第4の実施形態においても図1を援用することとし、同一の機能を有する部分については、同一の符号を付し、説明を省略する。

【0161】図18は、第4の実施形態に係るアンテナ共用器100の構成を示すブロック図である。図18において、アンテナ共用器100は、ダイプレクサ81

と、第1のデュプレクサ101と、第2のデュプレクサ102とを備える。アンテナ共用器100は、アンテナANTを介して、IS-95方式およびPCS方式の信号を送受信する。

【0162】IS-95方式では、送信帯域として824～849MHz、受信帯域として869～894MHzを利用する。PCS方式では、送信帯域として1920～1980MHz、受信帯域として2110～2170MHzを利用する。ダイプレクサ81におけるLPF82では、PCS方式が利用する受信帯域2110～2170MHzで一つの減衰極を構成し、送信帯域1920～1980MHzでもう一つの減衰極を構成するように、インダクタL1、L2およびコンデンサC1、C2の値が設定されている。減衰極を直列共振回路および並列共振回路のどちら側で形成するようにするかは、自由である。一方、ダイプレクサ81におけるHPF83では、IS-95方式が利用する帯域824～894MHzで一つの減衰極を構成するように、インダクタL4およびコンデンサC5の値が設定されている。

【0163】第1のデュプレクサ101は、IS-95方式における送信周波数帯域と受信周波数帯域とを切り分ける誘電体などで構成されており、たとえば、送信端子Tx4に接続されたバンドパスフィルタと、受信端子Rx4に接続されたバンドパスフィルタとを備える。IS-95方式においては、送受信が同時に行われるので、送信信号から受信信号を保護するために、第1のデュプレクサ101が用いられる。

【0164】第2のデュプレクサ102は、PCS方式における送信周波数帯域と受信周波数帯域とを切り分ける誘電体などで構成されており、たとえば、送信端子Tx5に接続されたバンドパスフィルタと、受信端子Rx5に接続されたバンドパスフィルタとを備える。PCS方式においても、送受信が同時に行われるので、送信信号から受信信号を保護するために、第2のデュプレクサ102が用いられる。

【0165】次に、図18を参照しながら、アンテナ共用器100の動作について説明する。アンテナ共用器100にIS-95方式の受信信号が入力された場合、HPF83のインピーダンスが高くなるので、当該受信信号は、LPF82側へ伝達され、第1のデュプレクサ101に供給される。第1のデュプレクサ101は、受信信号を送信端子Tx4に伝達することなく、受信端子Rx4から出力する。一方、IS-95方式の信号を送信する場合、当該信号は、送信端子Tx4を介して、第1のデュプレクサ101に入力される。第1のデュプレクサ101は、入力された信号を受信端子Rx4に伝達することなく、LPF82に入力する。IS-95方式の信号に対して、HPF83は、高インピーダンスとなるので、IS-95方式の送信信号は、アンテナANTから出力されることとなる。

【0166】アンテナ共用器100にPCS方式の受信信号が入力された場合、LPF82は高インピーダンスとなるので、当該受信信号は、HPF83側に伝達され、第2のデュプレクサ102に入力される。第2のデュプレクサ102は、受信信号を送信端子Tx5に伝達することなく、受信端子Rx5から出力する。一方、PCS方式の信号を送信する場合、当該信号は、送信端子Tx5を介して、第2のデュプレクサ102に入力される。第2のデュプレクサ102は、入力された信号を受信端子Rx5に伝達することなく、HPF83に入力する。PCS方式の送信信号に対して、LPF82は、高インピーダンスとなるので、PCS方式の送信信号は、アンテナANTから出力されることとなる。

【0167】このように、第4の実施形態に係るアンテナ共用器を用いれば、IS-95方式およびPCS方式を用いる通信方式においても、高域の周波数帯の信号を広域に渡って減衰させることなく通過させることが可能となる。PCS方式では、送信帯域と受信帯域とがかなり離れているので、本発明のようにLPFで二つの減衰極を構成するダイプレクサを用いることは、極めて有効である。

【0168】なお、上記第3および第4の実施形態で説明した高周波スイッチまたはアンテナ共用器を利用して、複数の周波数帯を利用する通信方式の信号を送受信することができる無線通信機器を提供することが可能である。

【図面の簡単な説明】

【図1】本発明の第1の実施形態に係るダイプレクサの等価回路を示す図である。

【図2】図1のダイプレクサにおけるLPF82の通過特性を示す図である。

【図3】図1のダイプレクサにおけるHPF83の通過特性を示す図である。

【図4】低域通過フィルタの減衰極を取り出したい信号の周波数帯以外の部分に設けた例を示す図である。

【図5】第2の実施形態に係るダイプレクサの具体的な構成を示す分解斜視図である。

【図6】誘電体層N1、N2および誘電体層N1の裏面Nbを示す図である。

【図7】誘電体層N3～N5を示す図である。

【図8】誘電体層N6～N8を示す図である。

【図9】誘電体層N9～N11を示す図である。

【図10】第3の実施形態に係る高周波スイッチの機能的な構成を示すブロック図である。

【図11】第3の実施形態に係る高周波スイッチ80の一部の回路を示す図である。

【図12】図11で示した高周波スイッチの回路を複数の誘電体層を重ね合わせて実現した積層体の分解斜視図である。

【図13】誘電体層N101～N103および誘電体層

N101の裏面N101bを示す図である。

【図14】誘電体層N104～N107を示す図である。

【図15】誘電体層N108～N111を示す図である。

【図16】誘電体層N112～N115を示す図である。

【図17】帯域通過フィルタを積層体の上面に実装したときを示す図である。

【図18】第4の実施形態に係るアンテナ共用器100の構成を示すブロック図である。

【図19】EGSM方式、DCS方式およびUMTS方式で用いられる周波数帯を示した図である。

【図20】従来のダイプレクサの等価回路を示す図である。

【図21】LPF10の通過特性を示す図である。

【図22】HPF20の通過特性を示す図である。

【符号の説明】

80 高周波スイッチ

81 ダイプレクサ

82, 87, 88 低域通過フィルタ

83 高域通過フィルタ

84, 85 スイッチ回路

86, 89 帯域通過フィルタ

90 デュプレクサ

100 アンテナ共用器

101 第1のデュプレクサ

102 第2のデュプレクサ

91～97 内部端子

C1～C5 コンデンサ

L1～L4, L84 インダクタ

P1～P3 端子

Vc1～Vc3 コントロール端子

Tx1～Tx5 送信端子

Rx1～Rx5 受信端子

D1～D5, D11～D15 ダイオード

841, 851 4分の1波長50Ω線路

N1～N11, N101～N115 誘電体層

Nb 誘電体層N1の裏面

N101b 誘電体層N101の裏面

G1, G2, G101, G102 グランド電極

Cp1～Cp7, Cp11～Cp17 コンデンサ電極

Lp1～Lp5, Lp11～Lp15 ストリップライン

T1, T2, T101, T102 電極

Va～Vn, V2, V3, V41, V42, V7, V

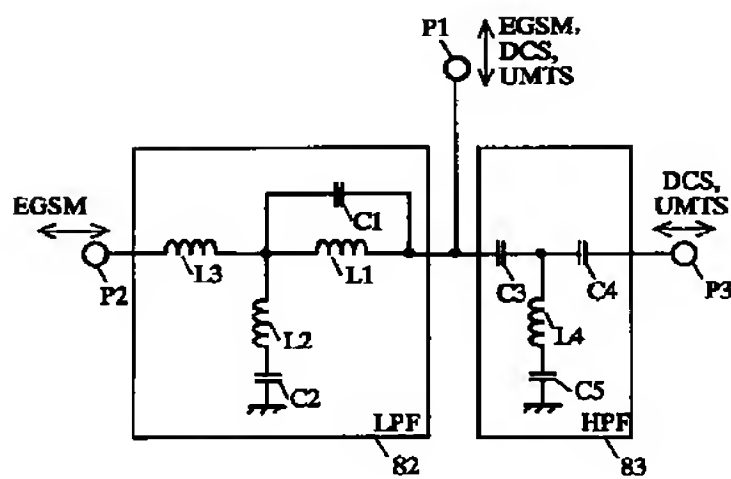
8, V9, V11, V12 ビアホール

SD1, SD11～SD17 チップ部品

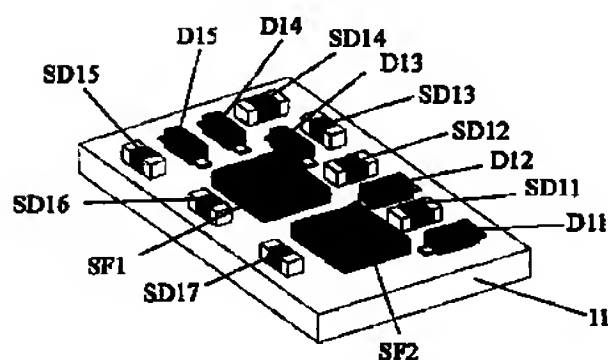
SF1, SF2 SAWフィルタ

AP1～AP5 減衰極

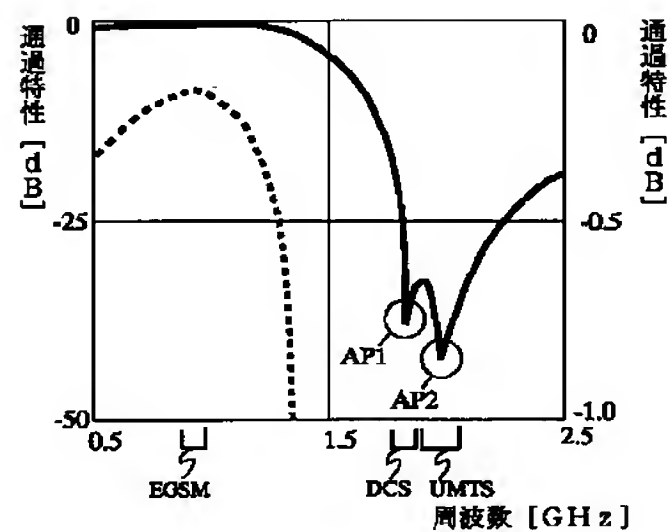
【図1】



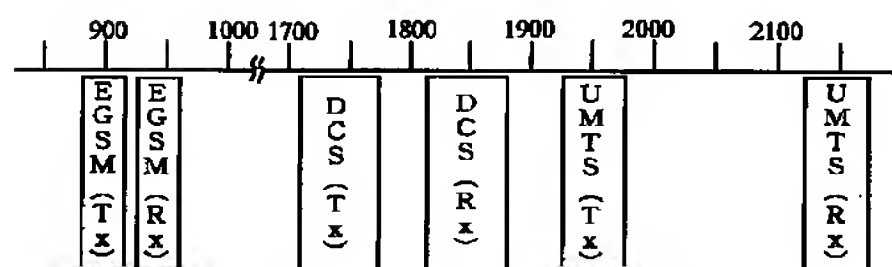
【図17】



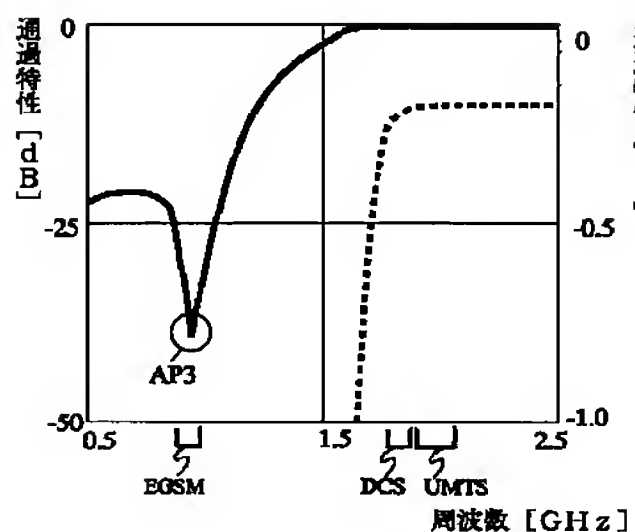
【図2】



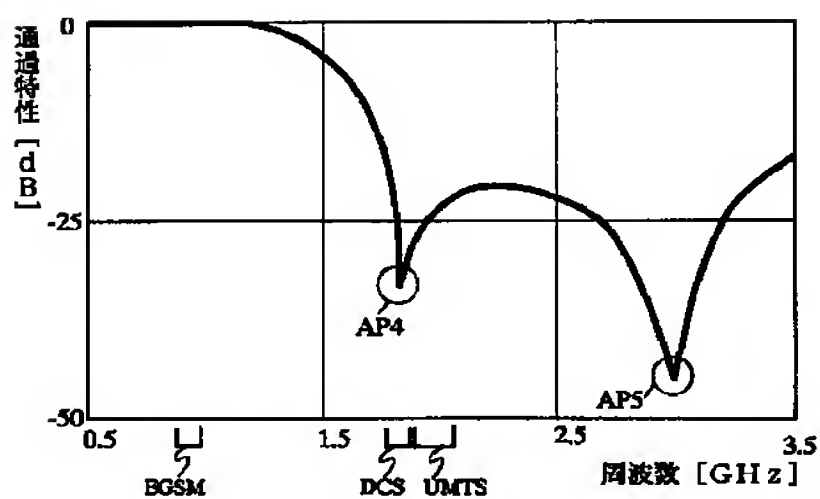
【図19】



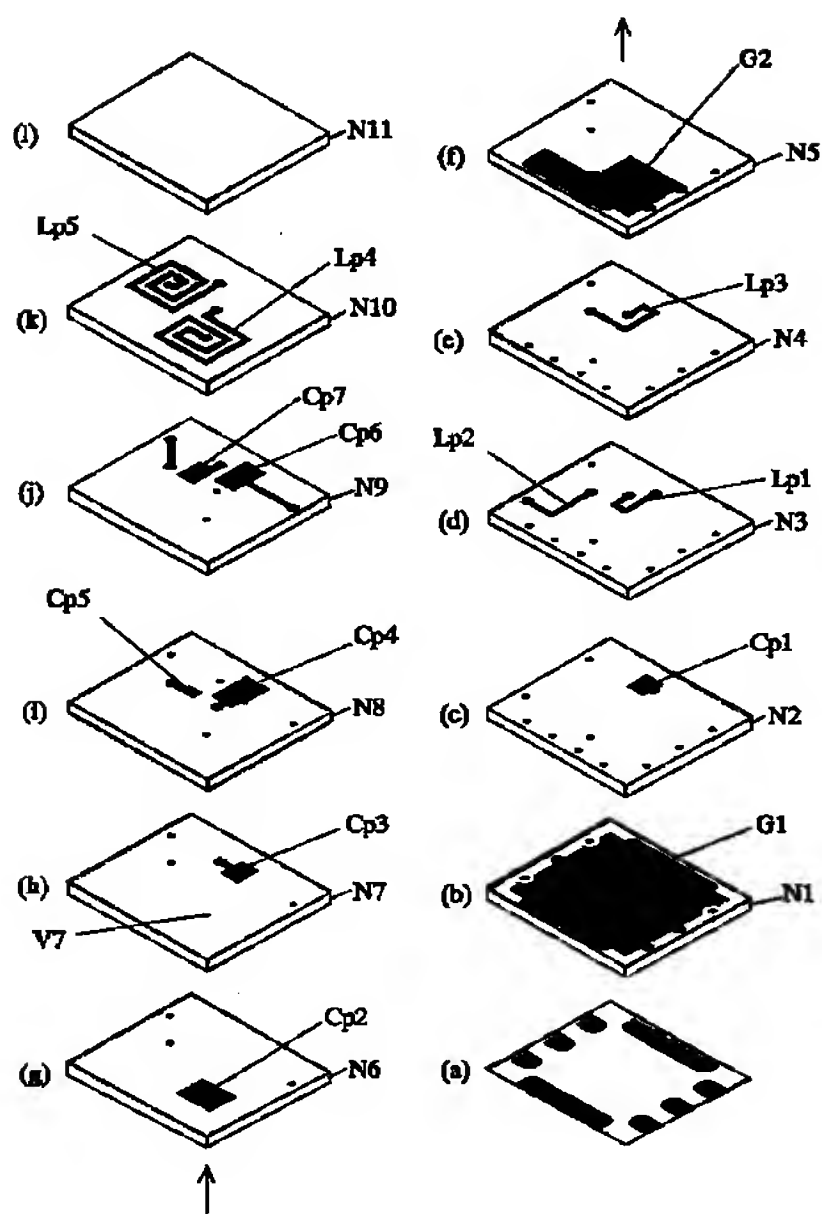
【図3】



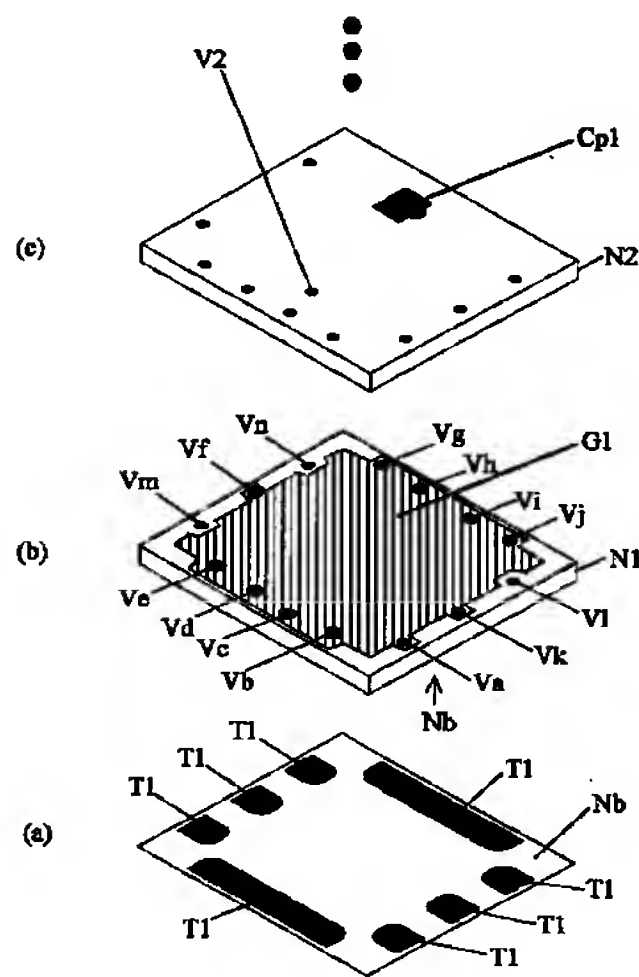
【図4】



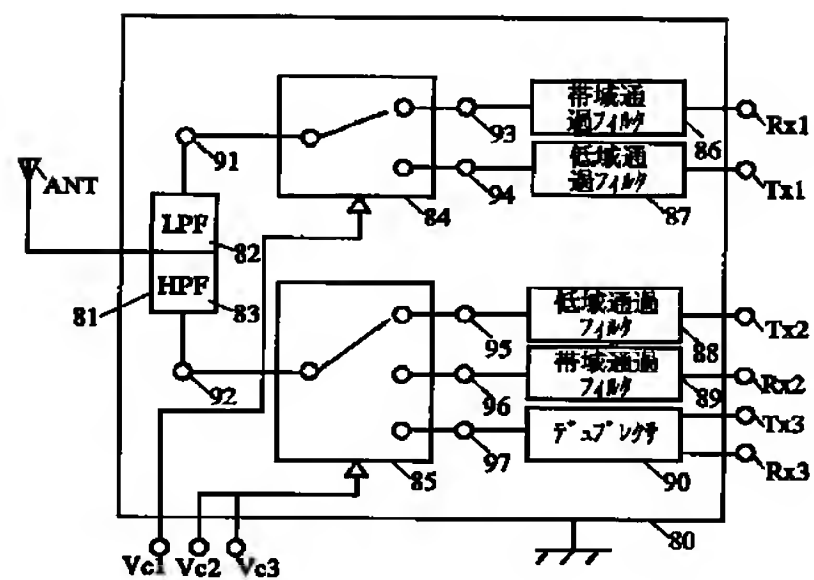
【図5】



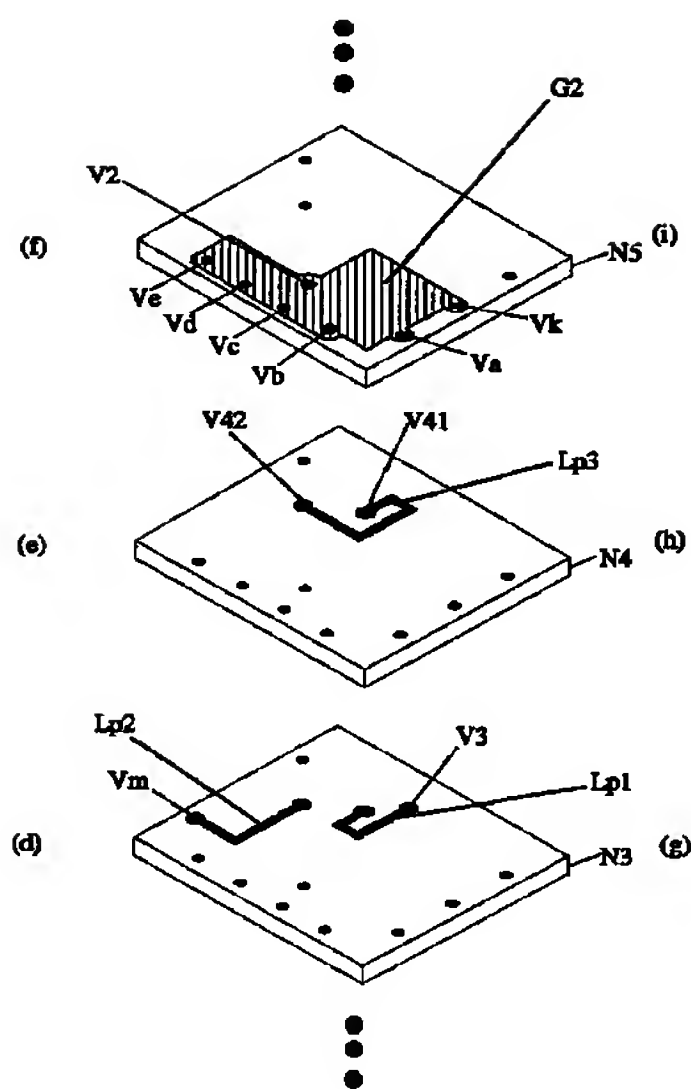
【図6】



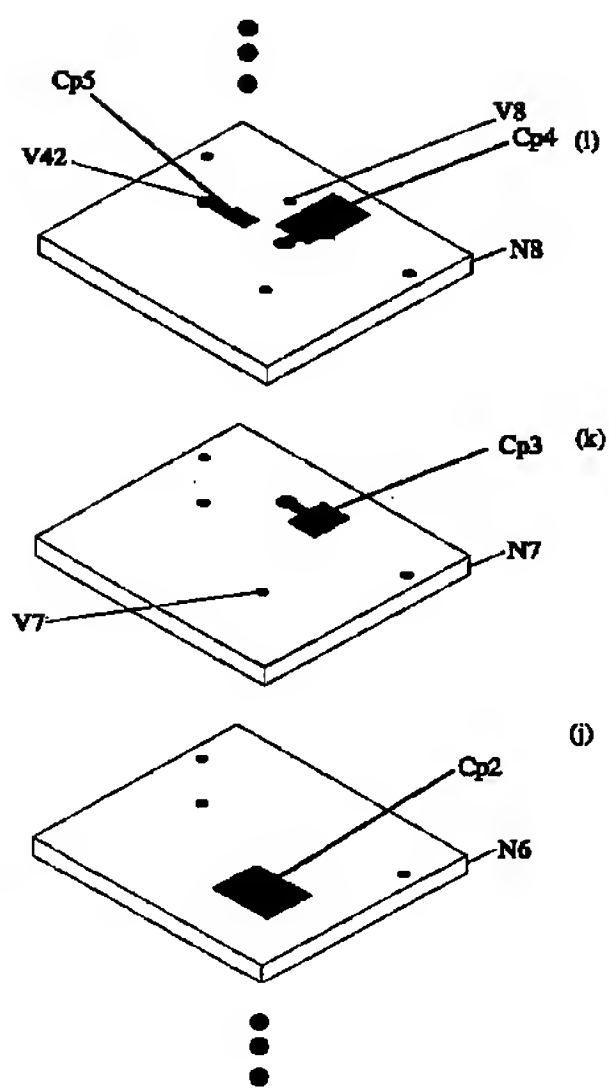
【図10】



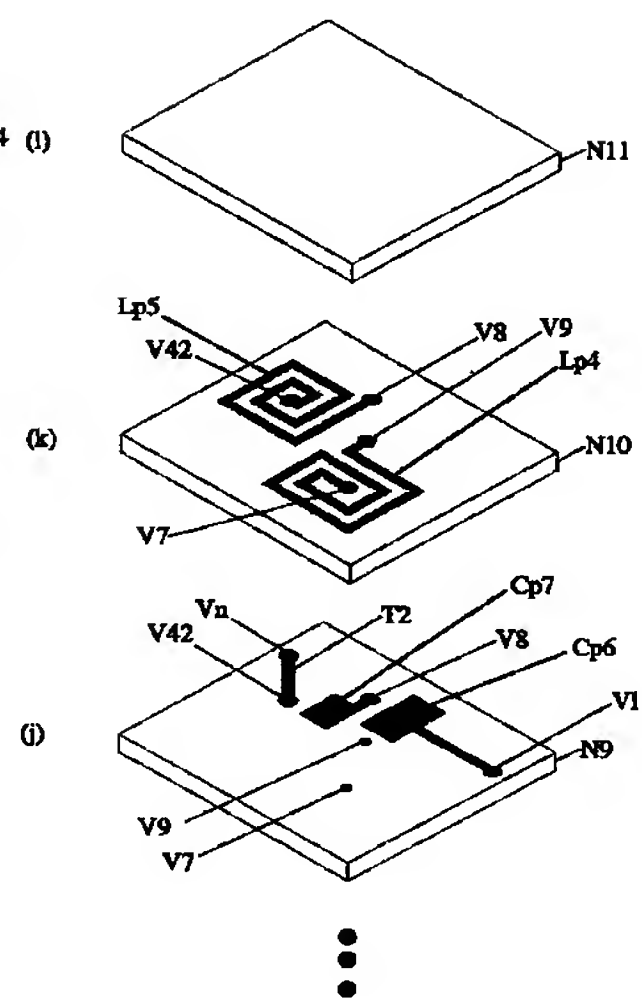
【図7】



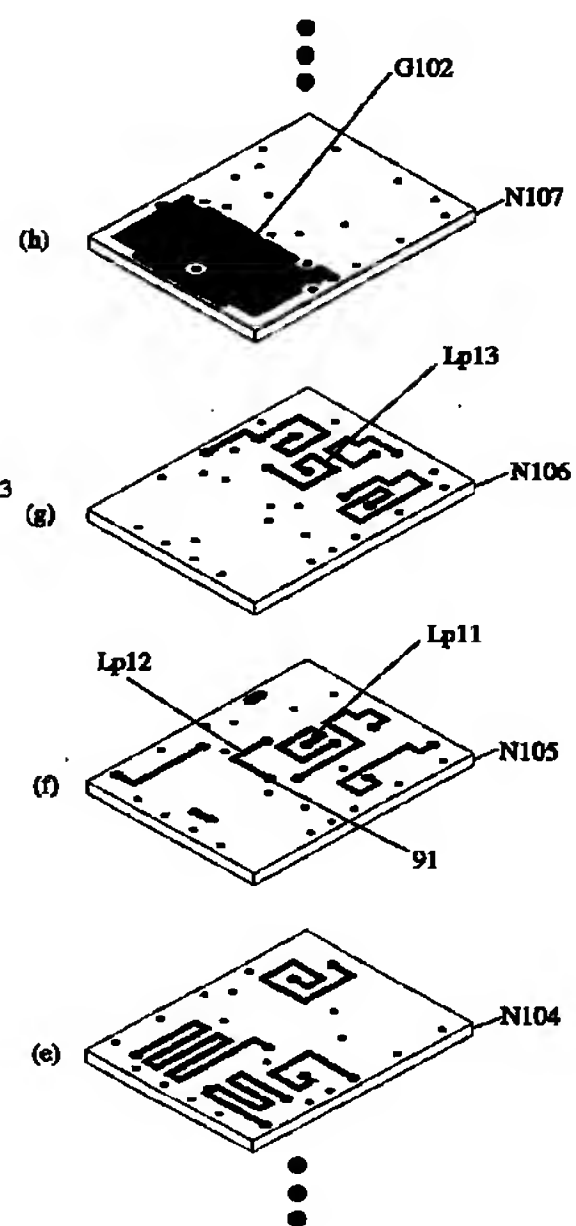
【図8】



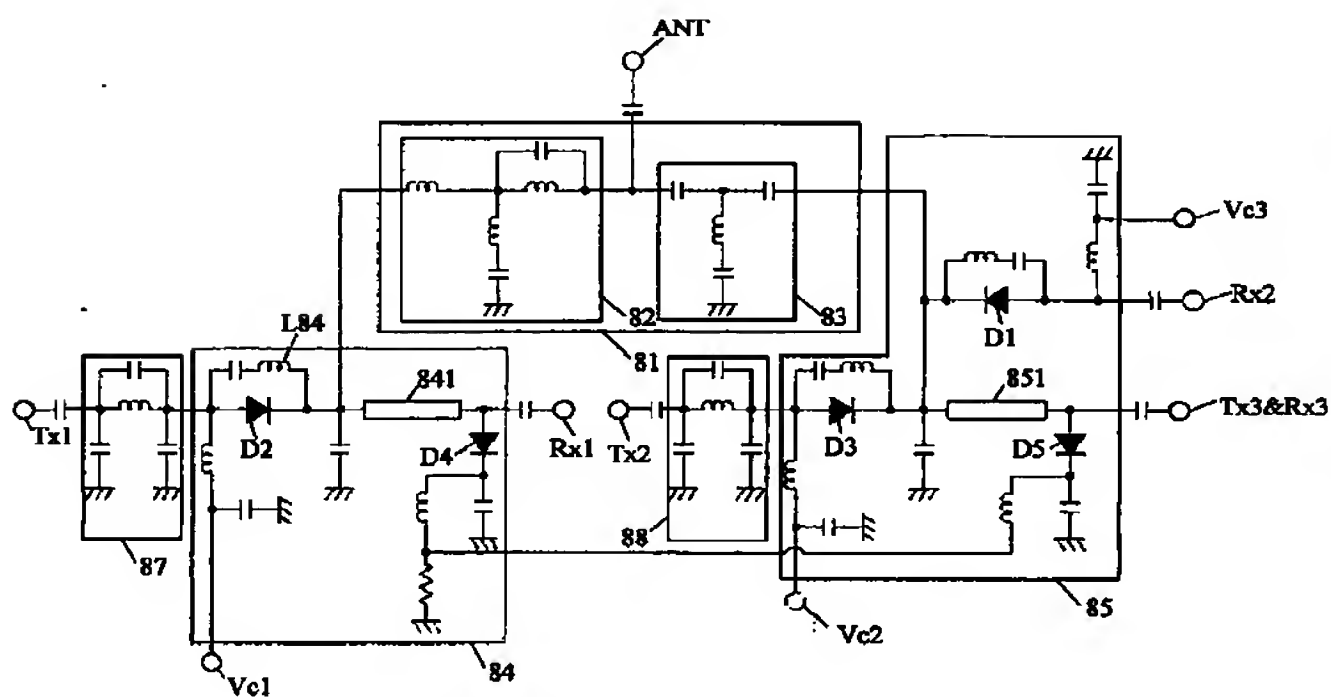
【図9】



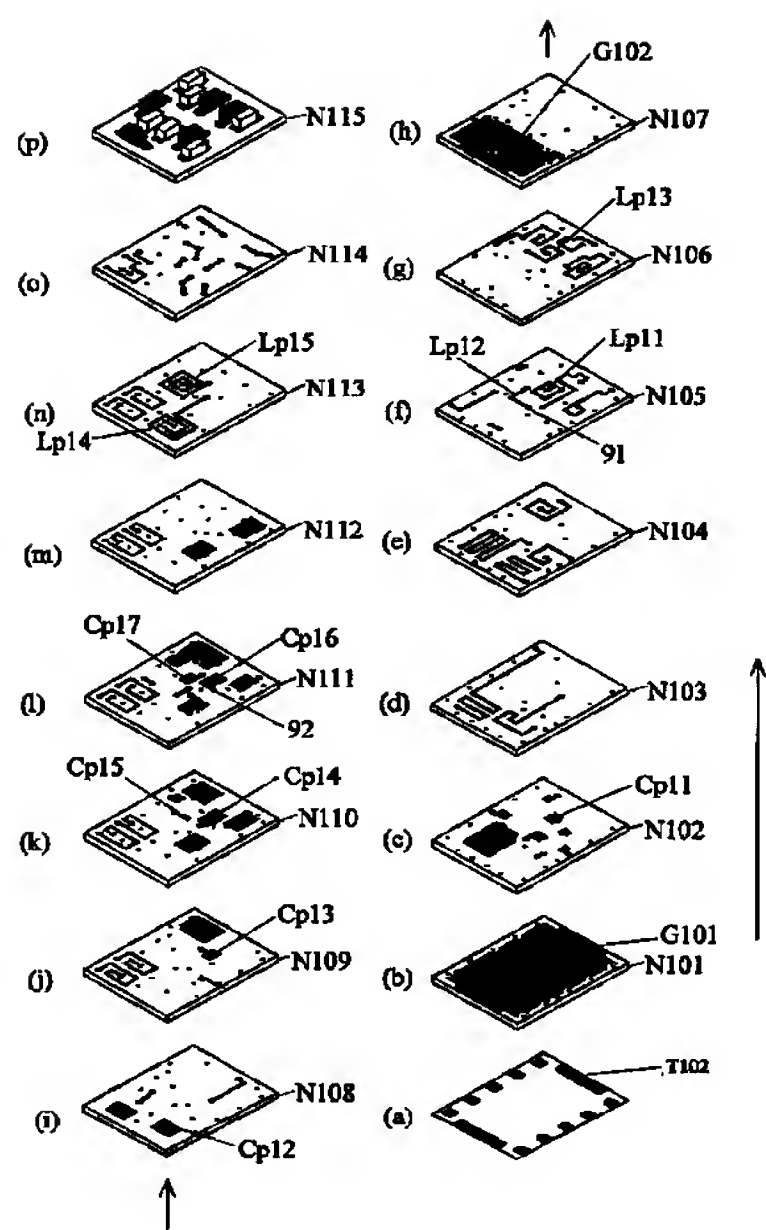
【図14】



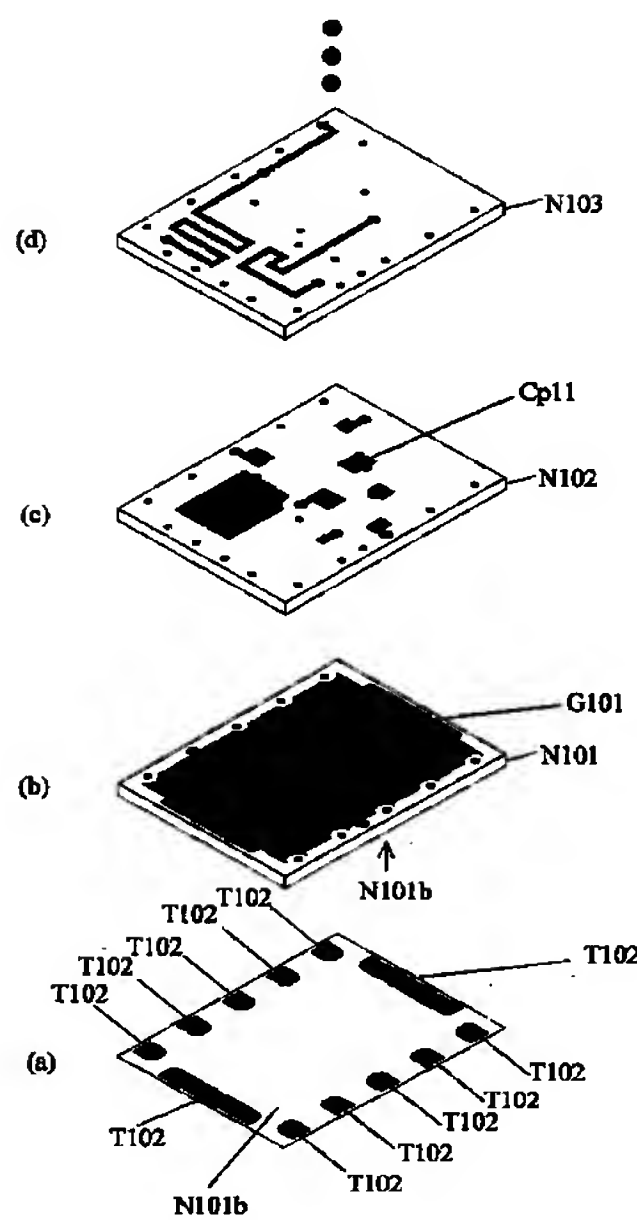
【図11】



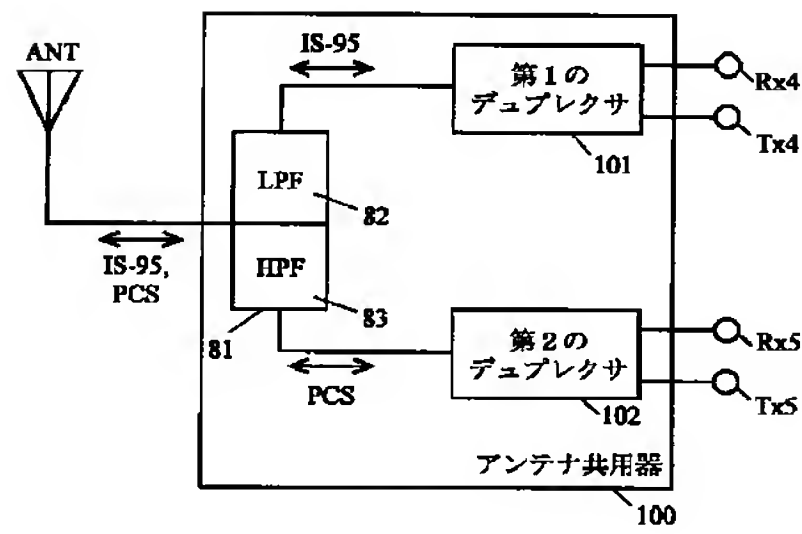
【図12】



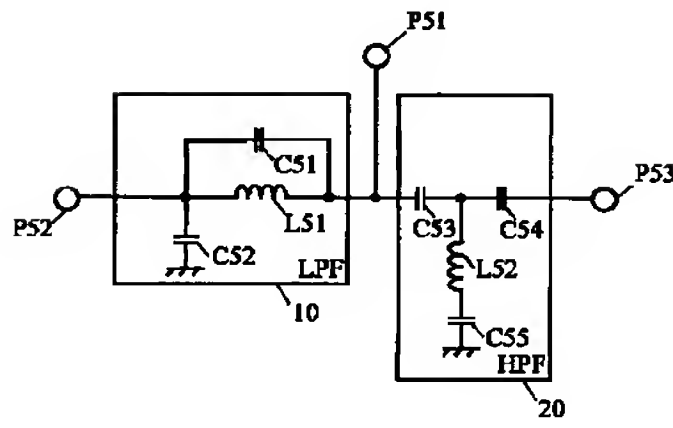
【図13】



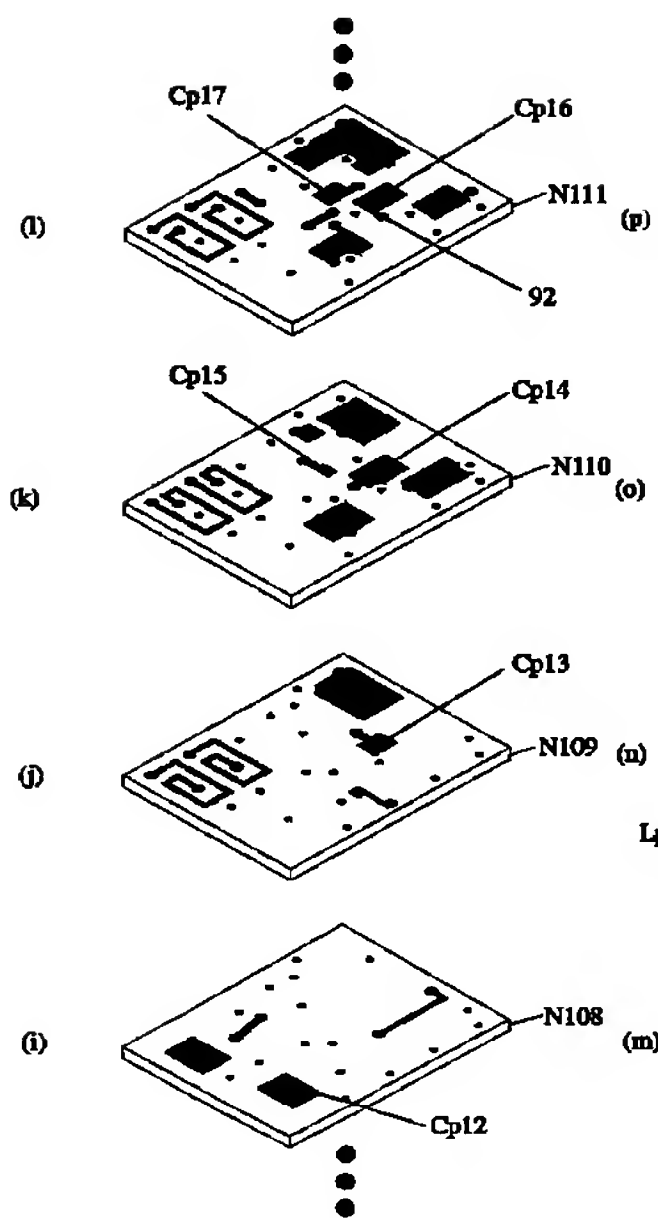
【図18】



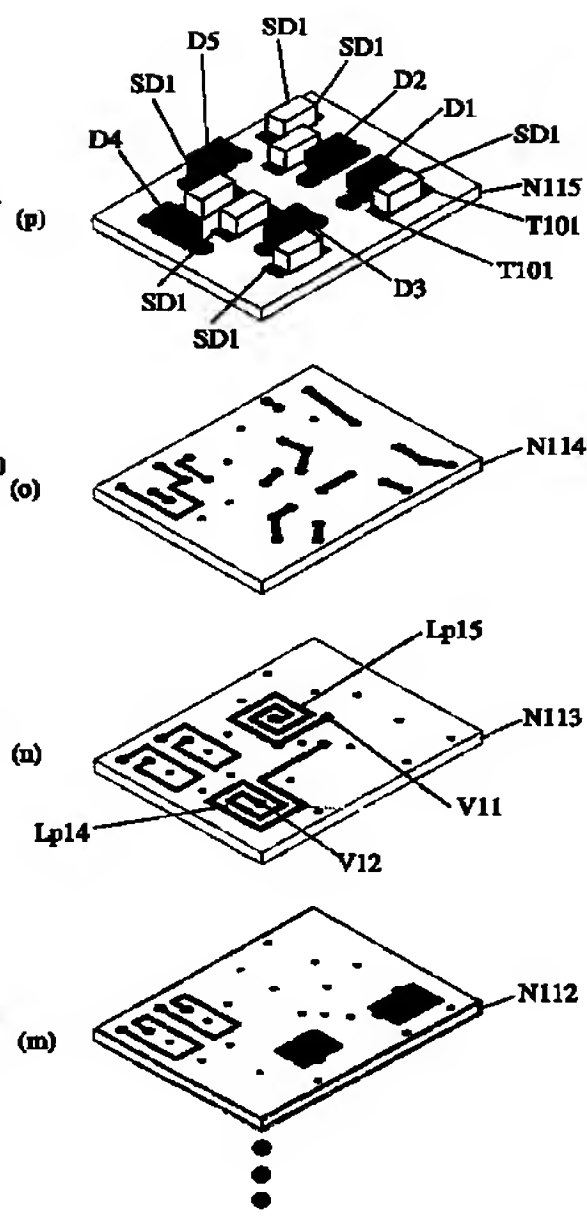
【図20】



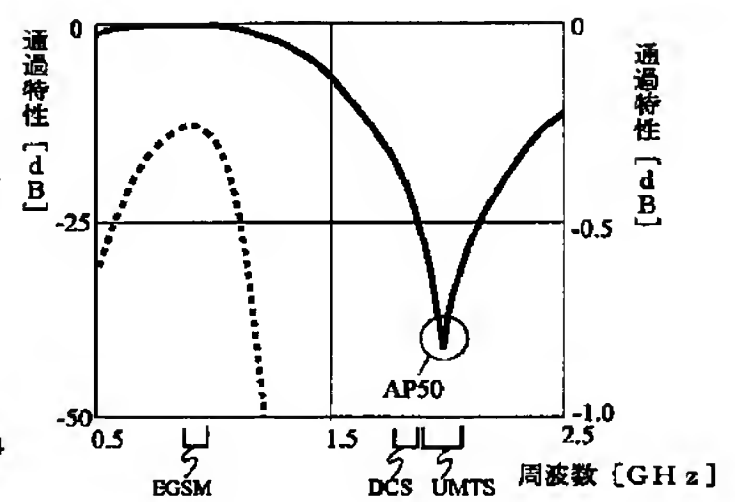
【図15】



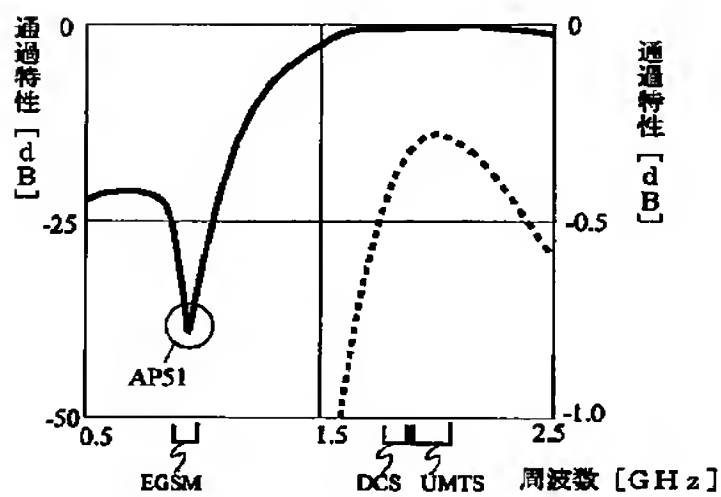
【図16】



【図21】



【図22】



フロントページの続き

(72)発明者 石崎 俊雄
大阪府門真市大字門真1006番地 松下電器
産業株式会社内

Fターム(参考) 5J024 AA01 BA11 CA02 CA03 CA09
CA10 DA04 DA29 EA01 EA02
KA03
5K011 BA03 DA02 DA22 FA01 JA01
KA08

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2003-133989

(43) Date of publication of application : 09.05.2003

(51) Int. CI. H04B 1/40

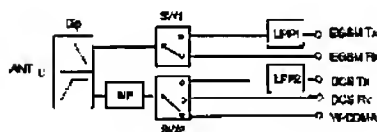
(21)Application number : 2002-228504 (71)Applicant : HITACHI METALS LTD

(22)Date of filing : 06.08.2002 (72)Inventor : FUKAMACHI KEISUKE
KENMOCHI SHIGERU
TADAI HIROYUKI

(30) Priority

Priority	2001244343	Priority	10.08.2001	Priority	JP
number :		date :		country :	

(54) MULTI-BAND ANTENNA SWITCH CIRCUIT, MULTI-BAND ANTENNA SWITCH LAMINATED MODULE COMPOSITE COMPONENT, AND COMMUNICATION DEVICE USING THE CIRCUIT AND THE COMPONENT



(57) Abstract:

PROBLEM TO BE SOLVED: To provide an antenna switch circuit adaptive to multi-mode and multi-band which reduces the amount of harmonic generation and prevents an electrostatic breakdown, and a downsized and inexpensive antenna switch laminated component.

SOLUTION: A notch filter is inserted between a diplexer and a switch circuit, or between an antenna and a diplexer, and a low-pass filter is inserted between a transmission terminal and a switch circuit. Also, and

anti-electrostatic surge circuit composed of a high-pass filter may be inserted. A transmission line composing the diplexer, the switch circuit, the low-pass filter, and the notch filter, and a portion of a capacity are installed in a dielectric laminated substrate, and a switch element such as a PIN diode and a GaAs switch composing a portion of the switch circuit, and chip parts such as a resistor, a capacity, and an inductor are mounted on the dielectric laminated substrate.

LEGAL STATUS

[Date of request for examination] 14.07.2005

[Date of sending the examiner's
decision of rejection]

[Kind of final disposal of
application other than the
examiner's decision of rejection or
application converted registration]

[Date of final disposal for
application]

[Patent number]

[Date of registration]

[Number of appeal against
examiner's decision of rejection]

[Date of requesting appeal against
examiner's decision of rejection]

[Date of extinction of right]

Copyright (C); 1998, 2003 Japan Patent Office

* NOTICES *

JPO and NCIP are not responsible for any
damages caused by the use of this translation.

1. This document has been translated by computer. So the translation may not reflect the original precisely.

2. **** shows the word which can not be translated.

3. In the drawings, any words are not translated.

CLAIMS

[Claim(s)]

[Claim 1] The diplexer which separates spectrally the signal with which the passbands connected to the antenna terminal differ, The 1st switching circuit which switches the signal by the side of the low frequency separated spectrally by said diplexer to two or more transceiver terminals, The low pass filter which has the 2nd switching circuit which switches the signal by the side of the high frequency separated spectrally by said diplexer to two or more transceiver terminals, and was connected to the transmitting path between said diplexer, 1st switching circuit, and transmitting terminals, It has the low pass filter connected to the transmitting path between said diplexer, 2nd switching circuit, and transmitting terminals. The multi-band antenna switching circuit characterized by connecting either [at least] between said diplexer and said 1st switching circuit or between said diplexer and said 2nd switching circuit through a notch filter.

[Claim 2] The diplexer which separates spectrally the signal with which the passbands connected to the antenna terminal differ, The 1st switching circuit which switches the signal by the side of the low frequency separated spectrally by said diplexer to the 1st transmitting terminal and the 1st receiving terminal, The signal by the side of the high frequency separated spectrally by said diplexer The 2nd transmitting terminal, The 1st low pass filter which has the 2nd switching circuit switched to the 2nd receiving terminal and the 3rd transceiver terminal, and was connected to the transmitting path between said diplexer and 1st switching circuit, and the 1st transmitting terminal, It has the 2nd low pass filter connected to the transmitting path between said diplexer and 2nd switching circuit, and the 2nd transmitting terminal. The multi-band antenna switching circuit characterized by connecting between said diplexer and said 2nd switching circuit through a notch filter.

[Claim 3] The diplexer which separates spectrally the signal with which passbands differ, and the 1st switching circuit which switches the signal by the side of the low frequency separated spectrally by said diplexer to two or more transceiver terminals, The low pass filter which has the 2nd switching circuit which switches the signal by the side of the high frequency separated spectrally by said diplexer to two or more transceiver terminals, and was connected to the transmitting path between said diplexer, 1st switching circuit, and transmitting terminals, The multi-band antenna switching circuit characterized by having the low pass filter connected to the transmitting path between said diplexer, 2nd switching circuit, and transmitting terminals, and connecting a

notch filter between said duplexers and antenna terminals.

[Claim 4] The duplexer which separates spectrally the signal with which passbands differ, and the 1st switching circuit which switches the signal by the side of the low frequency separated spectrally by said duplexer to the 1st transmitting terminal and the 1st receiving terminal, The signal by the side of the high frequency separated spectrally by said duplexer The 2nd transmitting terminal, The 1st low pass filter which has the 2nd switching circuit switched to the 2nd receiving terminal and the 3rd transceiver terminal, and was connected to the transmitting path between said duplexer and 1st switching circuit, and the 1st transmitting terminal, The multi-band antenna switching circuit characterized by having the 2nd low pass filter connected to the transmitting path between said duplexer and 2nd switching circuit, and the 2nd transmitting terminal, and connecting a notch filter between said duplexers and antenna terminals.

[Claim 5] The multi-band antenna switching circuit characterized by connecting a duplexer to the 3rd transceiver terminal in said multi-band antenna switching circuit according to claim 2 or 4.

[Claim 6] The 1st inductor which has an input terminal and an output terminal and was connected between said input terminals and glands, The 1st capacity connected between said input terminals and said output terminals, the 2nd inductor connected to said output terminal, And a multi-band antenna switching circuit given in any of claims 1-5 characterized by preparing at least the high-pass filter which consists of the 2nd capacity connected in this the 2nd inductor and gland between said duplexers and antenna terminals they are.

[Claim 7] The multi-band antenna switching circuit according to claim 6 characterized by inserting the parallel resonant circuit which consists of the 3rd inductor and 3rd capacity between the 2nd inductor of said high-pass filter, and said output terminal.

[Claim 8] Multi-band antenna switch laminating module composite part characterized by carrying chips, such as a switching device which builds a part of transmission line which constitutes a multi-band antenna switching circuit given in any of claims 1-7 they are, and capacity in a laminated circuit board, and constitutes said a part of multi-band antenna switching circuit and resistance, capacity, and an inductor, on a laminated circuit board.

[Claim 9] The communication device characterized by using said multi-band antenna switching circuit according to claim 1 to 7 or multi-band antenna switch laminating module composite part according to claim 8.

[Translation done.]

* NOTICES *

JPO and NCIP are not responsible for any damages caused by the use of this translation.

1. This document has been translated by computer. So the translation may not reflect the original precisely.
2. **** shows the word which can not be translated.
3. In the drawings, any words are not translated.

DETAILED DESCRIPTION

[Detailed Description of the Invention]

[0001]

[Field of the Invention] This invention relates to the radio communications system which shares one antenna, and transmits and receives the signal of two or more different frequencies especially about the communication device which used a multi-band antenna switching circuit, multi-band antenna switch laminating module composite part, and these.

[0002]

[Description of the Prior Art] There are various systems using time-sharing multiple accesses (TDMA), such as an EGSM (Extended Global System for Mobile Communications) method and a DCS (Digital Cellular System) method with Europe prosperous for example mainly, a PCS (Personal Communication Service) method with the prosperous U.S., and a PDC (Personal Digital Cellular) method adopted in Japan, among the walkie-talkie systems. With the rapid spread of the cellular phones of these days, providing a system user cannot be finished, connection is difficult, or it is in the middle of a message, and the problem of connection cutting has arisen in the frequency band assigned to each system in the main big city sections of especially advanced nations. Then, it is advocated that he aims at the increment in an available frequency substantially as a user can use two or more systems, and he uses effectively expansion of a service area and the telecom infrastructure of each system further.

[0003] When said user wants to use two or more systems, it is necessary to have the small lightweight pocket transmitter with which only a required part can communicate by two or more systems with the pocket

transmitter corresponding to each system. In order to make available two or more systems by one set of a pocket transmitter in the case of the latter Although what is necessary is just to constitute a pocket transmitter using the components for every system, it sets in the transmitting system of a signal. for example, by the filter which passes the sending signal of the transmit frequencies of hope, the antenna which carries out close radiation of the high frequency switch which switches a transceiver circuit, or the transceiver signal, and the receiving system of a signal High frequency passive circuit elements, such as a filter which passes the frequency of the hope of the input signal which passed said high frequency switch, are needed for every system. For this reason, while the pocket transmitter became expensive, the volume and weight increased and it was unsuitable as portable. Then, the small lightweight RF passive circuit elements corresponding to two or more systems have been needed. For example, the high frequency switch module corresponding to the triple band with which the high frequency switch module corresponding to the dual band used for the pocket transmitter corresponding to two systems, EGSM and DCS, is used for the pocket transmitter corresponding to three systems of EGSM, and DCS and PCS again at JP,11-225088,A is indicated by JP,2000-165288,A, respectively.

[0004]

[Problem(s) to be Solved by the Invention] Since service of a W-CDMA (Wide-band CodeDivision Multiple Access) method is being started as a next-generation walkie-talkie system and improvement in the speed of a data transfer rate, multiplexing of a communication channel, etc. can be expected, spreading quickly is expected. For this reason, the field radio also corresponding to W-CDMA in accordance with EGSM, DCS, PCS, etc. which occupies the big wait with current cellular-phone communication system has been needed. For example, as a high frequency switching circuit corresponding to three systems, an EGSM method (transmit frequencies: 880-915MHz, received frequency:925-960MHz), a DCS method (transmit frequencies: 1710-1785MHz, received frequency:1805-1880MHz), and a W-CDMA method (transmit frequencies: 1920-1980MHz, received frequency:2110-2170MHz), a circuit block like [technique / conventional] drawing 18 is realizable. In drawing 18 , after separating spectrally the signal of the frequency band of the signal of the frequency band of EGSM, DCS, or W-CDMA two times with Splitter (diplexer) Dip, it is circuitry which switches the sending signal and input signal of EGSM with the 1st high frequency switch SW1, and switches the transmitting number of DCS, an input signal, and the

transceiver signal of W-CDMA with the 2nd high frequency switch SW2. However, in the circuitry of drawing 18 , in case the sending signal of W-CDMA passed SW2, it was a problem that harmonic distortion occurs.

[0005] If the RF signal of high power is generally supplied to nonlinear devices, such as diode and a GaAs switch, it is known that harmonic distortion will occur. Especially in the case of a PIN diode, the time of an OFF condition is remarkable. This reason is clear also from the V-I property of the diode shown in drawing 17 , and since diode is driving in the operating point with comparatively sufficient linearity with the electrical potential difference Vc of a control power source in the state of ON, in order to carry out a linearity-response also to the voltage variation by the RF signal, there are few higher-harmonic yields. On the other hand, in order for the V= 0 neighborhood to serve as the operating point in the state of OFF and to carry out a nonlinear response also to the voltage variation by the RF signal, it originates in a higher-harmonic yield becoming large.

[0006] The example of the equal circuit of EGSM and DCS which were shown in drawing 19 at drawing 18 , and the triple band antenna switching circuit corresponding to W-CDMA is shown. Moreover, the control power source and the ON/OFF condition of a PIN diode in each mode of operation were shown in Table 1. As for +1V--+5V and Low, -0.5V--+0.5V are [High of a control power source] desirable here.

[0007]

[Table 1]

図19の回路における各動作モードのPINダイオードのON/OFF状態

モード	コントロール電源			PINダイオードのON/OFF状態					
	VC1	VC2	VC3	D1	D2	D3	D4	D5	D6
EGSM Tx	High	Low	Low	ON	ON	OFF	OFF	OFF	OFF
DCS Tx	Low	High	Low	OFF	OFF	ON	ON	OFF	OFF
EGSM Rx	Low	Low	Low	OFF	OFF	OFF	OFF	OFF	OFF
DCS Rx	Low	Low	High	OFF	OFF	OFF	OFF	ON	ON
W-CDMA	Low	Low	Low	OFF	OFF	OFF	OFF	OFF	OFF

[0008] As mentioned above, at the time of EGSM transmitting (Tx) mode, it is EGSM. Since the diodes D1 and D2 of ON condition were connected to the path of Antenna ANT from TX terminal and the diodes D3, D4, D5, and D6 of an OFF condition are separated in circuit, there are few higher-harmonic yields.

[0009] It is DCS similarly at the time of DCS transmitting (Tx) mode. Since the diodes D3 and D4 of ON condition were connected to the path of Antenna ANT from TX terminal and the diodes D1, D2, D5, and D6 of an OFF condition are separated in circuit, there are few higher-harmonic yields.

[0010] On the other hand, at the time of W-CDMA mode, the diodes D3, D4, D5, and D6 of an OFF condition are connected to the path of Antenna ANT from the W-CDMA terminal, and if the signal of high power is inputted from a W-CDMA terminal, a big higher-harmonic signal will be emitted from an antenna ANT terminal. This was the problem which means that the signal which originally must not be sent from the antenna of a cellular phone is sent, and cannot be avoided with the conventional technique. Moreover, evasion was not completely completed by above-mentioned JP, 11-225088, A and above-mentioned JP, 2000-165288, A.

[0011] Moreover, the PIN diode, GaAs which are used as another problem in an antenna switching circuit Radio-frequency head articles, such as FET and an SAW filter, are weak to static electricity, and especially in the case of a cellular phone, when the electrostatic surge from the body is inputted into an antenna, the problem that the above-mentioned radio-frequency head article is destroyed has them. Moreover, even if the antenna switching circuit itself did not result to destruction, it was important for it to destroy the circuit connected to the latter part of an antenna switching circuit, such as power amplification connected to a transmitting terminal and low noise amplifier connected to a receiving terminal, and to take a cure in an electrostatic surge.

[0012] As a conventional technique concerning the cure against an electrostatic surge, there is a circuit shown in drawing 1616 (a) indicated by JP, 2001-186047, A. This thing inserted the inductor L connected to the diplexer by the side of a low frequency band between two diplexers in the gland. That is, as a cure against an electrostatic surge, although an inductor is added to a part of diplexer, in order to protect from an electrostatic surge, it is necessary to set the inductor which falls to a gland as 5 or less nHs. However, when the inductor of 5 or less nHs is only connected to the antenna top, it becomes difficult to take adjustment in the broadband to a 900MHz - 1.8GHz band. Moreover, as shown in the damping property of drawing 14 mentioned later in fact, the magnitude of attenuation near 300MHz was inadequate for only 5dB or less and few things being obtained, but coping with an electrostatic surge.

[0013] Moreover, what was indicated by JP, 2001-44883, A inserted the inductor L1 and capacitor C1 which were connected to the gland as shown in each signal line of the antenna terminal ANT, the transmitting terminal Tx, and the receiving terminal Rx at drawing 16 (b) as an LC filter, respectively. However, in this thing, as a cure against an electrostatic surge, since an inductor and capacity were needed for each of an antenna terminal, a transmitting terminal, and a receiving

terminal, it had also become the cause of degradation of an insertion loss not to mention becoming the hindrance of a miniaturization and low-cost-izing.

[0014] In this invention, in view of the above problems, the amount of harmonic generations is controlled and it aims at offering the communication device which used these for the strong multi-band antenna switching circuit and the multi-band antenna switch laminating module composite part list also to the static electricity destruction further.

[0015]

[Means for Solving the Problem] This invention makes it a summary to have inserted the notch filter which attenuates a higher-harmonic-wave signal and which carries out the following between a diplexer and a switching circuit or between the diplexer and the antenna terminal, in order to control the amount of harmonic generations generated in the multi-band antenna switching circuit which used the PIN diode and the GaAs switch. Moreover, in this invention, in order to prevent the static electricity destruction generated in the multi-band antenna switching circuit which used the GaAs switch and the PIN diode, the high-pass filter which carries out the following is inserted between a diplexer and an antenna terminal.

[0016] The diplexer which separates spectrally the signal with which the passbands where this invention was connected to the antenna terminal differ, The 1st switching circuit which switches the signal by the side of the low frequency separated spectrally by said diplexer to two or more transceiver terminals, The low pass filter which has the 2nd switching circuit which switches the signal by the side of the high frequency separated spectrally by said diplexer to two or more transceiver terminals, and was connected to the transmitting path between said diplexer, 1st switching circuit, and transmitting terminals, It has the low pass filter connected to the transmitting path between said diplexer, 2nd switching circuit, and transmitting terminals. It is the multi-band antenna switching circuit characterized by connecting either [at least] between said diplexer and said 1st switching circuit or between said diplexer and said 2nd switching circuit through a notch filter.

[0017] Moreover, the diplexer which separates spectrally the signal with which the passbands connected to the antenna terminal differ, The 1st switching circuit which switches the signal by the side of the low frequency separated spectrally by said diplexer to the 1st transmitting terminal and the 1st receiving terminal, The signal by the side of the high frequency separated spectrally by said diplexer The 2nd

transmitting terminal, The 1st low pass filter which has the 2nd switching circuit switched to the 2nd receiving terminal and the 3rd transceiver terminal, and was connected to the transmitting path between said diplexer and 1st switching circuit, and the 1st transmitting terminal, It has the 2nd low pass filter connected to the transmitting path between said diplexer and 2nd switching circuit, and the 2nd transmitting terminal. It is the multi-band antenna switching circuit characterized by connecting between said diplexer and said 2nd switching circuit through a notch filter. At this time, it is a desirable configuration to connect a duplexer to said 3rd transceiver terminal.

[0018] The diplexer into which following this invention separates spectrally the signal with which passbands differ, and the 1st switching circuit which switches the signal by the side of the low frequency into which it was separated spectrally by said diplexer to two or more transceiver terminals, The low pass filter which has the 2nd switching circuit which switches the signal by the side of the high frequency separated spectrally by said diplexer to two or more transceiver terminals, and was connected to the transmitting path between said diplexer, 1st switching circuit, and transmitting terminals, It is the multi-band antenna switching circuit characterized by having the low pass filter connected to the transmitting path between said diplexer, 2nd switching circuit, and transmitting terminals, and connecting a notch filter between said diplexers and antenna terminals.

[0019] Moreover, the diplexer which separates spectrally the signal with which passbands differ and the 1st switching circuit which switches the signal by the side of the low frequency separated spectrally by said diplexer to the 1st transmitting terminal and the 1st receiving terminal, The signal by the side of the high frequency separated spectrally by said diplexer The 2nd transmitting terminal, The 1st low pass filter which has the 2nd switching circuit switched to the 2nd receiving terminal and the 3rd transceiver terminal, and was connected to the transmitting path between said diplexer and 1st switching circuit, and the 1st transmitting terminal, It is the multi-band antenna switching circuit characterized by having the 2nd low pass filter connected to the transmitting path between said diplexer and 2nd switching circuit, and the 2nd transmitting terminal, and connecting a notch filter between said diplexers and antenna terminals. At this time, it is a desirable configuration to connect a duplexer to said 3rd transceiver terminal.

[0020] The 1st inductor which has an input terminal and an output terminal and was connected above between said input terminals and glands by this invention, The 1st capacity connected between said input

terminals and said output terminals, the 2nd inductor connected to said output terminal, And it is desirable to prepare the high-pass filter which consists of the 2nd capacity connected in this the 2nd inductor and gland between said diplexers and antenna terminals. At this time, the parallel resonant circuit which consists of the 3rd inductor and 3rd capacity may be inserted between the 2nd inductor of said high-pass filter, and said output terminal.

[0021] Moreover, this invention is multi-band antenna switch laminating module composite part characterized by carrying chips, such as a switching device which builds a part of transmission line which constitutes the above-mentioned multi-band antenna switching circuit, and capacity in a laminated circuit board, and constitutes said a part of multi-band antenna switching circuit and resistance, capacity, and an inductor, on a laminated circuit board. Moreover, this invention is a communication device characterized by using the above-mentioned multi-band antenna switching circuit or multi-band antenna switch laminating module composite part.

[0022]

[Embodiment of the Invention] The multi-band antenna switching circuit of this invention inserts a notch filter between a diplexer and a switching circuit or between a diplexer and an antenna terminal. This notch filter is what was set up so that it might have an attenuation pole in the frequency of the higher-harmonic sending signal inputted into the transmitting terminal of each switching circuit, for example, when a sending signal is a W-CDMA sending signal (1920MHz - 1980MHz), it is taken as the notch filter which has an attenuation pole in one twice or 3 times the frequency of a W-CDMA sending signal of this. Since the harmonic distortion which this generated in the switching circuit is intercepted by the notch filter, the higher-harmonic yield emitted from an antenna is controlled. Adjustment of the whole circuit may change with locations which insert a notch filter here. For this reason, it is necessary to choose suitably the direction which can take the whole adjustment between a diplexer and a switching circuit or among between a diplexer and an antenna terminal. In addition, the low pass filter connected to the transmitting path between a diplexer, a switching circuit, and a transmitting terminal serves to control the higher-harmonic yield generated with the power amplification which amplifies a sending signal. Therefore, control of a higher-harmonic yield is further strengthened with the path in which both the above-mentioned notch filter and the low pass filter were inserted.

[0023] Moreover, according to another multi-band antenna switching

circuit, in addition to the 1st [, such as GSM and DCS,] and 2nd transceiver terminal, the common terminal for the 3rd transmission and reception corresponding to systems, such as W-CDMA, is obtained. By connecting the duplexer Dup which separates a sending signal and an input signal spectrally into this transceiver common terminal using the frequency difference of a transceiver signal, the multi-band antenna switching circuit corresponding to the system of GSM systems, such as GSM and DCS, and the system of a W-CDMA system is obtained. That is, the system of a GSM system is a TDMA method (Time Division Multiple Access: time division multiple access), and the system of a W-CDMA system is a CDMA method (Code Division Multiple Access: code division multiple access) as the name suggests. For this reason, the multi-band antenna switching circuit of this invention serves as multimode correspondence. [0024] Furthermore, in the multi-band antenna switching circuit of this invention, the high-pass filter is inserted between a diplexer and an antenna terminal at least. An example of the equal circuit is shown in drawing 12 . This high-pass filter misses the surge voltage by the electrostatic discharge to a gland side with the 1st inductor L1 and 1st capacity C1. While absorbing the electrostatic surge in a resonance frequency band to a gland effectively by the series resonant circuit which consists of the 2nd capacity C2 furthermore connected in the 2nd inductor L2 and gland Adjustment in the broadband to a 900MHz band - 1.8GHz band can be taken by adjusting the 1st inductor L1, the 1st capacity C1, the 2nd inductor L2, and the constant value of the 2nd capacity C2.

[0025] Moreover, since the multi-band antenna switch laminating module composite part of this invention contains the transmission line of the diplexer which constitutes a multi-band antenna switching circuit, and a switching circuit, and a part of capacity in a laminated circuit board and unifies, wiring of a diplexer and a switching circuit is also formed in the front face or the interior of a laminated circuit board, and it can reduce loss by wiring, and it becomes easy to adjustment adjust it between both. On the other hand, small and cheap multi-band antenna switch laminating module composite part is obtained by carrying chips, such as a switching device which constitutes a part of multi-band antenna switching circuit, resistance, capacity, and an inductor, on a laminated circuit board. Moreover, by combining the multi-band antenna switch laminating module composite part and the duplexer of this invention, it can respond also to a switch of transmission and reception of W-CDMA, and the multi-band antenna switching circuit of the multimode which suited the cellular-phone terminal also corresponding to the

multiple access from which a GSM system and a CDMA system differ can be built. The communication device using these multi-band antenna switching circuits or multi-band antenna switch laminating module composite part serves as a miniaturization and low-power specification of equipment.

[0026] From the above thing, a communication device can attain protection of the static electricity destruction of RF components, such as control of the amount of harmonic generations in power amplification, and the amount of harmonic generations in a switching circuit, a GaAs switch, and a PIN diode, and miniaturization, low-cost-izing, and low-power-ization in the multi-band antenna switching circuit of this invention, and a multi-band antenna switch laminating module composite part list.

[0027] Hereafter, the multi-band antenna switching circuit concerning this invention and the operation gestalt of multi-band antenna switch laminating module composite part are explained with reference to a drawing.

(Example 1) The block diagram of EGSM and DCS which are one example of this invention, and the triple band antenna switching circuit corresponding to W-CDMA is shown in drawing 1. Diplexer Dip separates spectrally the signal from the antenna of the 1710MHz - 2170MHz band of the signal of the 880MHz - 960MHz band of an EGSM system (transmit frequencies: 880-915MHz, received frequency: 925-960MHz), a DCS system (transmit frequencies: 1710-1785MHz, received frequency: 1805-1880MHz), and a W-CDMA system (transmit frequencies: 1920-1980MHz, received frequency: 2110-2170MHz). A switching circuit SW1 is the transmitting terminal EGSM about the signal of the EGSM system separated spectrally by Diplexer Dip. Tx and receiving terminal EGSM It switches to Rx. A switching circuit SW2 is the transmitting terminal DCS about the signal of the DCS system separated spectrally by Diplexer Dip, and a W-CDMA system. Tx, receiving terminal DCS It switches to Rx and transceiver terminal W-CDMA. In order that the 1st low pass filter LPF 1 may control the high order harmonic distortion contained in the sending signal inputted from the power amplification by the side of EGSM, an EGSM sending signal is passed and the filter of a property which fully decreases a sending signal twice [more than] the frequency of EGSM is used. Similarly, in order that the 2nd low pass filter LPF 2 may control the high order harmonic distortion contained in the sending signal inputted from the power amplification by the side of DCS, a DCS sending signal is passed and the filter of a property which fully decreases a sending signal twice [more than] the frequency of DCS is used. Therefore, the harmonic distortion generated with power amplification is

reduced with the 1st and 2nd low pass filter LPF1 and LPF2. Furthermore, the notch filter which has an attenuation pole in one twice or 3 times the frequency of a W-CDMA sending signal of this is used, and the notch filter NF is reducing the higher-harmonic yield from a switching circuit, in order to reduce the harmonic distortion generated with the 2nd high frequency switch SW2. The higher-harmonic yield emitted by these from Antenna ANT can be reduced. Moreover, although the switching circuits SW1 and SW2 here used the PIN diode, a GaAs switch can also be used besides such a diode switch circuit. Since the switching circuit which generally used the PIN diode has the merit that a circuit can be built by low cost as compared with a GaAs switch and a GaAs switch has conversely the merit that low-power-ization is attained as compared with the switching circuit which used the PIN diode, it is desirable to choose so that these descriptions may be employed efficiently.

[0028] An example of the concrete equal circuit of this example was shown in drawing 2. Here, the relation of EGSM in this example, DCS, and an each mode of operation of W-CDMA and a control power source is as having been shown in Table 1. Diplexer Dip is constituted by the transmission lines L1-L4 and capacity C1-C4. As for the transmission line L2 and capacity C1, it is desirable to design so that a series resonant circuit may be formed and it may have resonance frequency in DCS and a W-CDMA band. The attenuation pole was united with 1.9GHz in this example. Moreover, as for the transmission line L4 and capacity C3, it is desirable to design so that a series resonant circuit may be formed and it may have resonance frequency in an EGSM band. The attenuation pole was united with 0.9GHz in this example. This circuit enables it to carry out spectral separation composition of the signal of an EGSM system, and the signal of a DCS system and a W-CDMA system. As for the transmission lines L1 and L3, it is desirable for the frequency of the signal of a DCS system and a W-CDMA system to set it as a certain amount of die length so that it may become a high impedance. This stops easily being able to transmit the signal of a DCS system and a W-CDMA system to the path of an EGSM system. Conversely, as for capacity C2 and C4, it is desirable for the frequency of the signal of an EGSM system to be set as comparatively small capacity value so that it may become a high impedance. This stops easily being able to transmit the signal of an EGSM system to the path of a DCS/WCDMA system.

[0029] The 1st switching circuit SW1 is constituted by capacity C5 and C6, the transmission line L5, L6, PIN diodes D1 and D2, and resistance R1. The transmission line L5 and L6 set up the die length of the transmission line so that it may become $\lambda/4$ resonator in the

transmit-frequencies band of EGSM. However, the choke coil of extent whose grand level is visible to opening (high impedance condition) in the transmit frequencies of EGSM can also be substituted for the transmission line L5. In this case, an inductance value has desirable 10 – 100nH extent. Resistance R1 determines the current to which the control power source VC 1 flows to the 1st and 2nd diode D1 and D2 in a High condition. 100ohm-200ohm were used in this example. Capacity C5 and C6 is required because of DC cut of a control power source. Since parasitism inductances, such as a connection wire, exist in PIN diode D2 when the control power source VC 1 is High, series resonance is carried out to capacity C6 so that this may be negated. The capacity value of capacity C6 is set up suitably. By the above, when the control power source VC 1 is High, the 1st and 2nd diode D1 and D2 serves as [both] ON, the node of the 2nd diode D2 and transmission-line L6 serves as a grand level, and the impedance of the opposite side of transmission-line L6 which is $\lambda/4$ resonator serves as infinity. Therefore, when the control power source VC 1 is High, it is the diplexer Dip-EGSM receiving terminal EGSM. At the path between Rx(es), it cannot pass but a signal is the diplexer Dip-EGSM transmitting terminal EGSM. In the path between Tx(es), it becomes easy to pass a signal. On the other hand, when the control power source VC 1 is Low, the 1st diode D1 also serves as OFF, and it is the diplexer Dip-EGSM transmitting terminal EGSM. Since a signal cannot be passed and the 2nd diode D2 is also OFF in the path between Tx(es), it is the diplexer Dip-EGSM receiving terminal EGSM. In the path between Rx(es), it becomes easy to pass a signal. By the above configuration, a switch of transmission and reception of an EGSM signal is attained.

[0030] The 2nd switching circuit SW2 is constituted by capacity C7-C10, the transmission lines L7-L10, PIN diodes D3-D6, and resistance R2 and R3. The transmission lines L7-L10 set up the die length of the transmission line so that it may become $\lambda/4$ resonator in the frequency of the signal of DCS – W-CDMA. However, in the transmit frequencies of DCS, the choke coil of extent whose grand level is visible to opening (high impedance condition) in the transmit frequencies of W-CDMA can also be substituted for the transmission lines L7 and L9, respectively. In this case, an inductance value has desirable 5 – 60nH extent. Resistance R2 determines the current to which the control power source VC 2 flows to the 3rd and 4th diode D3 and D4 in a High condition. 100ohm-200ohm were used in this example. Resistance R3 determines the current to which the control power source VC 3 flows to the 5th and 6th diode D5 and D6 in a High condition. 100ohm-2kohm was

used in this example. Capacity C7, C8, and C10 is required because of DC cut of a control power source. Moreover, since parasitism inductances, such as a connection wire, exist in PIN diode D4 when the control power source VC 2 is High, the capacity value of capacity C7 is set up so that series resonance may be carried out to capacity C7. By the above, when the control power source VC 2 is High, the 3rd and 4th diode D3 and D4 serves as [both] ON, the node of the 4th diode D4 and the transmission line L8 serves as a grand level, and the impedance of the opposite side of the transmission line L8 which is $\lambda/4$ resonator serves as infinity. Therefore, when the control power source VC 2 is High, it is the diplexer Dip-DCS receiving terminal DCS. At the path between Rx and Diplexer Dip - W-CDMA transceiver terminal W-CDMA, it cannot pass but a signal is the diplexer Dip-DCS transmitting terminal DCS. In the path between Tx(es), it becomes easy to pass a signal. On the other hand, when the control terminal VC 2 is Low, the 3rd diode D3 also serves as OFF, and it is the diplexer Dip-DCS transmitting terminal DCS. At the path between Tx(es), since it cannot pass and the 4th diode D4 is also OFF, a signal is the diplexer Dip-DCS receiving terminal DCS. In the path between Rx and Diplexer Dip - a W-CDMA transceiver terminal, it becomes easy to pass a signal.

[0031] Moreover, since parasitism inductances, such as a connection wire, exist in PIN diode D6 when the control terminal VC 3 is High, the capacity value of capacity C10 is set up so that series resonance may be carried out to capacity C10. When the control terminal VC 3 is High by this, the 5th and 6th diode D5 and D6 serves as [both] ON, the node of the 6th diode D6 and the transmission line L10 serves as a grand level, and the impedance of the opposite side of the transmission line L10 which is $\lambda/4$ resonator serves as infinity. Therefore, since a signal cannot be passed for the path between W-CDMA transceiver terminals and the 6th diode D6 is also OFF when the control terminal VC 3 is High, it is the DCS receiving terminal DCS. In the path between Rx(es), it becomes easy to pass a signal. Conversely, when the control terminal VC 3 is Low, the 5th diode D5 also serves as OFF, and it is the DCS receiving terminal DCS. A signal cannot be passed for the path between Rx(es), but it becomes easy to pass a signal in the path between W-CDMA transceiver terminal W-CDMA. When the control terminal VC 2 is High by the above configuration, it is the DCS transmitting terminal DCS. When the control terminals VC2 and VC3 are Low and High in Tx, respectively, it is the DCS receiving terminal DCS. To Rx, when the control terminal VC 2 and the control terminal VC 3 are Low(s), the switch to W-CDMA transceiver terminal W-CDMA is attained.

[0032] The 1st low pass filter LPF 1 is a low pass filter of pi mold which consists of the transmission line L11 and capacity C11-C13. L11 and C11 constitute a parallel resonant circuit here, and the resonance frequency is set to one twice or 3 times the frequency of the transmit frequencies of EGSM of this. In this example, it was set as 3 times as many 2.7GHz as this. The harmonic distortion contained in the sending signal by the side of EGSM inputted from power amplification by the above configuration is removable. Although the 1st low pass filter LPF 1 is arranged in drawing 2 between the 1st diode D1 of the 1st high frequency switch SW1, and the transmission line L5, this may be arranged between Diplexer Dip and the 1st high frequency switch SW1, and they are said transmission line L5 and the EGSM transmitting terminal EGSM. You may arrange between Tx(es). If the capacity linked to the gland of said 1st low pass filter LPF 1 is arranged to the transmission line L5 and juxtaposition, a parallel resonant circuit will be constituted, and the track length of the transmission line L5 can be short constituted from $\lambda/4$, and the inductance value of a choke coil can be made small.

[0033] The 2nd low pass filter LPF 2 is a low pass filter of pi mold which consists of the transmission line L12 and capacity C14-C16. The transmission line L12 and capacity C14 constitute a parallel resonant circuit, and set the resonance frequency to one twice or 3 times the frequency of DCS transmit frequencies of this here. In this example, it was set as twice as many 3.6GHz as this. The harmonic distortion contained in the sending signal by the side of DCS inputted from power amplification by the above configuration is removable. Like [the 2nd low pass filter LPF 2] the 1st low pass filter LPF 1, you may arrange between Diplexer Dip and the 2nd high frequency switch SW2, and they are said transmission line L7 and the DCS transmitting terminal DCS. You may arrange between Tx(es). In the example of drawing 2 , the 1st and 2nd low pass filter LPF1 and LPF2 is constituted between diode D1 and the transmission line L5 and between diode D3 and the transmission line L7, and is prepared in the switching circuit. Although this is desirable on a circuit design, it is not indispensable. What is necessary is just to have prepared the low pass filter in some location of the transmitting path between the diplexer - transmitting terminals which a sending signal passes.

[0034] The notch filter NF connected between Diplexer Dip and the 2nd switching circuit SW2 consists of the transmission line L13 and capacity C17. The transmission line L13 and capacity C17 constitute a parallel resonant circuit, and set the resonance frequency to one twice or 3 times the frequency of W-CDMA transmit frequencies of this here. In this

example, it was set as twice as many 3.9GHz as this. In W-CDMA mode, the control power source VC 2 and the control power source VC 3 serve as Low, and it will be in the condition that the diodes D3-D6 of an OFF condition were connected to the path of W-CDMA. Therefore, an input of the WCDMA sending signal of high power generates a bigger harmonic distortion than the nonlinearity of diode. However, in this example, since harmonic distortion is removed by the notch filter NF connected with Diplexer Dip between the high frequency switches SW2, the higher-harmonic yield from an antenna can be controlled.

[0035] Furthermore, since an attenuation pole is located to transmit frequencies twice the frequency of DCS being 3.5GHz in the place where the resonance frequency of a notch filter NF is comparatively as near as 3.9GHz, 2 double higher-harmonic yield of the transmit frequencies of DCS can also be controlled to coincidence. The property comparison with the circuit of this invention shown in Table 2 at the circuit and drawing 2 by the conventional technique of drawing 19 was shown. In this example, the improvement effect of 15 or more dBcs was acquired [yield / the twice of the transmit frequencies of the twice of the transmit frequencies of DCS and a 3 time higher-harmonic yield, and W-CDMA, and / 3 time higher-harmonic / the conventional technique].

[0036]

[Table 2]

[0037] In addition, the notch filter NF of drawing 1 can also realize series resonance of the transmission line like drawing 6 , the transmission line shown not only in the parallel resonant circuit of capacity but in drawing 7 $R > 7$, and capacity. Although the parallel resonant circuit was applied due to matching, the transmission line is not added for the direction of a series resonant circuit to the transit route of the signal of a passband by the serial, and there is little degradation of the insertion loss accompanying resistance loss, and it can be managed with this example.

[0038] (Example 2) Drawing 3 shows the block diagram of EGSM and DCS which are other one example of this invention, and the antenna switching circuit corresponding to W-CDMA. In addition to the circuit of an example 1, in this example, the 1st notch filter NF 1 is inserted between Diplexer Dip and the 1st switching circuit SW1. NF1 can use the parallel resonant circuit and/or series resonant circuit which were shown, respectively for drawing 6 and drawing 7 . In this case, as for resonance frequency, it is desirable to set to one twice or 3 times the

frequency of the transmit frequencies of EGSM of this. Since a notch filter NF 1 removes the harmonic distortion generated with the 1st high frequency switch SW1 by this example, the higher-harmonic yield from an antenna can be controlled further.

[0039] (Example 3) Drawing 4 shows the block diagram of EGSM and DCS which are other one example of this invention, and the antenna switching circuit corresponding to W-CDMA. In addition to the conventional circuit of drawing 1818, in this example, it is circuitry which inserted the notch filter NF between the antenna terminal ANT and Diplexer Dip. The 1st and 2nd switching circuit SW1 and SW2 here can also use the GaAs switch which is called SPDT (Single Pole Dual Throw) in the 1st switching circuit SW1, and is called SP3T (Single Pole 3 Throw) in SW2 other than the switching circuit which used the PIN diode. Generally a GaAs switch has the merit that low-power-ization is attained as compared with the switching circuit which used the PIN diode. A notch filter NF can use the parallel resonant circuit or series resonant circuit shown, respectively for drawing 6 and drawing 7. In this case, as for resonance frequency, it is desirable to set to one twice or 3 times the frequency of the transmit frequencies of W-CDMA of this. Since a notch filter NF removes the harmonic distortion of the W-CDMA signal generated with the 2nd high frequency switch SW2 by this example, the higher-harmonic yield from an antenna can be controlled.

[0040] Moreover, when the resonance frequency of the notch filter NF of this example is set to transmit frequencies (3.9GHz) twice the frequency of W-CDMA, an attenuation pole can be comparatively established in near with transmit frequencies (3.6GHz) twice the frequency of DCS, and transmit frequencies (3.4GHz) 4 times the frequency of EGSM. For this reason, it becomes possible to control transmit frequencies the twice of W-CDMA transmit frequencies, the twice of DCS transmit frequencies, and 4 times the high order higher-harmonic yield of EGSM to coincidence. Furthermore, it is also possible to use the adjustable notch filter which can control the attenuation pole which included variable capacity, PIN diodes, etc., such as varactor diode, in the notch filter NF of this example with an external signal. Since adjustment in EGSM, DCS, and the optimal frequency for the mode of operation of each W-CDMA is attained in the attenuation pole of a notch filter by this, it becomes possible to control a higher-harmonic yield to the minimum.

[0041] (Example 4) The block diagram of EGSM and DCS which are one example of this invention, and the antenna switching circuit corresponding to W-CDMA is shown in drawing 5. In addition to the circuit of an example 1, in this example, it is circuitry which

connected the duplexer Dup which switches the transceiver signal of W-CDMA to a W-CDMA transceiver terminal in frequency. In this case, Duplexer Dup can separate spectrally the transceiver signal of a W-CDMA band (1920MHz - 2170MHz) on the frequency of a sending signal and an input signal, and can switch transmission and reception of W-CDMA. That is, when SW2 is connected to W-CDMA of a lower limit, a switch of transmission and reception of W-CDMA becomes possible at Dup, and transmission and reception of EGSM or DCS are chosen in the other connection. The multi-band antenna switching circuit which suited the cellular-phone terminal also corresponding to the system by which a TDMA system differs from a CDMA system by this can be built.

[0042] Next, it cannot be overemphasized that it is desirable to take the measures of an electrostatic surge in the multi-band antenna switching circuit mentioned above. It is especially GaAs. In the switching circuit using FET, there is the whole surface of being weak, to the static electricity destruction compared with a PIN diode. The high-pass filter which copes with this is explained below. Drawing 12 is the representative circuit schematic showing one example of the high-pass filter. An inductor L1 is connected between an input terminal P1 and a gland, capacity C1 is inserted between an input terminal P1 and an output terminal P2, and the series resonant circuit which consists of an inductor L2 and capacity C2 further is connected between the output terminal P2 and the gland. In this case, by choosing suitably the value of an inductor L1 and capacity C1, an electrostatic surge is missed to a gland and a high-pass filter which is transmitted by low loss about a RF signal is constituted. 50 or less nHs and capacity C1 have [an inductor L1] desirable 10pF or less here. Thereby, electrostatic surge about 200MHz or less can be missed to a gland. Moreover, the series resonant circuit which consists of an inductor L2 and capacity C2 sets up the value of an inductor L2 and capacity C2 so that it may be set up while the resonance frequency is 100MHz - 500MHz. In this case, 10pF or more and an inductor L2 have [capacity C2] 50 or less desirable nHs. Thereby, the electrostatic surge of the frequency before and behind resonance frequency can be missed to a gland. The surge effectiveness around 200MHz or less and 100MHz - 500MHz can be compounded by the above, electrostatic surge about 500MHz [which poses a problem by the electrostatic discharge] or less can fully be absorbed to a gland, and the cure against an electrostatic surge can be performed more efficiently.

[0043] Drawing 13 is other examples of the high-pass filter circuit for an electrostatic surge cure. In drawing, the configuration of inductors

L1 and L2 and capacity C1 and C2 is the same as what was shown in drawing 12 . Here, it differs in that the parallel resonant circuit which consists of capacity C3 and an inductor L3 is inserted between capacity C1 and an output terminal P2. This parallel resonant circuit serves to remove the higher-harmonic noise signal sent from an antenna by setting up so that it may function as a notch filter and may have an attenuation pole in a signal N times (N is the two or more natural numbers) the frequency of passing. Moreover, since capacity C3 and an inductor L3 also function as a part of matching circuit in addition to the inductors L1 and L2 and capacity C1 and C2 which constitute a high-pass filter, adjustment parts will increase in number and adjustment of adjustment of the whole circuit is attained more easily.

[0044] The case where the destruction by the electrostatic surge which may happen with an actual personal digital assistant contacts the antenna of a personal digital assistant where the body is charged is assumed. It is Human as an approach of reproducing this situation experimentally. Body Generally Model is used. It is known from this model that the surge wave from the body has a dominant frequency component to DC-300MHz. therefore -- as electrostatic surge cure components -- up to DC-300MHz -- removable -- in addition -- and it can be said that the high-pass filter which can transmit a RF signal by low loss is ideal. Then, the damping property to DC-2GHz was measured about the conventional cure circuit shown by the electrostatic surge cure circuit of drawing 12 of this invention, drawing 16 (a), and (b). A damping property is shown in drawing 1414 and a reflection property is shown in drawing 15 , respectively. As a property comparison, supposing the 900MHz band and the 1800MHz band, the signal to pass was set up so that reflection property V.S.W.R in each band might become 1.5 or less, as shown in drawing 15 . In the electrostatic surge cure circuit of drawing 16 (a) and (b), to being 5dB or less, the magnitude of attenuation in the frequency band 300MHz or less which poses a problem from the damping property of drawing 14 by the electrostatic discharge is 30dB or more, and has checked that the electrostatic surge cure circuit here could secure the a little more than (17 or more times) 25dB magnitude of attenuation (the electrostatic surge removal effectiveness) in the electrostatic surge cure circuit of drawing 12 of this invention.

[0045] (Example 5) Drawing 8 shows the block diagram of EGSM, DAMPS (transmit frequencies: 824-849MHz, received frequency:869-894MHz), DCS and PCS, and the antenna switching circuit corresponding to W-CDMA. The 1st switching circuit SW1 switches to the transmitting terminal of EGSM and DAMPS, the receiving terminal of EGSM, and the receiving terminal of

DAMPS. The 2nd switching circuit SW2 switches to the transmitting terminal of DCS and PCS, the receiving terminal of DCS, the receiving terminal of PCS, and the transceiver terminal of W-CDMA. As for a notch filter NF 2, it is desirable to set to one twice or 3 times the frequency of DCS, PCS, and the transmitting band of W-CDMA of this. In this example, the notch filter NF which has an attenuation pole in 3.7GHz as a twice as many frequency as this was adopted. This becomes possible in three transmitting modes of DCS/PCS/W-CDMA to control the higher-harmonic yield from an antenna to coincidence. As for a notch filter NF 1, it is desirable to set to one twice or 3 times the frequency of the transmitting band of EGSM and DAMPS of this. In this example, the notch filter NF which has an attenuation pole in 1.7GHz as a twice as many frequency as this was adopted. In addition, also with the switch which used the PIN diode, although SW1 and SW2 were possible, in this example, SP3T were used as SW1 and they used the GaAs switch of SP4T as SW2.

[0046] An electrostatic surge cure circuit is inserted between the antenna terminal ANT and Diplexer Dip, and absorbs to a gland the electrostatic surge inputted from the antenna. Although the inductor L3 shown within the dotted-line limit and the parallel resonant circuit which consists of capacity C3 are options When this parallel resonant circuit is prepared, by adjusting an attenuation pole to transmit frequencies (3420MHz - 3820MHz) twice the frequency of DCS and PCS Since coincidence can be made to decrease mostly transmit frequencies (3296MHz - 3396MHz) 4 times the frequency [transmit frequencies (3520MHz - 3660MHz) 4 times the frequency of EGSM, and] of DAMPS, Coincidence can be made to decrease 2 double wave magnitude of attenuation of DCS and PCS transmit frequencies, and the 4 time wave magnitude of attenuation of the sending signal of EGSMG/DAMPS. Moreover, since the inductor L3 and capacity C3 which constitute a parallel resonant circuit also have the function as a matching circuit, they are useful also as an object for matching adjustment of the whole antenna switch. By the above, circuits, such as SP3 T switch, SP4 T switch, power amplification connected to a transmitting terminal, and low noise amplifier connected to a receiving terminal, can be efficiently protected from an electrostatic surge.

[0047] Drawing 9 shows the example which inserted the electrostatic surge cure circuit in EGSM of drawing 4 mentioned above, DCS, and the antenna switching circuit corresponding to W-CDMA. Although the electrostatic surge cure circuit of drawing 13 is inserted between the notch filters NF and the antenna terminals ANT in drawing 4 , in this

example, the resonance frequency of the parallel resonant circuit which consists of an inductor L3 and capacity C3 is set to transmit frequencies (3.9GHz) twice the frequency of W-CDMA, and this is made into the notch filter NF. Therefore, an electrostatic surge 500MHz or less is coped with in the circuit which consists of an inductor L1, capacity C1, and an inductor L2 and capacity C2, and it is made to serve a double purpose as a notch filter of a GHz band in the parallel resonant circuit of an inductor L3 and capacity C3. An electrostatic surge cure circuit can be inserted in other examples. However, although the above-mentioned example has described the electrostatic surge cure circuit supposing the case where it connects with the antenna top, it is possible for this electrostatic surge cure circuit to have the description referred to as to be able to take adjustment by the wide band enough to 900MHz - 2GHz, and to insert not only in the antenna top but in two or more locations. For example, you may insert suitably between Diplexer Dip, between notch filters NF and Diplexer Dip, the high frequency switch SW during the high frequency switch SW, the high frequency switch SW between low pass filters LPF, and Duplexer Dup, between Diplexer Dip and the surface acoustic wave filter SAW, etc.

[0048] Next, a part of transmission line which constitutes the diplexer in this invention, a switching circuit, a low pass filter, and a notch filter, and capacity are built in a dielectric laminated circuit board, and small and cheap multi-band antenna switch laminating module composite part is obtained by carrying chips, such as switching devices, such as a PIN diode which constitutes a part of switching circuit, and a GaAs switch, and resistance, capacity, and an inductor, on a dielectric laminated circuit board.

[0049] Drawing 10 is drawing showing the green sheet and electrode pattern which constitute the layered product of the antenna switch laminating module composite part shown in the equal circuit of drawing 2. The laminating of the green sheets 1-12 is carried out to sequence from the top. The last sheet 13 is the rear face of a green sheet 12. The land electrode 16 for carrying the land electrode 14 and metal shielding (metal casing) for carrying diode, a chip resistor, and a chip capacitor is printed by the green sheet 1. Moreover, the beer hall electrode 15 (it expresses as with a circle [drawing bullet]) which connects the electrode patterns formed in a different green sheet is formed. The grand terminals 61-67, the antenna terminal 68, the EGSM transmitting terminal 69, the DCS transmitting terminal 70, the W-CDMA transceiver terminal 71, the DCS receiving terminal 72, the EGSM receiving terminal 73, and power supply terminals 74-76 are formed in

the sheet 13 (base of a green sheet 12). The Rhine electrode pattern which mainly serves as the transmission line is printed by green sheets 2, 3, 4, 9, and 10, and the electrode pattern for capacity which mainly forms capacity is printed by green sheets 5, 6, 7, 8, and 11. Moreover, the grand electrodes 17-19 are printed by green sheets 6, 8, and 12.

[0050] Below, correspondence with the equal circuit of drawing 2 is explained. In drawing 10, in the transmission line which constitutes Diplexer Dip, L3 are formed by L2, and 20 and 22 and 20-28 form L4 by 26 and 28 21, 23L1, and 25 and 27. 45-50 correspond to the electrode pattern for capacity which constitutes Diplexer Dip, and form 45 and 46C [1, 50, andC /3] 4, 49, andC [2, 47, and]C by 17 by 17 48. 29-34 form L6 by 34 as L533 in the transmission line which constitutes a switching circuit SW1 29, 30L11, and 31 and 32. 51-54 correspond to the electrode pattern for capacity which constitutes a switching circuit SW1, and form 51 and 52C [1354 andC /6] 12, 52, andC [11, 53, and]C by 18 by 18 18. In the transmission line which constitutes a switching circuit SW2, L9 are formed by L10, and 39 and 42 and 35-43 form L8 by 40 and 43 35, 36L12, 37L7, and 38 and 41. 55-59 correspond to the electrode pattern for capacity which constitutes a switching circuit SW2, and form 55 and 58C [7, 58, andC / 15, 59, andC /16] 10, 57, and 19C [14, 56, and]C by 17 by 18 19. The transmission line where 44 constitutes a notch filter NF, and 60 correspond to the electrode pattern for capacity which constitutes the notch circuit NF. Moreover, the through hole electrode 15 makes electric connection between each sheet.

[0051] The green sheet used by this example uses the ceramic dielectric material in which low-temperature baking of 950 degrees C or less is possible, and it used that whose sheet thickness is 40-200 micrometers so that it might be easy to form the transmission line and capacity. After carrying out the laminating of these ceramic green sheets 1-12 and printing the side-face electrode 77, the layered product of antenna switch laminating module composite part is obtained by calcinating at 950 degrees C. Furthermore, the antenna switch laminating module composite part shown in the equal circuit of drawing 2 is obtained by mounting diode 78, a chip resistor 79, and a chip capacitor 80 on a layered product, as shown in drawing 11.

[0052] (Other examples) Effectiveness with the same said of the case of the multi-band antenna switching circuit which combined PDC800 band (810-960MHz), a GPS band (1575. 42MHz), a PHS band (1895-1920MHz), a Bluetooth band (2400-2484MHz), CDMA2000 spread is expected to be in the U.S., TD-SCDMA spread is expected to be in China, etc. also besides having described above is expectable. Therefore, according to this

invention, the antenna switching circuit of multimode multi-bands, such as a dual band and 3 band which controlled the amount of harmonic generations and prevented the static electricity destruction, four bands, and five bands, is obtained. And these functions can be collected in a layered product, communication equipment, such as a cellular phone using such a layered product module, is small, and low-power-ization of it is attained.

[0053]

[Effect of the Invention] According to this invention, the amount of harmonic generations in power amplification and the amount of harmonic generations in a switching circuit can be controlled by inserting a notch filter between a diplexer and a switching circuit or between an antenna and a diplexer. Moreover, if an electrostatic surge cure circuit is used, the electrostatic surge from an antenna terminal will be missed to a gland, and an electrostatic surge will be absorbed to a wide range frequency band, and a static electricity destructive cure can be done more completely. Moreover, in order to build the transmission line of a diplexer and a switching circuit, and a part of capacity in a laminated circuit board and to unify, wiring with a diplexer and a switching circuit is also formed in the front face or the interior of a laminated circuit board, and loss by wiring is reduced, and the adjustment adjustment between both becomes easy. Furthermore, since chips, such as a switching device, resistance, capacity, and an inductor, are carried on a laminated circuit board, it becomes still smaller and cheap laminating module composite part. As compared with conventional equipment, a miniaturization and the low power of the communication device using these multi-band antenna switching circuits or multi-band antenna switch laminating module composite part become possible by the above.

[Translation done.]

* NOTICES *

JPO and NCIP are not responsible for any damages caused by the use of this translation.

1. This document has been translated by computer. So the translation may not reflect the original precisely.
2. **** shows the word which can not be translated.
3. In the drawings, any words are not translated.

DESCRIPTION OF DRAWINGS

[Brief Description of the Drawings]

[Drawing 1] It is the block diagram of EGSM and DCS concerning this invention, and the antenna switching circuit corresponding to W-CDMA.

[Drawing 2] It is the representative circuit schematic of EGSM and DCS concerning this invention, and the antenna switching circuit corresponding to W-CDMA.

[Drawing 3] It is other examples concerning this invention, and is the block diagram of EGSM, DCS, and the antenna switching circuit corresponding to W-CDMA.

[Drawing 4] It is other examples concerning this invention, and is the block diagram of EGSM, DCS, and the antenna switching circuit corresponding to W-CDMA.

[Drawing 5] It is other examples concerning this invention, and is the block diagram of EGSM, DCS, and the antenna switching circuit corresponding to W-CDMA.

[Drawing 6] It is an example of a notch filter circuit used for this invention.

[Drawing 7] It is an example of a notch filter circuit used for this invention.

[Drawing 8] It is other examples concerning this invention, and is drawing which established the electrostatic surge cure circuit in the block diagram of EGSM, DAMPS, DCS and PCS, and the antenna switching circuit corresponding to W-CDMA.

[Drawing 9] It is other examples concerning this invention, and is drawing which established the electrostatic surge cure circuit in the block diagram of EGSM, DCS, and the antenna switching circuit corresponding to W-CDMA.

[Drawing 10] It is drawing showing the electrode pattern of the green sheet which constitutes the layered product of the antenna switch composite part shown in the equal circuit of drawing 2 .

[Drawing 11] It is the perspective view of the antenna switch composite part shown in the equal circuit of drawing 2 .

[Drawing 12] It is the representative circuit schematic of the example of the high-pass filter for an electrostatic surge cure concerning this invention.

[Drawing 13] It is the representative circuit schematic of other high-pass filters for an electrostatic surge cure concerning this invention.

[Drawing 14] It is drawing showing the damping property of the

electrostatic surge cure circuit of this invention.

[Drawing 15] It is drawing showing the reflection property of the electrostatic surge cure circuit of this invention.

[Drawing 16] It is the representative circuit schematic showing the conventional electrostatic surge cure circuit.

[Drawing 17] It is drawing showing the operating point of a PIN diode.

[Drawing 18] It is the equal circuit of the conventional EGSM, DCS, and the antenna switching circuit corresponding to W-CDMA.

[Drawing 19] It is the block diagram of the conventional EGSM, DCS, and the antenna switching circuit corresponding to W-CDMA.

[Description of Notations]

ANT: The antenna Dip:duplexer LPF 1, the LPF2:low pass filters SW1 and SW2 : Switching circuit NF, NF1, the NF2:notch filter Dup:duplexers L, L1-L13 : The transmission line or Inductor C C1-C17: Capacity D1-D6: PIN diode R1-R3: Resistance VC1-VC3: Control power-source 1-12: Dielectric laminating sheet 13: Electrode pattern of base of antenna switch laminating components 14: Land electrode of loading components 15: Through hole electrode 16: Land electrode 17for metal shielding -19: Grand electrode 20-44: Rhine electrode 45-60: Capacity electrode 61-67: grand terminal 68: -- the antenna terminal 69:EGSM transmitting terminal 70:DCS transmitting terminal 71:W-CDMA transceiver terminal 72:DCS receiving terminal 73:EGSM receiving terminal 74 - 76: -- a power supply terminal -- 77:side-face electrode terminal 78:PIN diode 79:chip resistor 80: -- a chip capacitor

[Translation done.]

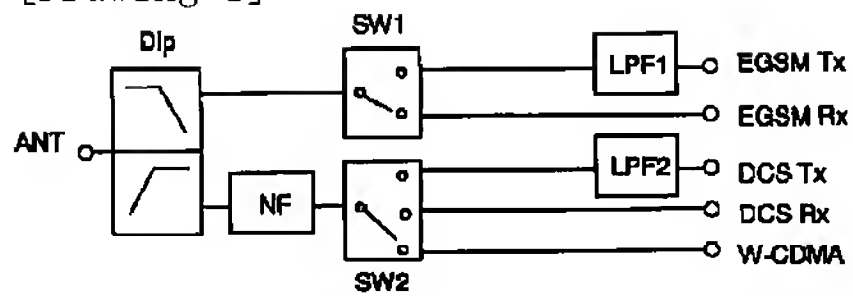
* NOTICES *

JPO and NCIP are not responsible for any damages caused by the use of this translation.

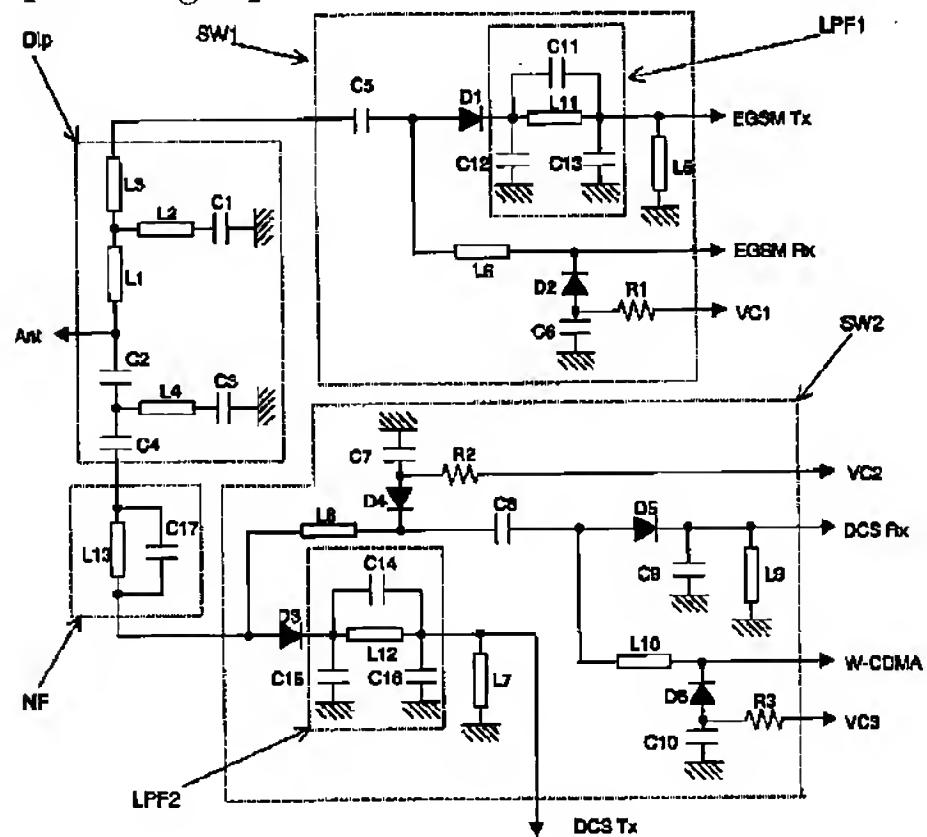
- 1.This document has been translated by computer. So the translation may not reflect the original precisely.
- 2.**** shows the word which can not be translated.
- 3.In the drawings, any words are not translated.

DRAWINGS

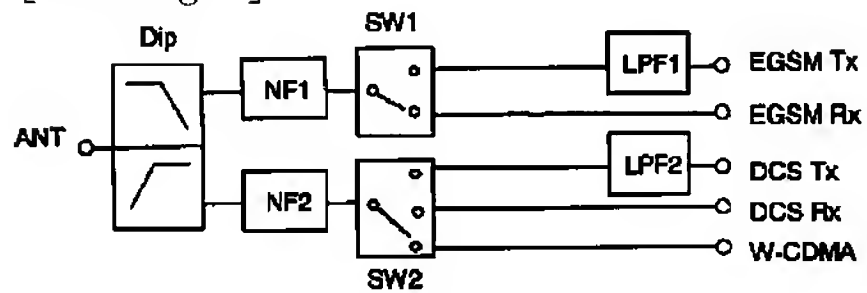
[Drawing 1]



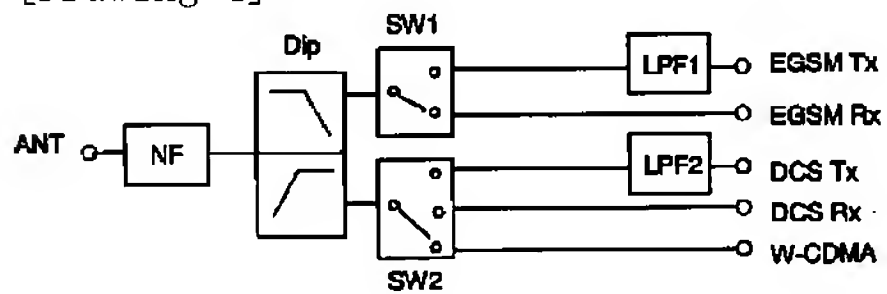
[Drawing 2]



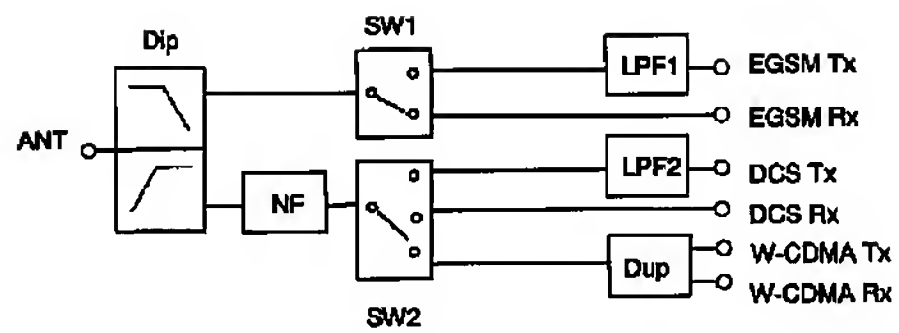
[Drawing 3]



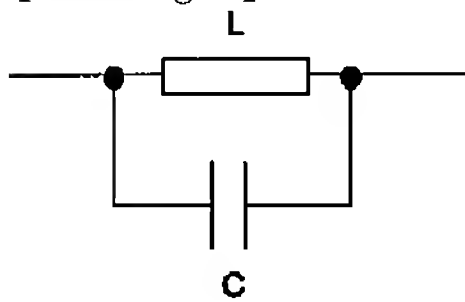
[Drawing 4]



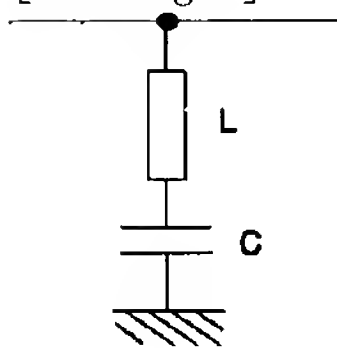
[Drawing 5]



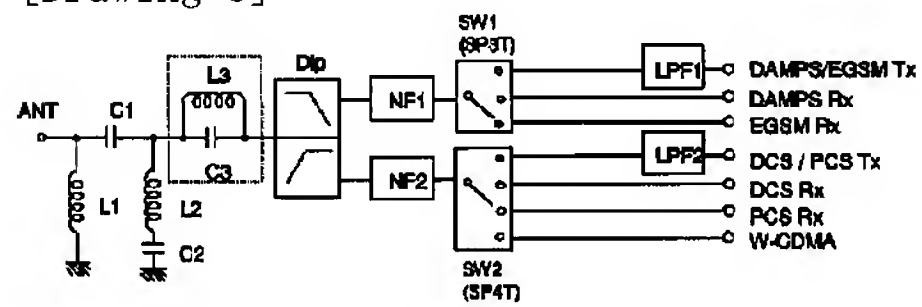
[Drawing 6]



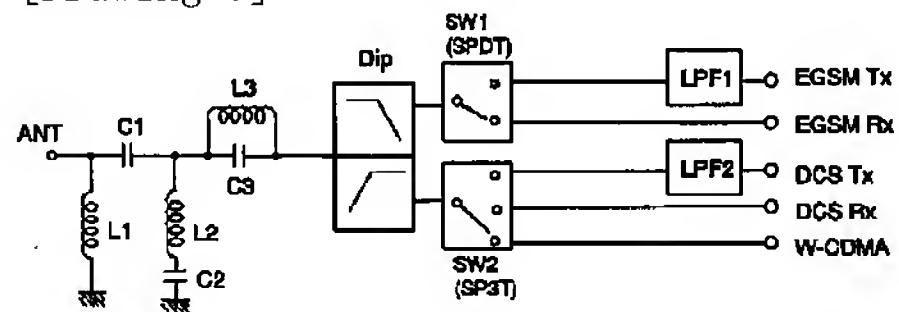
[Drawing 7]



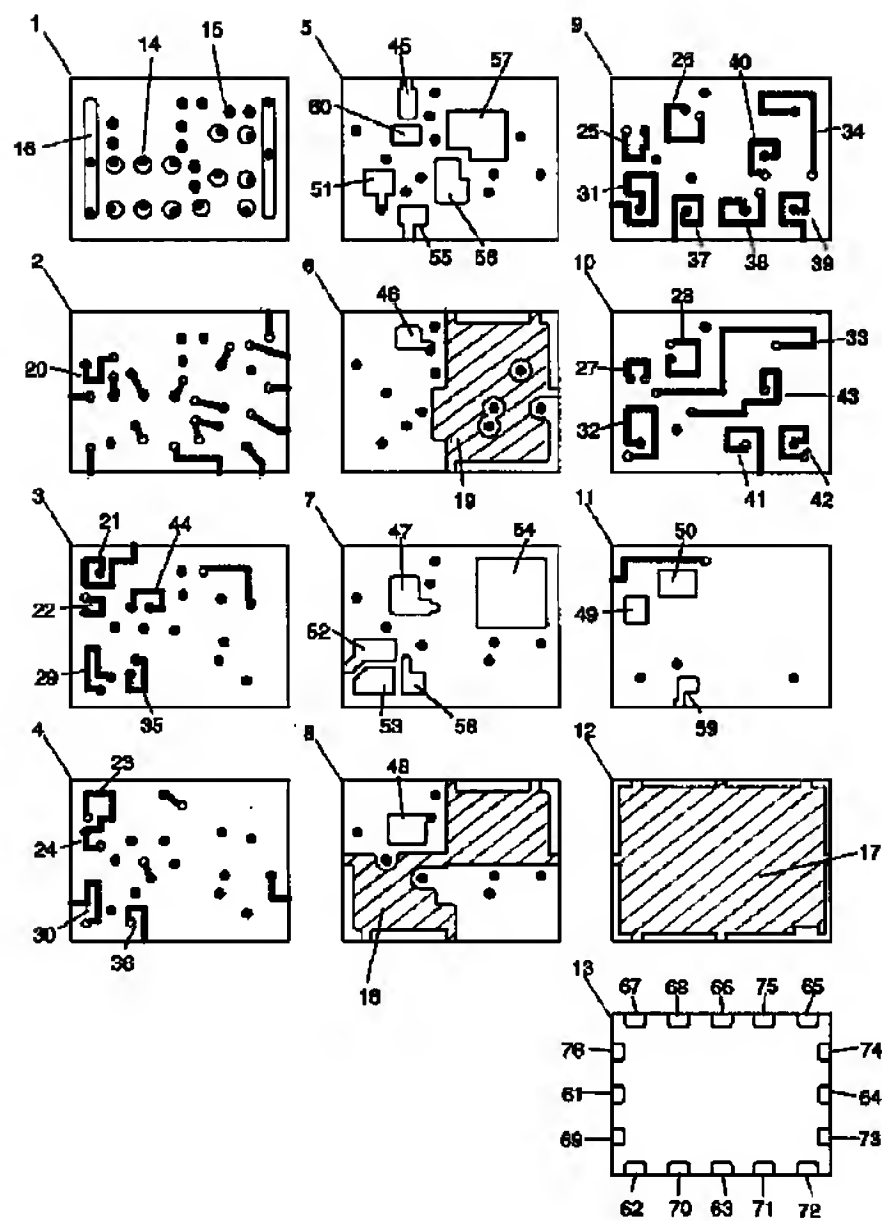
[Drawing 8]



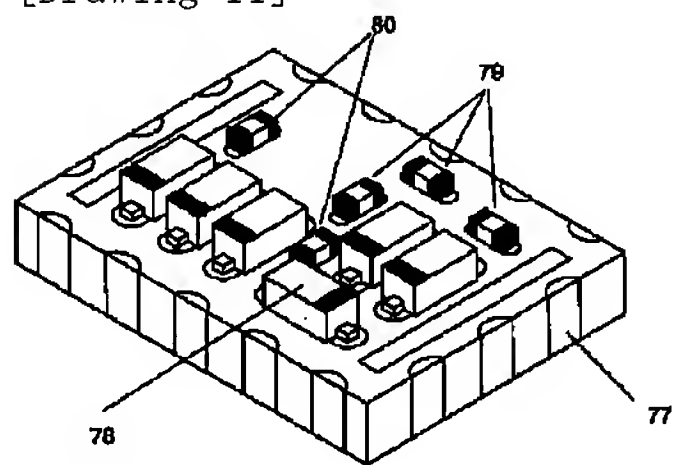
[Drawing 9]



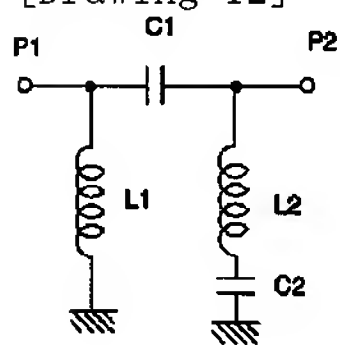
[Drawing 10]



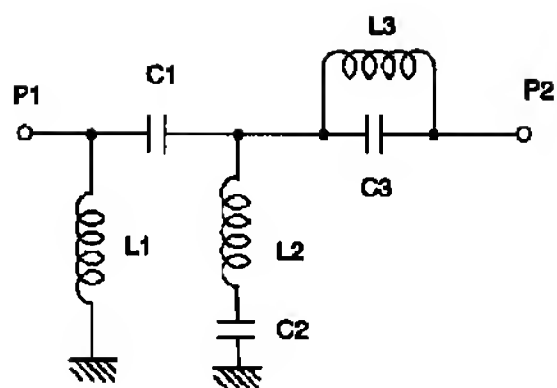
[Drawing 11]



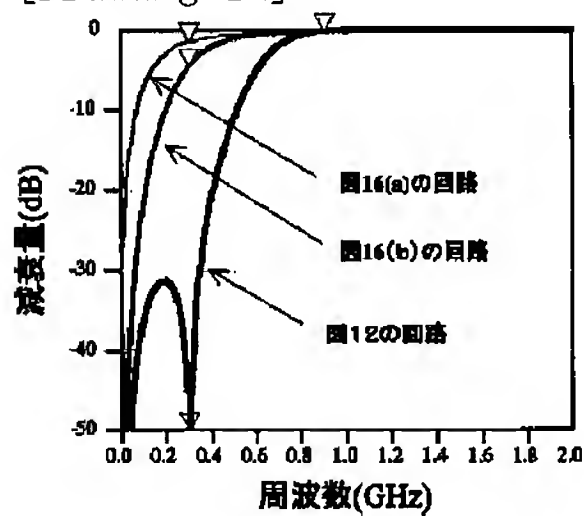
[Drawing 12]



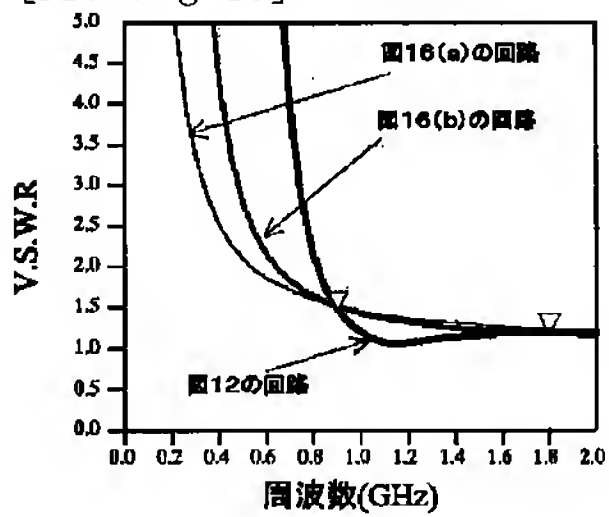
[Drawing 13]



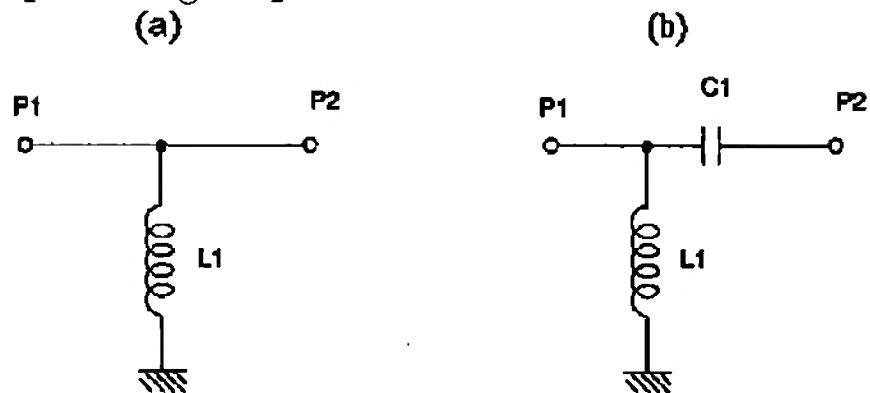
[Drawing 14]



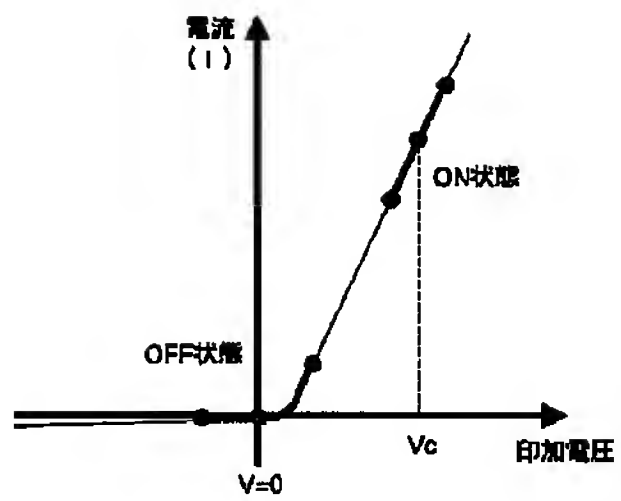
[Drawing 15]



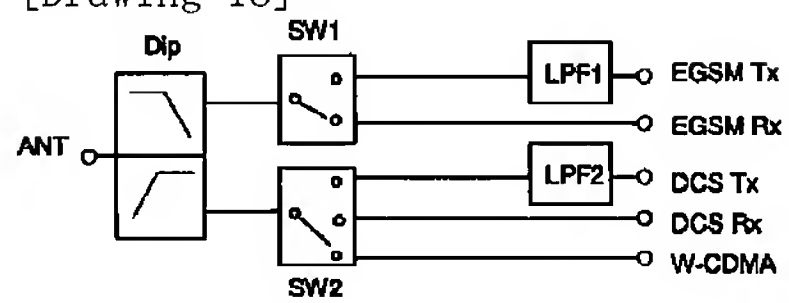
[Drawing 16]



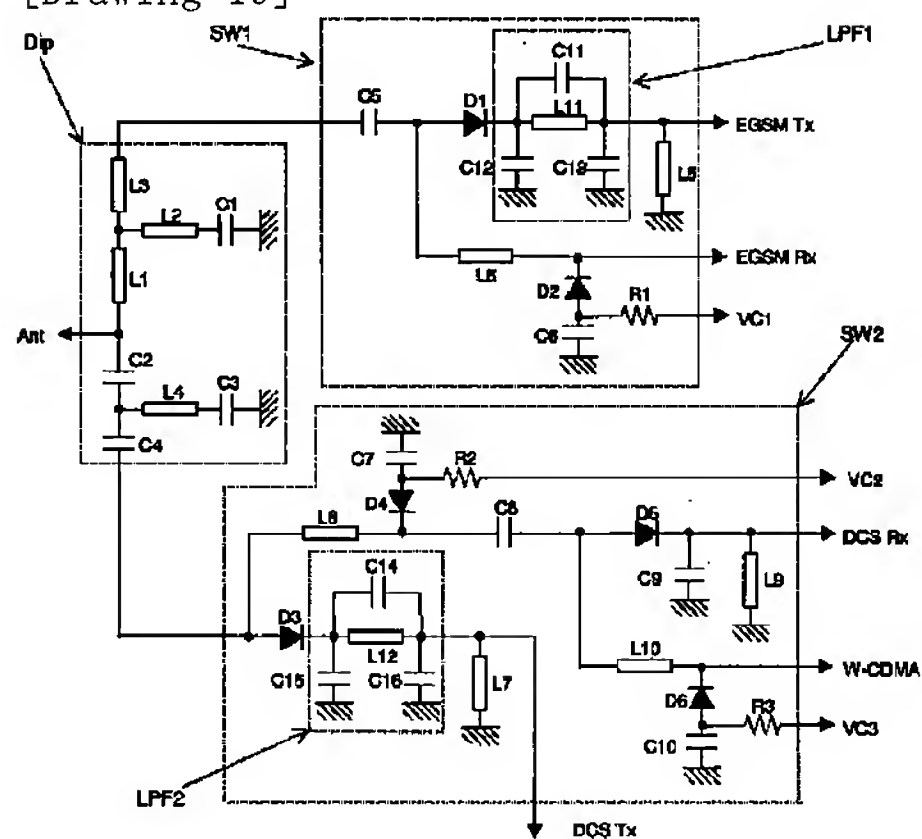
[Drawing 17]



[Drawing 18]



[Drawing 19]



[Translation done.]

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号
特開2003-133989
(P2003-133989A)

(43) 公開日 平成15年5月9日 (2003.5.9)

(51) Int.Cl.⁷

H 0 4 B 1/40

識別記号

F I

H 0 4 B 1/40

データベース*(参考)

5 K 0 1 1

審査請求 未請求 請求項の数 9 O L (全 14 頁)

(21) 出願番号 特願2002-228504(P2002-228504)

(22) 出願日 平成14年8月6日 (2002.8.6)

(31) 優先権主張番号 特願2001-244343(P2001-244343)

(32) 優先日 平成13年8月10日 (2001.8.10)

(33) 優先権主張国 日本 (J P)

(71) 出願人 000005083

日立金属株式会社

東京都港区芝浦一丁目2番1号

(72) 発明者 深町 啓介

埼玉県熊谷市三ヶ尻5200番地 日立金属株式会社先端エレクトロニクス研究所内

(72) 発明者 剣持 茂

埼玉県熊谷市三ヶ尻5200番地 日立金属株式会社先端エレクトロニクス研究所内

(72) 発明者 但井 裕之

鳥取県鳥取市南栄町70番地2号 日立金属株式会社鳥取工場内

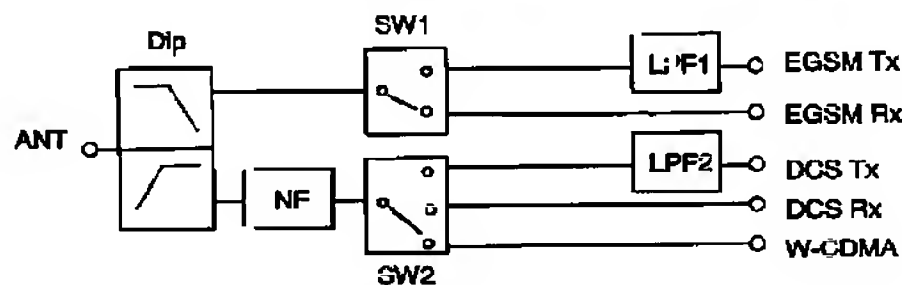
最終頁に続く

(54) 【発明の名称】 マルチバンドアンテナスイッチ回路及びマルチバンドアンテナスイッチ積層モジュール複合部品並びにこれを用いた通信装置

(57) 【要約】

【課題】 高調波発生量を抑制し静電破壊を防止した、マルチモードマルチバンド対応のアンテナスイッチ回路および、小型で安価なアンテナスイッチ積層部品を提供する。

【解決手段】 ダイプレクサとスイッチ回路の間またはアンテナとダイプレクサの間にノッチフィルタを挿入し、送信端子とスイッチ回路の間にローパスフィルタを挿入する。また、ハイパスフィルタから構成する静電サージ対策回路を挿入しても良い。ダイプレクサ、スイッチ回路、ローパスフィルタおよびノッチフィルタを構成する伝送線路および容量の一部を誘電体積層基板に内蔵し、スイッチ回路の一部を構成するPINダイオードやGaAsスイッチなどのスイッチ素子、および抵抗、容量、インダクタなどのチップ部品を誘電体積層基板上に搭載している。



【特許請求の範囲】

【請求項1】 アンテナ端子に接続された通過帯域の異なる信号を分波するダイプレクサと、前記ダイプレクサで分波された低周波数側の信号を複数の送受信端子へ切り換える第1のスイッチ回路と、前記ダイプレクサで分波された高周波数側の信号を複数の送受信端子へ切り換える第2のスイッチ回路を有し、前記ダイプレクサと第1のスイッチ回路と送信端子との間の送信経路に接続されたローパスフィルタと、前記ダイプレクサと第2のスイッチ回路と送信端子との間の送信経路に接続されたローパスフィルタとを有し、前記ダイプレクサと前記第1のスイッチ回路との間、あるいは前記ダイプレクサと前記第2のスイッチ回路との間の少なくとも一方がノッチフィルタを介して接続されたことを特徴とするマルチバンドアンテナスイッチ回路。

【請求項2】 アンテナ端子に接続された通過帯域の異なる信号を分波するダイプレクサと、前記ダイプレクサで分波された低周波数側の信号を第1の送信端子および第1の受信端子へ切り換える第1のスイッチ回路と、前記ダイプレクサで分波された高周波数側の信号を第2の送信端子、第2の受信端子、および第3の送受信端子へ切り換える第2のスイッチ回路を有し、前記ダイプレクサと第1のスイッチ回路と第1の送信端子との間の送信経路に接続された第1のローパスフィルタと、前記ダイプレクサと第2のスイッチ回路と第2の送信端子との間の送信経路に接続された第2のローパスフィルタとを有し、前記ダイプレクサと前記第2のスイッチ回路との間がノッチフィルタを介して接続されたことを特徴とするマルチバンドアンテナスイッチ回路。

【請求項3】 通過帯域の異なる信号を分波するダイプレクサと、前記ダイプレクサで分波された低周波数側の信号を複数の送受信端子へ切り換える第1のスイッチ回路と、前記ダイプレクサで分波された高周波数側の信号を複数の送受信端子へ切り換える第2のスイッチ回路を有し、前記ダイプレクサと第1のスイッチ回路と送信端子との間の送信経路に接続されたローパスフィルタと、前記ダイプレクサと第2のスイッチ回路と送信端子との間の送信経路に接続されたローパスフィルタとを有し、前記ダイプレクサとアンテナ端子との間にノッチフィルタが接続されたことを特徴とするマルチバンドアンテナスイッチ回路。

【請求項4】 通過帯域の異なる信号を分波するダイプレクサと、前記ダイプレクサで分波された低周波数側の信号を第1の送信端子および第1の受信端子へ切り換える第1のスイッチ回路と、前記ダイプレクサで分波された高周波数側の信号を第2の送信端子、第2の受信端子、および第3の送受信端子へ切り換える第2のスイッチ回路を有し、前記ダイプレクサと第1のスイッチ回路と第1の送信端子との間の送信経路に接続された第1のローパスフィルタと、前記ダイプレクサと第2のスイッ

チ回路と第2の送信端子との間の送信経路に接続された第2のローパスフィルタとを有し、前記ダイプレクサとアンテナ端子との間にノッチフィルタが接続されたことを特徴とするマルチバンドアンテナスイッチ回路。

【請求項5】 前記請求項2または4記載のマルチバンドアンテナスイッチ回路において、第3の送受信端子にデュプレクサを接続したことを特徴とするマルチバンドアンテナスイッチ回路。

【請求項6】 入力端子および出力端子を有し、前記入力端子とグランドとの間に接続された第1のインダクタ、前記入力端子と前記出力端子との間に接続された第1の容量、前記出力端子に接続された第2のインダクタ、およびこの第2のインダクタとグランドに接続された第2の容量とからなるハイパスフィルタを、少なくとも前記ダイプレクサとアンテナ端子との間に設けたことを特徴とする請求項1～5の何れかに記載のマルチバンドアンテナスイッチ回路。

【請求項7】 前記ハイパスフィルタの第2のインダクタと前記出力端子との間に第3のインダクタおよび第3の容量からなる並列共振回路を挿入したことを特徴とする請求項6記載のマルチバンドアンテナスイッチ回路。

【請求項8】 請求項1～7の何れかに記載のマルチバンドアンテナスイッチ回路を構成する伝送線路および容量の一部を積層基板に内蔵し、前記マルチバンドアンテナスイッチ回路の一部を構成するスイッチ素子、および抵抗、容量、インダクタなどのチップ部品を積層基板上に搭載したことを特徴とするマルチバンドアンテナスイッチ積層モジュール複合部品。

【請求項9】 前記請求項1～7のいずれかに記載のマルチバンドアンテナスイッチ回路、又は請求項8記載のマルチバンドアンテナスイッチ積層モジュール複合部品を用いたことを特徴とする通信装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、マルチバンドアンテナスイッチ回路およびマルチバンドアンテナスイッチ積層モジュール複合部品及びこれらを用いた通信装置に関し、特に2つ以上の異なる周波数の信号を1つのアンテナを共用して送受信する無線通信システムに関する。

【0002】

【従来の技術】携帯無線システムには、例えば主に欧州で盛んなEGSM (Extended Global System for Mobile Communications) 方式およびDCS (Digital Cellular System) 方式、米国で盛んなPCS (Personal Communication Service) 方式、日本で採用されているPDC (Personal Digital Cellular) 方式などの時分割マルチプルアクセス (TDMA) を用いた様々なシステムがある。昨今の携帯電話の急激

な普及に伴い、特に先進国の主要な大都市部においては各システムに割り当てられた周波数帯域ではシステム利用者を賄いきれず、接続が困難であったり、通話途中で接続が切断するなどの問題が生じている。そこで、利用者が複数のシステムを利用できるようにして、実質的に利用可能な周波数の増加を図り、さらにサービス区域の拡充や各システムの通信インフラを有効活用することが提唱されている。

【0003】前記利用者が複数のシステムを利用したい場合には、各システムに対応した携帯通信機を必要な分だけ持つか、あるいは複数のシステムで通信できる小型軽量の携帯通信機を持つ必要がある。後者の場合、1台の携帯通信機で複数のシステムを利用可能とするには、システム毎の部品を用いて携帯通信機を構成すればよいが、信号の送信系においては、例えば希望の送信周波数の送信信号を通過させるフィルタ、送受信回路を切り換える高周波スイッチや送受信信号を入放射するアンテナ、また信号の受信系では、前記高周波スイッチを通過した受信信号の希望の周波数を通過させるフィルタ等の高周波回路部品が各システム毎に必要となる。このため、携帯通信機が高価になるとともに、体積および重量ともに増加してしまい携帯用としては不適であった。そこで複数のシステムに対応した小型軽量の高周波回路部品が必要になってきた。例えば、EGSMとDCSの2つのシステムに対応した携帯通信機に用いられるデュアルバンド対応の高周波スイッチモジュールが特開平11-225088号公報に、またEGSM、DCS、PCSの3つのシステムに対応した携帯通信機に用いられるトリプルバンド対応の高周波スイッチモジュールが特開2000-165288号公報にそれぞれ開示されている。

【0004】

【本発明が解決しようとする課題】次世代携帯無線システムとしてW-CDMA (Wide-band Code Division Multiple Access) 方式のサービスが開始されつつあり、データ転送レート的高速化、通信チャネルの多重化などが期待できるため、急速に普及することが予想される。このため現在携帯電話通信システムで大きなウェートを占めている、EGSM、DCS、PCSなどとあわせて、W-CDM

Aにも対応した携帯無線機が必要となってきた。例えばEGSM方式(送信周波数: 880~915MHz、受信周波数: 925~960MHz)とDCS方式(送信周波数: 1710~1785MHz、受信周波数: 1805~1880MHz)、W-CDMA方式(送信周波数: 1920~1980MHz、受信周波数: 2110~2170MHz)の3つのシステムに対応した高周波スイッチ回路としては、従来技術より図18のような回路ブロックが実現できる。図18において、分波器(ダイプレクサ)DipによりEGSMの周波数帯の信号とDCSあるいはW-CDMAの周波数帯の信号を2分波した後に、第1の高周波スイッチSW1によりEGSMの送信信号と受信信号を切り換え、第2の高周波スイッチSW2によりDCSの送信信号と受信信号とW-CDMAの送受信信号とを切り換える回路構成である。しかしながら図18の回路構成では、W-CDMAの送信信号がSW2を通過する際に、高調波歪みが発生することが問題であった。

【0005】一般的にダイオードやGaAsスイッチなどの非線形デバイスに高電力の高周波信号を投入すると、高調波歪みが発生することが知られている。特にPINダイオードの場合はOFF状態の時の顕著である。この理由は図17に示すダイオードのV-I特性からも明らかであり、ON状態ではコントロール電源の電圧Vcにより比較的線形性の良い動作点でダイオードが駆動しているため、高周波信号による電圧変動に対しても線形的な応答をするため高調波発生量は少ない。これに対して、OFF状態ではV=0付近が動作点となり、高周波信号による電圧変動に対しても非線形的な応答をするため高調波発生量が大きくなることに由来する。

【0006】図19に図18に示したEGSM、DCS、W-CDMA対応のトリプルバンドアンテナスイッチ回路の等価回路の例を示す。また、表1に各動作モードにおけるコントロール電源とPINダイオードのON/OFF状態を示した。ここでコントロール電源のHighは+1V~+5V、Lowは-0.5V~+0.5Vが望ましい。

【0007】

【表1】

図19の回路における各動作モードのPINダイオードのON/OFF状態

モード	コントロール電源			PINダイオードのON/OFF状態					
	VC1	VC2	VC3	D1	D2	D3	D4	D5	D6
EGSM Tx	High	Low	Low	ON	ON	OFF	OFF	OFF	OFF
DCS Tx	Low	High	Low	OFF	OFF	ON	ON	OFF	OFF
EGSM Rx	Low	Low	Low	OFF	OFF	OFF	OFF	OFF	OFF
DCS Rx	Low	Low	High	OFF	OFF	OFF	OFF	ON	ON
W-CDMA	Low	Low	Low	OFF	OFF	OFF	OFF	OFF	OFF

【0008】以上より、EGSM送信(Tx)モード時にはEGSM TX端子からアンテナANTの経路には

ON状態のダイオードD1、D2が接続され、OFF状態のダイオードD3、D4、D5、D6は回路的に離れ

ているため、高調波発生量は少ない。

【0009】DCS送信(Tx)モード時も同様にDCS TX端子からアンテナANTの経路にはON状態のダイオードD3、D4が接続され、OFF状態のダイオードD1、D2、D5、D6は回路的に離れているため、高調波発生量は少ない。

【0010】これに対し、W-CDMAモード時にはW-CDMA端子からアンテナANTの経路にはOFF状態のダイオードD3、D4、D5、D6が接続されており、高電力の信号がW-CDMA端子から入力されるとアンテナANT端子から大きな高調波信号が放射される。これは携帯電話のアンテナから本来発信してはいけない信号が発信されることを意味し、従来技術では回避できない問題であった。また、上記した特開平11-225088号公報、特開2000-165288号公報によっても完全には回避が出来ていなかった。

【0011】また、別の問題としてアンテナスイッチ回路で使用されるPINダイオード、GaAs FET、SAWフィルタなどの高周波部品は静電気に弱く、特に携帯電話の場合、人体からの静電サージがアンテナに入力された場合に上記の高周波部品が破壊されるという問題がある。また、アンテナスイッチ回路自身は破壊まで至らなくても、送信端子に接続されるパワーアンプや、受信端子に接続されるローノイズアンプなどアンテナスイッチ回路の後段に接続される回路を破壊する可能性もあり、静電サージに対する対策を講じることが重要であった。

【0012】静電サージ対策に係る従来技術として、例えば特開2001-186047号公報に開示された図16(a)に示す回路がある。このものは、2つのダイプレクサのうち低周波数側側のダイプレクサにグラウンドに接続したインダクタLを挿入したものであった。つまり静電サージ対策として、ダイプレクサの一部にインダクタを追加したものであるが、静電サージから保護するためにはグラウンドに落ちるインダクタを5 nH以下に設定する必要がある。しかし、単にアンテナトップに5 nH以下のインダクタを接続した場合900 MHz～1.8 GHz帯域までの広帯域での整合を取ることが困難になる。また、実際には後述する図14の減衰特性に示すように300 MHz付近での減衰量は5 dB以下と僅かなものしか得られず静電サージを対策するには不十分であった。

【0013】また、特開2001-44883号公報に開示されたものは、アンテナ端子ANT、送信端子Tx、受信端子Rxの各々の信号ラインに図16(b)に示すようなグラウンドに接続されたインダクタL1とコンデンサC1をLCフィルタとしてそれぞれ挿入したものであった。しかし、このものでは静電サージ対策として、アンテナ端子、送信端子、受信端子のそれぞれにインダクタおよび容量を必要とするため、小型化、低コスト化

の妨げになることはもちろんのこと、挿入損失の劣化の原因にもなっていた。

【0014】本発明では以上のような問題に鑑み、高調波発生量を抑制し、さらに静電気破壊に対しても強いマルチバンドアンテナスイッチ回路およびマルチバンドアンテナスイッチ積層モジュール複合部品並びにこれらを用いた通信装置を提供することを目的とする。

【0015】

【課題を解決するための手段】本発明は、PINダイオードやGaAsスイッチを使用したマルチバンドアンテナスイッチ回路で発生する高調波発生量を抑制するために、ダイプレクサとスイッチ回路との間あるいはダイプレクサとアンテナ端子との間に高調波信号を減衰させる下記するノッチフィルタを挿入したことを要旨とするものである。また本発明では、GaAsスイッチやPINダイオードを使用したマルチバンドアンテナスイッチ回路で発生する静電気破壊を防止するために、ダイプレクサとアンテナ端子との間に下記するハイパスフィルタを挿入したものである。

【0016】本発明は、アンテナ端子に接続された通過帯域の異なる信号を分波するダイプレクサと、前記ダイプレクサで分波された低周波数側の信号を複数の送受信端子へ切り換える第1のスイッチ回路と、前記ダイプレクサで分波された高周波数側の信号を複数の送受信端子へ切り換える第2のスイッチ回路を有し、前記ダイプレクサと第1のスイッチ回路と送信端子との間の送信経路に接続されたローパスフィルタと、前記ダイプレクサと第2のスイッチ回路と送信端子との間の送信経路に接続されたローパスフィルタとを有し、前記ダイプレクサと前記第1のスイッチ回路との間、あるいは前記ダイプレクサと前記第2のスイッチ回路との間の少なくとも一方がノッチフィルタを介して接続されたことを特徴とするマルチバンドアンテナスイッチ回路である。

【0017】また、アンテナ端子に接続された通過帯域の異なる信号を分波するダイプレクサと、前記ダイプレクサで分波された低周波数側の信号を第1の送信端子および第1の受信端子へ切り換える第1のスイッチ回路と、前記ダイプレクサで分波された高周波数側の信号を第2の送信端子、第2の受信端子、および第3の送受信端子へ切り換える第2のスイッチ回路を有し、前記ダイプレクサと第1のスイッチ回路と第1の送信端子との間の送信経路に接続された第1のローパスフィルタと、前記ダイプレクサと第2のスイッチ回路と第2の送信端子との間の送信経路に接続された第2のローパスフィルタとを有し、前記ダイプレクサと前記第2のスイッチ回路との間がノッチフィルタを介して接続されたことを特徴とするマルチバンドアンテナスイッチ回路である。このとき、前記第3の送受信端子にデュプレクサを接続することは望ましい構成である。

【0018】次の本発明は、通過帯域の異なる信号を分

波するダイプレクサと、前記ダイプレクサで分波された低周波数側の信号を複数の送受信端子へ切り換える第1のスイッチ回路と、前記ダイプレクサで分波された高周波数側の信号を複数の送受信端子へ切り換える第2のスイッチ回路を有し、前記ダイプレクサと第1のスイッチ回路と送信端子との間の送信経路に接続されたローパスフィルタと、前記ダイプレクサと第2のスイッチ回路と送信端子との間の送信経路に接続されたローパスフィルタとを有し、前記ダイプレクサとアンテナ端子との間にノッチフィルタが接続されたことを特徴とするマルチバンドアンテナスイッチ回路である。

【0019】また、通過帯域の異なる信号を分波するダイプレクサと、前記ダイプレクサで分波された低周波数側の信号を第1の送信端子および第1の受信端子へ切り換える第1のスイッチ回路と、前記ダイプレクサで分波された高周波数側の信号を第2の送信端子、第2の受信端子、および第3の送受信端子へ切り換える第2のスイッチ回路を有し、前記ダイプレクサと第1のスイッチ回路と第1の送信端子との間の送信経路に接続された第1のローパスフィルタと、前記ダイプレクサと第2のスイッチ回路と第2の送信端子との間の送信経路に接続された第2のローパスフィルタとを有し、前記ダイプレクサとアンテナ端子との間にノッチフィルタが接続されたことを特徴とするマルチバンドアンテナスイッチ回路である。このとき、前記第3の送受信端子にデュプレクサを接続することは望ましい構成である。

【0020】以上において本発明では、入力端子および出力端子を有し、前記入力端子とグランドとの間に接続された第1のインダクタ、前記入力端子と前記出力端子との間に接続された第1の容量、前記出力端子に接続された第2のインダクタ、およびこの第2のインダクタとグランドに接続された第2の容量とからなるハイパスフィルタを、前記ダイプレクサとアンテナ端子との間に設けることが望ましい。このとき前記ハイパスフィルタの第2のインダクタと前記出力端子との間に第3のインダクタおよび第3の容量とからなる並列共振回路を挿入しても良い。

【0021】また、本発明は、上記したマルチバンドアンテナスイッチ回路を構成する伝送線路および容量の一部を積層基板に内蔵し、前記マルチバンドアンテナスイッチ回路の一部を構成するスイッチ素子、および抵抗、容量、インダクタなどのチップ部品を積層基板上に搭載したことを特徴とするマルチバンドアンテナスイッチ積層モジュール複合部品である。また、本発明は、上記したマルチバンドアンテナスイッチ回路又はマルチバンドアンテナスイッチ積層モジュール複合部品を用いたことを特徴とする通信装置である。

【0022】

【発明の実施の形態】本発明のマルチバンドアンテナスイッチ回路は、ダイプレクサとスイッチ回路の間あるい

はダイプレクサとアンテナ端子との間にノッチフィルタを挿入したものである。このノッチフィルタは、それぞれのスイッチ回路の送信端子に入力される高調波送信信号の周波数に減衰極を持つように設定したもので、例えば送信信号がW-CDMA送信信号(1920MHz~1980MHz)の場合はW-CDMA送信信号の2倍あるいは3倍の周波数に減衰極をもつノッチフィルタとする。これによりスイッチ回路で発生した高調波歪みがノッチフィルタにより遮断されるため、アンテナから放射される高調波発生量は抑制される。ここでノッチフィルタを挿入する場所により、回路全体の整合が異なる場合がある。このためダイプレクサとスイッチ回路の間あるいはダイプレクサとアンテナ端子との間のうち、全体の整合が取れる方を、適宜選択する必要がある。尚、ダイプレクサとスイッチ回路と送信端子との間の送信経路に接続されたローパスフィルタは、送信信号の増幅を行うパワーアンプで発生する高調波発生量を抑制する働きをする。よって、上記のノッチフィルタとローパスフィルタの両方が挿入された経路では、高調波発生量の抑制がさらに強化される。

【0023】また、別のマルチバンドアンテナスイッチ回路によれば、GSM、DCS等の第1、第2の送受信端子に加えて、W-CDMAなどのシステムに対応した第3の送受信の共通端子が得られる。この送受信共通端子に送受信信号の周波数差を利用して送信信号と受信信号を分波するデュプレクサDupを接続することにより、GSM、DCSなどのGSM系のシステムとW-CDMA系のシステムに対応したマルチバンドアンテナスイッチ回路が得られる。つまり、GSM系のシステムは、TDMA方式(Time Division Multiple Access: 時分割多元接続)であり、W-CDMA系のシステムは、その名の通りCDMA方式(Code Division Multiple Access: 符号分割多重接続)である。このため、本発明のマルチバンドアンテナスイッチ回路はマルチモード対応となっている。

【0024】さらに、本発明のマルチバンドアンテナスイッチ回路では、少なくともダイプレクサとアンテナ端子の間にハイパスフィルタを挿入している。図12にその等価回路の一例を示す。このハイパスフィルタは、第1のインダクタL1と第1の容量C1により静電気放電によるサージ電圧をグランド側へ逃がし、さらに第2のインダクタL2とグランドに接続された第2の容量C2とからなる直列共振回路により共振周波数帯での静電サージを効果的にグランドへ吸収すると共に、第1のインダクタL1、第1の容量C1、第2のインダクタL2、第2の容量C2の定数値を調整することにより900MHz帯域~1.8GHz帯域までの広帯域での整合を取ることが出来る。

【0025】また、本発明のマルチバンドアンテナスイ

ッチ積層モジュール複合部品は、マルチバンドアンテナスイッチ回路を構成するダイプレクサとスイッチ回路の伝送線路および容量の一部を積層基板に内蔵し一体化するため、ダイプレクサとスイッチ回路の配線も積層基板の表面又は内部に形成され、配線による損失を低減でき、また両者間の整合調整が容易となる。一方、マルチバンドアンテナスイッチ回路の一部を構成するスイッチ素子、抵抗、容量およびインダクタなどのチップ部品は積層基板上に搭載することにより、小型で安価なマルチバンドアンテナスイッチ積層モジュール複合部品が得られる。また、本発明のマルチバンドアンテナスイッチ積層モジュール複合部品とデュプレクサとを組み合わせることで、W-CDMAの送受信の切り換えにも対応でき、GSM系システムとCDMA系の異なるマルチプルアクセスにも対応した、携帯電話端末に適合したマルチモードのマルチバンドアンテナスイッチ回路を構築できる。これらのマルチバンドアンテナスイッチ回路、又はマルチバンドアンテナスイッチ積層モジュール複合部品を用いた通信装置は装置の小型化と低消費電力仕様となる。

【0026】以上のことより、本発明のマルチバンドアンテナスイッチ回路およびマルチバンドアンテナスイッチ積層モジュール複合部品並びに通信装置は、パワーアンプでの高調波発生量およびスイッチ回路での高調波発生量の抑制、GaAsスイッチやPINダイオード等の高周波部品の静電気破壊の保護及び小型化、低コスト化、低消費電力化を図ることができる。

【0027】以下、本発明に係るマルチバンドアンテナスイッチ回路、およびマルチバンドアンテナスイッチ積層モジュール複合部品の実施形態について図面を参照して説明する。

(実施例1) 図1に本発明の一実施例である、EGSM、DCS、W-CDMA対応のトリプルバンドアンテナスイッチ回路のブロック図を示す。ダイプレクサDipはEGSM系(送信周波数: 880~915MHz、受信周波数: 925~960MHz)の880MHz~960MHz帯の信号とDCS系(送信周波数: 1710~1785MHz、受信周波数: 1805~1880MHz)およびW-CDMA系(送信周波数: 1920~1980MHz、受信周波数: 2110~2170MHz)の1710MHz~2170MHz帯のアンテナからの信号を分波する。スイッチ回路SW1は、ダイプレクサDipで分波されたEGSM系の信号を送信端子EGSM Txと受信端子EGSM Rxへ切り換える。スイッチ回路SW2は、ダイプレクサDipで分波されたDCS系およびW-CDMA系の信号を送信端子DCS Tx、受信端子DCS Rx及び送受信端子W-CDMAへ切り換える。第1のローパスフィルタLPF1は、EGSM側のパワーアンプから入力される送信信号に含まれる高次高調波歪みを抑制するため、EGSM

M送信信号を通過し、EGSM送信信号の2倍以上の周波数を十分に減衰するような特性のフィルタが用いられる。同様に第2のローパスフィルタLPF2は、DCS側のパワーアンプから入力される送信信号に含まれる高次高調波歪みを抑制するため、DCS送信信号を通過し、DCS送信信号の2倍以上の周波数を十分に減衰するような特性のフィルタが用いられる。よって、パワーアンプで発生される高調波歪みが第1、第2のローパスフィルタLPF1、LPF2により低減される。さらに、ノッチフィルタNFは第2の高周波スイッチSW2で発生する高調波歪みを低減するために、W-CDMA送信信号の2倍あるいは3倍の周波数に減衰極をもつノッチフィルタが用いられ、スイッチ回路からの高調波発生量を低減している。これらによりアンテナANTから放射される高調波発生量を低減できている。また、ここでのスイッチ回路SW1、SW2はPINダイオードを使用した。このようなダイオードスイッチ回路の他にGaAsスイッチも使用できる。一般的にPINダイオードを使用したスイッチ回路はGaAsスイッチと比較して低コストで回路を構築できるというメリットがあり、逆にGaAsスイッチはPINダイオードを使用したスイッチ回路と比較すると低消費電力化が可能になるというメリットがあるので、これらの特徴を生かすように選択することが望ましい。

【0028】図2に本実施例の具体的な等価回路の一例を示した。ここで、本実施例におけるEGSM、DCS、W-CDMAの各動作モードとコントロール電源の関係は表1に示した通りである。ダイプレクサDipは、伝送線路L1~L4および容量C1~C4により構成される。伝送線路L2と容量C1は直列共振回路を形成し、DCSおよびW-CDMA帯域に共振周波数を持つように設計することが望ましい。本実施例では1.9GHzに減衰極をあわせた。また、伝送線路L4と容量C3は直列共振回路を形成し、EGSM帯域に共振周波数を持つように設計することが望ましい。本実施例では0.9GHzに減衰極をあわせた。この回路により、EGSM系の信号とDCS系、W-CDMA系の信号とを分波合成することが可能となる。伝送線路L1、L3はDCS系、W-CDMA系の信号の周波数にとって高インピーダンスになるようにある程度の長さに設定するのが好ましい。これによりDCS系、W-CDMA系の信号がEGSM系の経路へ伝送しにくくなる。逆に容量C2、C4はEGSM系の信号の周波数にとって高インピーダンスになるように比較的小さい容量値に設定されるのが好ましい。これによりEGSM系の信号がDCS/WCDMA系の経路へ伝送しにくくなる。

【0029】第1のスイッチ回路SW1は、容量C5、C6、伝送線路L5、L6、PINダイオードD1、D2、および抵抗R1により構成される。伝送線路L5、L6はEGSMの送信周波数帯において $\lambda/4$ 共振器と

なるように伝送線路の長さを設定する。ただし、伝送線路L5はEGSMの送信周波数においてグラウンドレベルがオープン（高インピーダンス状態）に見える程度のチョークコイルでも代用可能である。この場合インダクタンス値は10～100nH程度が望ましい。抵抗R1はコントロール電源VC1がHigh状態での第1、第2のダイオードD1、D2に流れる電流を決定する。本実施例では100Ω～200Ωを使用した。容量C5、C6はコントロール電源のDCカットのために必要である。コントロール電源VC1がHighの時にはPINダイオードD2には接続ワイヤなどの寄生インダクタンスが存在するため、これを打ち消すように容量C6と直列共振させる。容量C6の容量値は適宜設定する。以上によりコントロール電源VC1がHighの時には、第1、第2のダイオードD1、D2は共にONとなり、第2のダイオードD2と伝送線路L6の接続点がグラウンドレベルとなり、 $\lambda/4$ 共振器である伝送線路L6の反対側のインピーダンスが無限大となる。したがって、コントロール電源VC1がHighの時にはダイプレクサDip～EGSM受信端子EGSM Rx間の経路では信号は通過できず、ダイプレクサDip～EGSM送信端子EGSM Tx間の経路では信号が通過しやすくなる。一方、コントロール電源VC1がLowの時には第1のダイオードD1もOFFとなりダイプレクサDip～EGSM送信端子EGSM Tx間の経路では信号は通過できず、また第2のダイオードD2もOFFであるので、ダイプレクサDip～EGSM受信端子EGSM Rx間の経路では信号が通過しやすくなる。以上の構成により、EGSM信号の送受信の切り換えが可能となる。

【0030】第2のスイッチ回路SW2は、容量C7～C10、伝送線路L7～L10、PINダイオードD3～D6、および抵抗R2、R3により構成される。伝送線路L7～L10はDCS～W-CDMAの信号の周波数において $\lambda/4$ 共振器となるように伝送線路の長さを設定する。ただし、伝送線路L7、L9はそれぞれDCSの送信周波数において、W-CDMAの送信周波数においてグラウンドレベルがオープン（高インピーダンス状態）に見える程度のチョークコイルでも代用可能である。この場合インダクタンス値は5～60nH程度が望ましい。抵抗R2はコントロール電源VC2がHigh状態での第3、第4のダイオードD3、D4に流れる電流を決定する。本実施例では100Ω～200Ωを使用した。抵抗R3はコントロール電源VC3がHigh状態での第5、第6のダイオードD5、D6に流れる電流を決定する。本実施例では100Ω～2kΩを使用した。容量C7、C8、C10はコントロール電源のDCカットのために必要である。またコントロール電源VC2がHighの時にはPINダイオードD4には接続ワイヤなどの寄生インダクタンスが存在するため、容量C

7と直列共振するように容量C7の容量値を設定する。以上によりコントロール電源VC2がHighの時には、第3、第4のダイオードD3、D4は共にONとなり、第4のダイオードD4と伝送線路L8の接続点がグラウンドレベルとなり、 $\lambda/4$ 共振器である伝送線路L8の反対側のインピーダンスが無限大となる。したがって、コントロール電源VC2がHighの時にはダイプレクサDip～DCS受信端子DCS RxおよびダイプレクサDip～W-CDMA送受信端子W-CDMA間の経路では信号は通過できず、ダイプレクサDip～DCS送信端子DCS Tx間の経路では信号が通過しやすくなる。一方、コントロール端子VC2がLowの時には第3のダイオードD3もOFFとなりダイプレクサDip～DCS送信端子DCS Tx間の経路では信号は通過できず、また第4のダイオードD4もOFFであるのでダイプレクサDip～DCS受信端子DCS RxおよびダイプレクサDip～W-CDMA送受信端子間の経路では信号が通過しやすくなる。

【0031】また、コントロール端子VC3がHighの時には、PINダイオードD6には接続ワイヤなどの寄生インダクタンスが存在するため、容量C10と直列共振するように容量C10の容量値を設定する。これによりコントロール端子VC3がHighの時には、第5、第6のダイオードD5、D6は共にONとなり、第6のダイオードD6と伝送線路L10の接続点がグラウンドレベルとなり、 $\lambda/4$ 共振器である伝送線路L10の反対側のインピーダンスが無限大となる。したがって、コントロール端子VC3がHighの時にはW-CDMA送受信端子間の経路には信号は通過できず、また第6のダイオードD6もOFFであるのでDCS受信端子DCS Rx間の経路では信号が通過しやすくなる。逆にコントロール端子VC3がLowの時には第5のダイオードD5もOFFとなり、DCS受信端子DCS Rx間の経路には信号は通過できず、W-CDMA送受信端子W-CDMA間の経路では信号が通過しやすくなる。以上の構成により、コントロール端子VC2がHighの時にはDCS送信端子DCS Txへ、コントロール端子VC2、VC3がそれぞれLow、Highの時にはDCS受信端子DCS Rxへ、コントロール端子VC2およびコントロール端子VC3がLowの時にはW-CDMA送受信端子W-CDMAへの切り換えが可能となる。

【0032】第1のローパスフィルタLPF1は、伝送線路L11および容量C11～C13より構成される π 型のローパスフィルタである。ここでL11とC11は並列共振回路を構成し、その共振周波数はEGSMの送信周波数の2倍もしくは3倍の周波数に設定する。本実施例では3倍の2.7GHzに設定した。以上の構成によりパワーアンプから入力されるEGSM側の送信信号に含まれる高調波歪みを除去できる。図2において、第

1のローパスフィルタLPF1は第1の高周波スイッチSW1の第1のダイオードD1と伝送線路L5の間に配置しているが、これはダイプレクサDipと第1の高周波スイッチSW1との間に配置しても良いし、前記伝送線路L5とEGSM送信端子EGSM Txとの間に配置しても良い。前記第1のローパスフィルタLPF1のグラウンドに接続する容量を伝送線路L5と並列に配置すれば、並列共振回路を構成することとなり、伝送線路L5の線路長を $\lambda/4$ よりも短く構成でき、またチョークコイルのインダクタンス値を小さくすることが出来る。

【0033】第2のローパスフィルタLPF2は、伝送線路L12および容量C14～C16より構成される π 型のローパスフィルタである。ここで伝送線路L12と容量C14は並列共振回路を構成し、その共振周波数はDCS送信周波数の2倍もしくは3倍の周波数に設定する。本実施例では2倍の3.6GHzに設定した。以上の構成によりパワーアンプから入力されるDCS側の送信信号に含まれる高調波歪みを除去できる。第2のローパスフィルタLPF2も第1のローパスフィルタLPF1と同様に、ダイプレクサDipと第2の高周波スイッチSW2との間に配置しても良いし、前記伝送線路L7とDCS送信端子DCS Txとの間に配置しても良い。図2の実施例では第1、第2のローパスフィルタLPF1、LPF2は、ダイオードD1と伝送線路L5との間、及びダイオードD3と伝送線路L7との間に構成されて、スイッチ回路の中に設けられている。これは回路設計上好ましいが必須ではない。ローパスフィルタは送信信号が通過するダイプレクサ～送信端子との間の送信経路のどこかの位置に設けてあれば良い。

【0034】ダイプレクサDipと第2のスイッチ回路SW2の間に接続されたノッチフィルタNFは、伝送線路L13および容量C17より構成される。ここで伝送線路L13と容量C17は並列共振回路を構成し、その共振周波数はW-CDMA送信周波数の2倍もしくは3倍の周波数に設定する。本実施例では2倍の3.9GHzに設定した。W-CDMAモードにおいてはコントロール電源VC2およびコントロール電源VC3がLowとなり、W-CDMAの経路にはOFF状態のダイオードD3～D6が接続された状態となる。したがって、高電力のWCDMA送信信号が入力されるとダイオードの非線形性より大きな高調波歪みが発生する。しかし、本実施例ではダイプレクサDipと高周波スイッチSW2の間に接続されたノッチフィルタNFにより高調波歪みが除去されるため、アンテナからの高調波発生量を抑制することができる。

【0035】さらに、DCSの送信周波数の2倍の周波数が3.5GHzであるのに対し、ノッチフィルタNFの共振周波数が3.9GHzと比較的近いところに減衰極があるため、DCSの送信周波数の2倍高調波発生量も同時に抑制することができる。表2に図19の従来技術による回路と図2に示した本発明の回路との特性比較を示した。本実施例ではDCSの送信周波数の2倍および3倍高調波発生量、W-CDMAの送信周波数の2倍および3倍高調波発生量ともに従来技術と比較して15dBc以上の改善効果が得られた。

【0036】

【表2】

本発明による回路と従来技術による回路の特性比較

		従来技術による回路 (図19)	本発明による回路 (図2)	投入電力
EGSM	2倍高調波発生電	-85dBc	-85dBc	37dBm
	3倍高調波発生電	-90dBc以下	-90dBc以下	
DCS	2倍高調波発生電	-70dBc	-85dBc	34dBm
	3倍高調波発生電	-85dBc	-90dBc以下	
W-CDMA	2倍高調波発生電	-60dBc	-80dBc	29dBm
	3倍高調波発生電	-75dBc	-90dBc以下	

【0037】なお、図1のノッチフィルタNFは図6のような伝送線路と容量の並列共振回路だけではなく、図7に示した伝送線路と容量の直列共振でも実現可能である。本実施例ではマッチングの関係で、並列共振回路を適用したが、直列共振回路の方が通過帯域の信号の通過経路に直列に伝送線路が追加されることがなく、抵抗損失に伴う挿入損失の劣化が少なく済む。

【0038】(実施例2) 図3は本発明の他の一実施例である、EGSM、DCS、W-CDMA対応のアンテナスイッチ回路のブロック図を示す。この実施例では実施例1の回路に加えて、ダイプレクサDipと第1のスイッチ回路SW1の間に第1のノッチフィルタNF1が挿入されている。NF1は図6および図7にそれぞれ示

した並列共振回路及び／又は直列共振回路を使用することができる。この場合、共振周波数はEGSMの送信周波数の2倍もしくは3倍の周波数に設定するのが好ましい。本実施例により第1の高周波スイッチSW1で発生する高調波歪みをノッチフィルタNF1が除去するため、アンテナからの高調波発生量をさらに抑制することができる。

【0039】(実施例3) 図4は本発明の他の一実施例である、EGSM、DCS、W-CDMA対応のアンテナスイッチ回路のブロック図を示す。この実施例では図18の従来の回路に加えて、アンテナ端子ANTとダイプレクサDipの間にノッチフィルタNFを挿入した回路構成になっている。ここでの第1、第2のスイッチ回

路SW1、SW2はPINダイオードを使用したスイッチ回路の他に第1のスイッチ回路SW1をSPDT (Single Pole Dual Throw)、SW2をSP3T (Single Pole 3 Throw) と呼ばれるGaAsスイッチも使用できる。一般的にGaAsスイッチはPINダイオードを使用したスイッチ回路と比較すると低消費電力化が可能になるというメリットがある。ノッチフィルタNFは図6および図7にそれぞれ示した並列共振回路または直列共振回路を使用することができる。この場合、共振周波数はW-CDMAの送信周波数の2倍もしくは3倍の周波数に設定するのが好ましい。本実施例により第2の高周波スイッチSW2で発生するW-CDMA信号の高調波歪みをノッチフィルタNFが除去するため、アンテナからの高調波発生量を抑制することができる。

【0040】また、本実施例のノッチフィルタNFの共振周波数をW-CDMA送信周波数の2倍の周波数(3.9GHz)に設定した場合、DCS送信周波数の2倍の周波数(3.6GHz)およびEGSM送信周波数の4倍の周波数(3.4GHz)と比較的に減衰極を設けることができる。このため、W-CDMA送信周波数の2倍、DCS送信周波数の2倍、およびEGSM送信周波数の4倍の高次高調波発生量を同時に抑制することが可能となる。さらに、本実施例のノッチフィルタNFにバラクタダイオードなどの可変容量やPINダイオードなどを組み込んだ減衰極を外部信号でコントロールできる可変ノッチフィルタを使用することも可能である。これによりノッチフィルタの減衰極をEGSM、DCS、W-CDMAそれぞれの動作モードに最適な周波数に調整可能となるため、高調波発生量を最小限に抑制することが可能となる。

【0041】(実施例4) 図5に本発明の一実施例である、EGSM、DCS、W-CDMA対応のアンテナスイッチ回路のブロック図を示す。この実施例では実施例1の回路に加えて、W-CDMA送受信端子にW-CDMAの送受信信号を周波数的に切り換えるデュプレクサDupを接続した回路構成になっている。この場合、デュプレクサDupはW-CDMA帯域(1920MHz~2170MHz)の送受信信号を送信信号と受信信号の周波数で分波し、W-CDMAの送信と受信を切り換えることができる。すなわちSW2を下端のW-CDMAに接続したときにはW-CDMAの送受信の切り換えはDupで可能となり、それ以外の接続ではEGSMまたはDCSの送受信が選択される。これによりTDMA系とCDMA系の異なるシステムにも対応した携帯電話端末に適合したマルチバンドアンテナスイッチ回路を構築できる。

【0042】次に、上述してきたマルチバンドアンテナスイッチ回路において静電サージの対策をとることが望ましいことは言うまでもない。特にGaAs FETを

用いたスイッチ回路ではPINダイオードに比べて静電気破壊に対して弱いという一面がある。これを対策するハイパスフィルタについて以下に説明する。図12はそのハイパスフィルタの一実施例を示す等価回路図である。インダクタL1は入力端子P1とグランドとの間に接続され、容量C1は入力端子P1と出力端子P2との間に挿入され、さらにインダクタL2と容量C2からなる直列共振回路が出力端子P2とグランドとの間に接続されている。この場合、インダクタL1と容量C1の値を適宜選択することによって静電サージをグランドへ逃がし、高周波信号については低損失で伝達するようなハイパスフィルタが構成される。ここでインダクタL1は50nH以下、容量C1は10pF以下が望ましい。これにより約200MHz以下の静電サージをグランドへ逃がすことができる。また、インダクタL2および容量C2からなる直列共振回路は、その共振周波数が100MHz~500MHzの間に設定されるようにインダクタL2、容量C2の値を設定する。この場合容量C2は10pF以上、インダクタL2は50nH以下が望ましい。これにより共振周波数前後の周波数の静電サージをグランドへ逃がすことができる。以上により200MHz以下と100MHz~500MHz前後のサージ効果を合成することができており、静電破壊で問題となる約500MHz以下での静電サージを十分にグランドへ吸収することができ、静電サージ対策をより効率的に行うことが出来る。

【0043】図13は静電サージ対策用ハイパスフィルタ回路の他の実施例である。図においてインダクタL1、L2、容量C1、C2の構成は図12に示したものと同一である。ここでは、容量C1と出力端子P2の間に容量C3とインダクタL3から構成される並列共振回路が挿入されている点が異なる。この並列共振回路はノッチフィルタとして機能し、通過する信号のN倍(Nは2以上の自然数)の周波数に減衰極を持つように設定することにより、アンテナから発信する高調波ノイズ信号を除去する働きをする。また、ハイパスフィルタを構成するインダクタL1、L2、容量C1、C2、に加えて容量C3、インダクタL3も整合回路の一部として機能するため、調整箇所が増えることになり回路全体の整合がより容易に調整可能となる。

【0044】実際の携帯端末で起こりうる静電サージによる破壊は、人体が帯電した状態で携帯端末のアンテナに接触した場合が想定される。この状況を実験的に再現する方法としてHuman Body Modelが一般的に用いられる。このモデルより人体からのサージ波形はDC~300MHzまでの周波数成分が支配的であることが知られている。よって、静電サージ対策部品としてはDC~300MHzまでを除去でき、尚且つ高周波信号を低損失で伝送できるハイパスフィルタが理想的であると言える。そこで、本発明の図12の静電サージ

対策回路と図16(a)(b)で示した従来の対策回路についてDC~2GHzまでの減衰特性を測定した。図14に減衰特性を、図15に反射特性をそれぞれ示す。特性比較として、通過させる信号は900MHz帯域、1800MHz帯域を想定し、図15に示すようにそれぞれの帯域での反射特性V.S.W.Rが1.5以下となるように設定した。図14の減衰特性より静電破壊で問題となる300MHz以下の周波数帯での減衰量は、図16(a)(b)の静電サージ対策回路では5dB以下であるのに対し、本発明の図12の静電サージ対策回路では30dB以上であり、こちらの静電サージ対策回路の方が25dB強(17倍以上)の減衰量(静電サージ除去効果)が確保できることが確認できた。

【0045】(実施例5)図8はEGSM、DAMPS(送信周波数:824~849MHz、受信周波数:869~894MHz)、DCS、PCS、W-CDMA対応のアンテナスイッチ回路のブロック図を示す。第1のスイッチ回路SW1はEGSM及びDAMPSの送信端子、EGSMの受信端子、DAMPSの受信端子へ切り換えを行う。第2のスイッチ回路SW2はDCS及びPCSの送信端子、DCSの受信端子、PCSの受信端子、W-CDMAの送受信端子へ切り換えを行う。ノッチフィルタNF2はDCS、PCS、W-CDMAの送信帯域の2倍もしくは3倍の周波数に設定するのが好ましい。本実施例では2倍の周波数として3.7GHzに減衰極をもつノッチフィルタNFを採用した。これにより、DCS/PCS/W-CDMAの3つの送信モードにおいて、アンテナからの高調波発生量を同時に抑制することが可能となる。ノッチフィルタNF1はEGSM、DAMPSの送信帯域の2倍もしくは3倍の周波数に設定するのが好ましい。本実施例では2倍の周波数として1.7GHzに減衰極をもつノッチフィルタNFを採用した。なお、SW1、SW2はPINダイオードを使用したスイッチでも可能であるが、本実施例ではSW1としてSP3T、SW2としてSP4TのGaAsスイッチを使用した。

【0046】静電サージ対策回路はアンテナ端子ANTとダイプレクサDipの間に挿入され、アンテナから入力された静電サージをグランドへ吸収する。点線枠内に示したインダクタL3と容量C3で構成される並列共振回路はオプションであるが、この並列共振回路を設けた場合は、減衰極をDCSとPCSの送信周波数の2倍の周波数(3420MHz~3820MHz)に調整することにより、EGSM送信周波数の4倍の周波数(3520MHz~3660MHz)とDAMPS送信周波数の4倍の周波数(3296MHz~3396MHz)もほぼ同時に減衰させることができるため、DCSとPCS送信周波数の2倍波減衰量、EGSMG/DAMPSの送信信号の4倍波減衰量を同時に減衰させることができる。また並列共振回路を構成するインダクタL3、容

量C3は整合回路としての機能も兼ね備えているため、アンテナスイッチ全体のマッチング調整用としても有用である。以上により、SP3Tスイッチ、SP4Tスイッチ、送信端子に接続されるパワーアンプ、受信端子に接続されるローノイズアンプなどの回路を静電サージから効率的に保護することが出来る。

【0047】図9は上述した図4のEGSM、DCS、W-CDMA対応のアンテナスイッチ回路に静電サージ対策回路を挿入した例を示している。図4におけるノッチフィルタNFとアンテナ端子ANTとの間に図13の静電サージ対策回路を挿入したものであるが、この実施例ではインダクタL3と容量C3で構成される並列共振回路の共振周波数をW-CDMAの送信周波数の2倍の周波数(3.9GHz)に設定し、これをノッチフィルタNFとしている。従って、インダクタL1と容量C1及びインダクタL2と容量C2からなる回路で500MHz以下の静電サージを対策し、インダクタL3と容量C3の並列共振回路でGHz帯のノッチフィルタとして兼用している。他の実施例でも静電サージ対策回路を挿入することができる。但し、上記した例では静電サージ対策回路をアンテナトップに接続する場合を想定して述べているが、この静電サージ対策回路は900MHz~2GHzまで十分広い帯域で整合がとれると言う特徴があり、アンテナトップだけでなく複数の場所に挿入することが可能である。例えばダイプレクサDipとノッチフィルタNFの間、ダイプレクサDipと高周波スイッチSWの間、高周波スイッチSWとローパスフィルタLPFの間、高周波スイッチSWとデュプレクサDupの間、またはダイプレクサDipと弾性表面波フィルタSAWの間などに適宜挿入してもよい。

【0048】次に、本発明におけるダイプレクサやスイッチ回路、ローパスフィルタおよびノッチフィルタを構成する伝送線路および容量の一部を誘電体積層基板に内蔵し、スイッチ回路の一部を構成するPINダイオードやGaAsスイッチなどのスイッチ素子、および抵抗、容量、インダクタなどのチップ部品を誘電体積層基板上に搭載することにより、小型で安価なマルチバンドアンテナスイッチ積層モジュール複合部品が得られる。

【0049】図10は図2の等価回路で示されるアンテナスイッチ積層モジュール複合部品の積層体を構成するグリーンシートおよび電極パターンを示す図である。グリーンシート1~12は上から順番に積層されている。最後のシート13はグリーンシート12の裏面である。グリーンシート1にはダイオード、チップ抵抗、チップコンデンサを搭載するためのランド電極14およびメタルシールド(金属ケース)を搭載するためのランド電極16が印刷されている。また異なるグリーンシートに形成された電極パターン同士を接続するビアホール電極15(図中黒丸で表示)を形成している。シート13(グリーンシート12の底面)にはグランド端子61~6

7、アンテナ端子68、EGSM送信端子69、DCS送信端子70、W-CDMA送受信端子71、DCS受信端子72、EGSM受信端子73、および電源端子74～76が形成されている。グリーンシート2、3、4、9、10には主に伝送線路となるライン電極パターンが印刷されており、グリーンシート5、6、7、8、11には主に容量を形成する容量用の電極パターンが印刷されている。また、グリーンシート6、8、12にはグラウンド電極17～19が印刷されている。

【0050】以下では図2の等価回路との対応を説明する。図10において、20～28はダイプレクサDipを構成する伝送線路で21と23でL1、25と27でL2、20と22でL3、26と28でL4を形成している。45～50はダイプレクサDipを構成する容量用の電極パターンに対応し45と46でC2、47と48でC4、49と17でC1、50と17でC3を形成している。29～34はスイッチ回路SW1を構成する伝送線路で29と30でL11、31と32でL533と34でL6を形成している。51～54はスイッチ回路SW1を構成する容量用の電極パターンに対応し51と52でC11、53と18でC12、52と18でC1354と18でC6を形成している。35～43はスイッチ回路SW2を構成する伝送線路で35と36でL12、37でL7、38と41でL10、39と42でL9、40と43でL8を形成している。55～59はスイッチ回路SW2を構成する容量用の電極パターンに対応し55と58でC14、56と19でC10、57と19でC7、58と18でC15、59と17でC16を形成している。44はノッチフィルタNFを構成する伝送線路、60はノッチ回路NFを構成する容量用の電極パターンに対応する。またスルーホール電極15は各シート間の電気的な接続を行う。

【0051】本実施例で使用したグリーンシートは950℃以下の低温焼成が可能なセラミック誘電材料を用いており、伝送線路、容量を形成しやすいように、シート厚みが40～200μmのものを使用した。このセラミックグリーンシート1～12を積層し、側面電極77を印刷した後に、950℃で焼成することにより、アンテナスイッチ積層モジュール複合部品の積層体が得られる。さらに、図11に示すように積層体上にダイオード78、チップ抵抗79、チップコンデンサ80を実装することにより、図2の等価回路で示されるアンテナスイッチ積層モジュール複合部品が得られる。

【0052】(その他の実施例)上記した以外にもPDC800帯域(810～960MHz)、GPS帯域(1575.42MHz)、PHS帯域(1895～1920MHz)、Bluetooth帯域(2400～2484MHz)や、米国で普及が見込まれるCDMA2000、中国で普及が見込まれるTD-SCDMAなどを組み合わせたマルチバンドアンテナスイッチ回路の

場合も同様の効果が期待できる。したがって、本発明によれば高調波発生量を抑制し静電気破壊を防止した、デュアルバンド、3バンド、4バンド、5バンド等のマルチモードマルチバンドのアンテナスイッチ回路が得られる。そして、これらの機能を積層体内に集約することができ、このような積層体モジュールを用いた携帯電話などの通信機器は小型で低消費電力化が可能となる。

【0053】

【発明の効果】本発明によると、ダイプレクサとスイッチ回路の間またはアンテナとダイプレクサの間にノッチフィルタを挿入することにより、パワーアンプでの高調波発生量およびスイッチ回路での高調波発生量を抑制することができる。また、静電サージ対策回路を用いればアンテナ端子からの静電サージをグラウンドに逃がし、かつ広範囲の周波数帯に対して静電サージを吸収し、より完全に静電気破壊対策ができる。また、ダイプレクサとスイッチ回路の伝送線路および容量の一部を積層基板に内蔵し一体化するため、ダイプレクサとスイッチ回路との配線も積層基板の表面又は内部に形成され、配線による損失を低減し、また両者間の整合調整が容易となる。さらに、スイッチ素子、抵抗、容量およびインダクタなどのチップ部品は積層基板上に搭載するので、一層小型で安価な積層モジュール複合部品となる。以上によりこれらのマルチバンドアンテナスイッチ回路、又はマルチバンドアンテナスイッチ積層モジュール複合部品を用いた通信装置は、従来の装置と比較して小型化と低消費電力が可能となる。

【図面の簡単な説明】

【図1】 本発明に係るEGSM、DCS、W-CDMA対応アンテナスイッチ回路のブロック図である。

【図2】 本発明に係るEGSM、DCS、W-CDMA対応アンテナスイッチ回路の等価回路図である。

【図3】 本発明に係る他の実施例で、EGSM、DCS、W-CDMA対応アンテナスイッチ回路のブロック図である。

【図4】 本発明に係る他の実施例で、EGSM、DCS、W-CDMA対応アンテナスイッチ回路のブロック図である。

【図5】 本発明に係る他の実施例で、EGSM、DCS、W-CDMA対応アンテナスイッチ回路のブロック図である。

【図6】 本発明に用いるノッチフィルタ回路の一例である。

【図7】 本発明に用いるノッチフィルタ回路の一例である。

【図8】 本発明に係る他の実施例で、EGSM、DAMP、DCS、PCS、W-CDMA対応アンテナスイッチ回路のブロック図に静電サージ対策回路を設けた図である。

【図9】 本発明に係る他の実施例で、EGSM、DC

S、W-CDMA対応アンテナスイッチ回路のブロック図に静電サージ対策回路を設けた図である。

【図10】 図2の等価回路で示されるアンテナスイッチ複合部品の積層体を構成するグリーンシートの電極パターンを示す図である。

【図11】 図2の等価回路で示されるアンテナスイッチ複合部品の斜視図である。

【図12】 本発明に係る静電サージ対策用ハイパスフィルタの実施例の等価回路図である。

【図13】 本発明に係る他の静電サージ対策用ハイパスフィルタの等価回路図である。

【図14】 本発明の静電サージ対策回路の減衰特性を示す図である。

【図15】 本発明の静電サージ対策回路の反射特性を示す図である。

【図16】 従来の静電サージ対策回路を示す等価回路図である。

【図17】 PINダイオードの動作点を示す図である。

【図18】 従来のEGSM、DCS、W-CDMA対

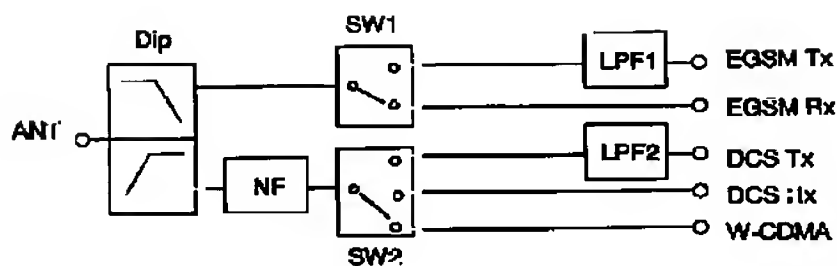
応アンテナスイッチ回路の等価回路である。

【図19】 従来のEGSM、DCS、W-CDMA対応アンテナスイッチ回路のブロック図である。

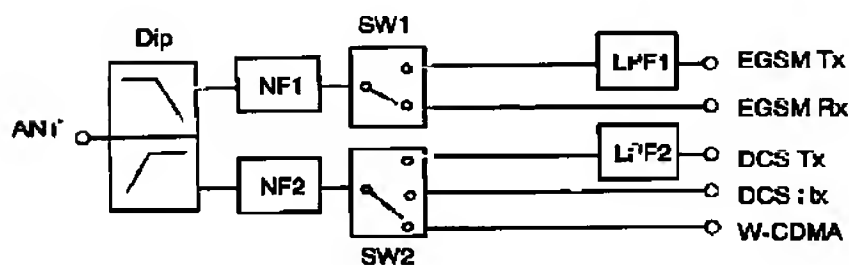
【符号の説明】

ANT: アンテナ Dip: ダイプレクサ LPF1、LPF2: ローパスフィルタ SW1、SW2: スイッチ回路 NF、NF1、NF2: ノッチフィルタ Dup: デュプレクサ L、L1~L13: 伝送線路またはインダクタ C、C1~C17: 容量 D1~D6: PINダイオード R1~R3: 抵抗 VC1~VC3: コントロール電源 1~12: 誘電体積層シート 13: アンテナスイッチ積層部品の底面の電極パターン 14: 搭載部品のランド電極 15: スルーホール電極 16: メタルシールド用ランド電極 17~19: グランド電極 20~44: ライン電極 45~60: 容量電極 61~67: グランド端子 68: アンテナ端子 69: EGSM送信端子 70: DCS送信端子 71: W-CDMA送受信端子 72: DCS受信端子 73: EGSM受信端子 74~76: 電源端子 77: 側面電極端子 78: PINダイオード 79: チップ抵抗 80: チップコンデンサ

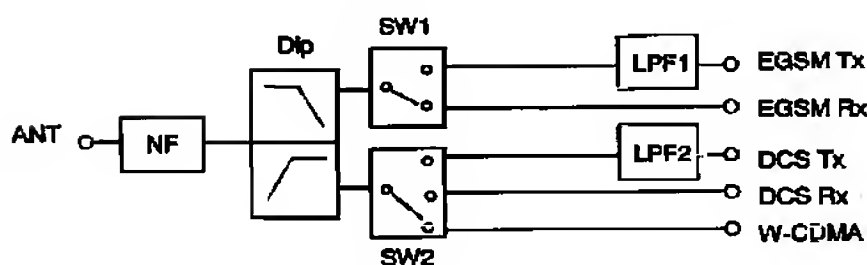
【図1】



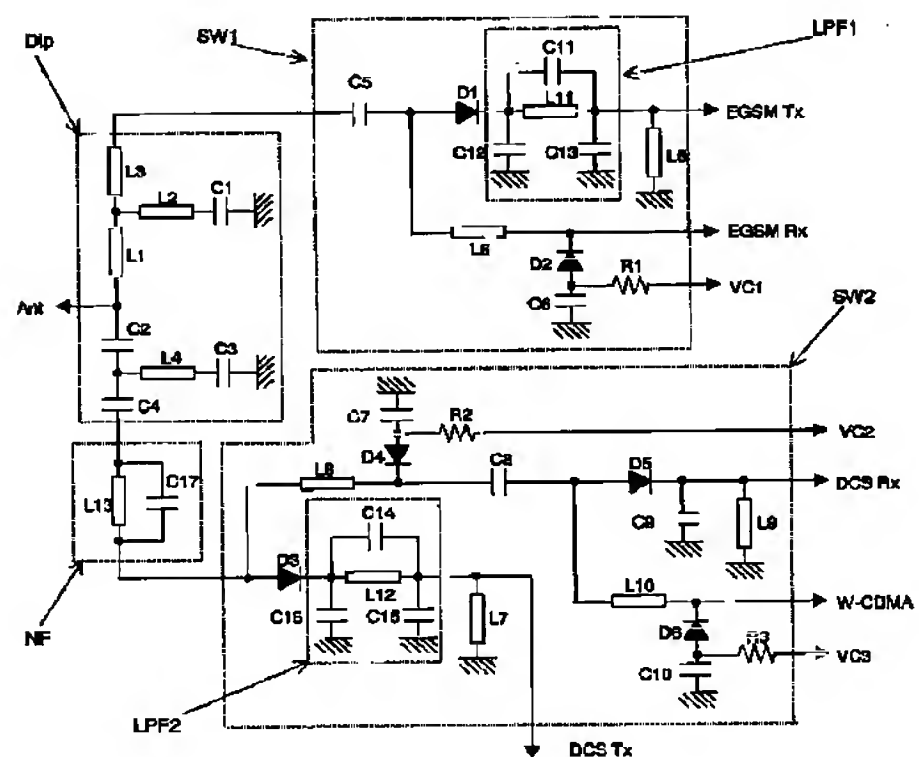
【図3】



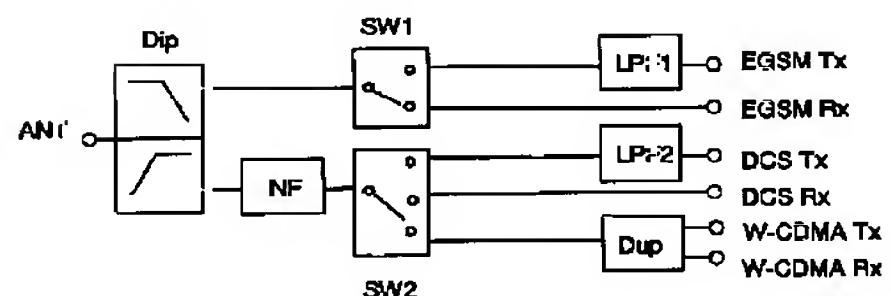
【図4】



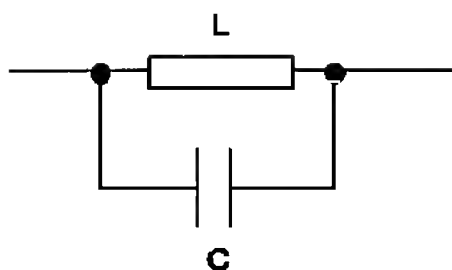
【図2】



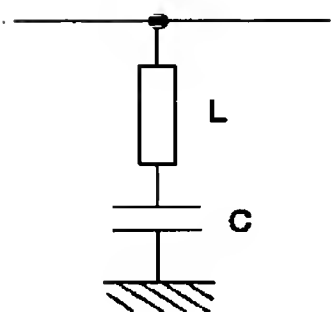
【図5】



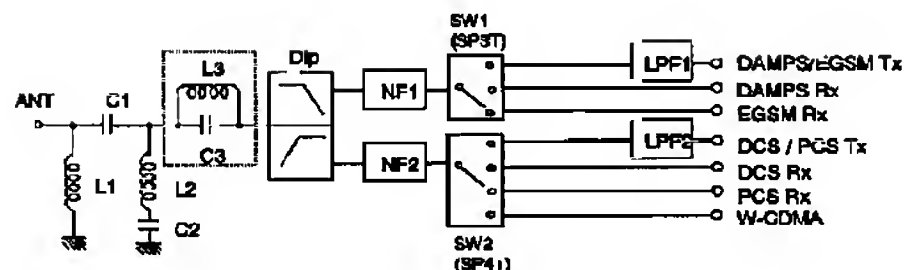
【図6】



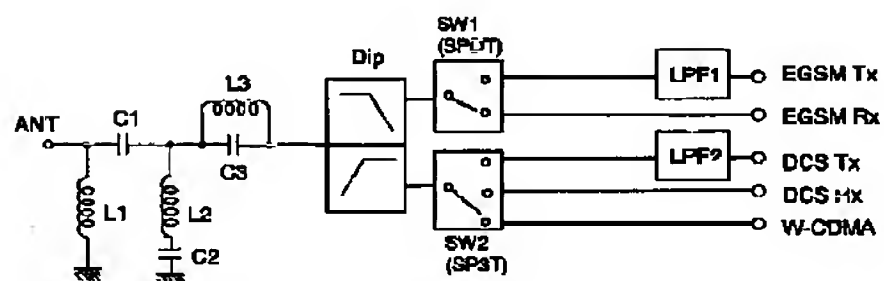
【図7】



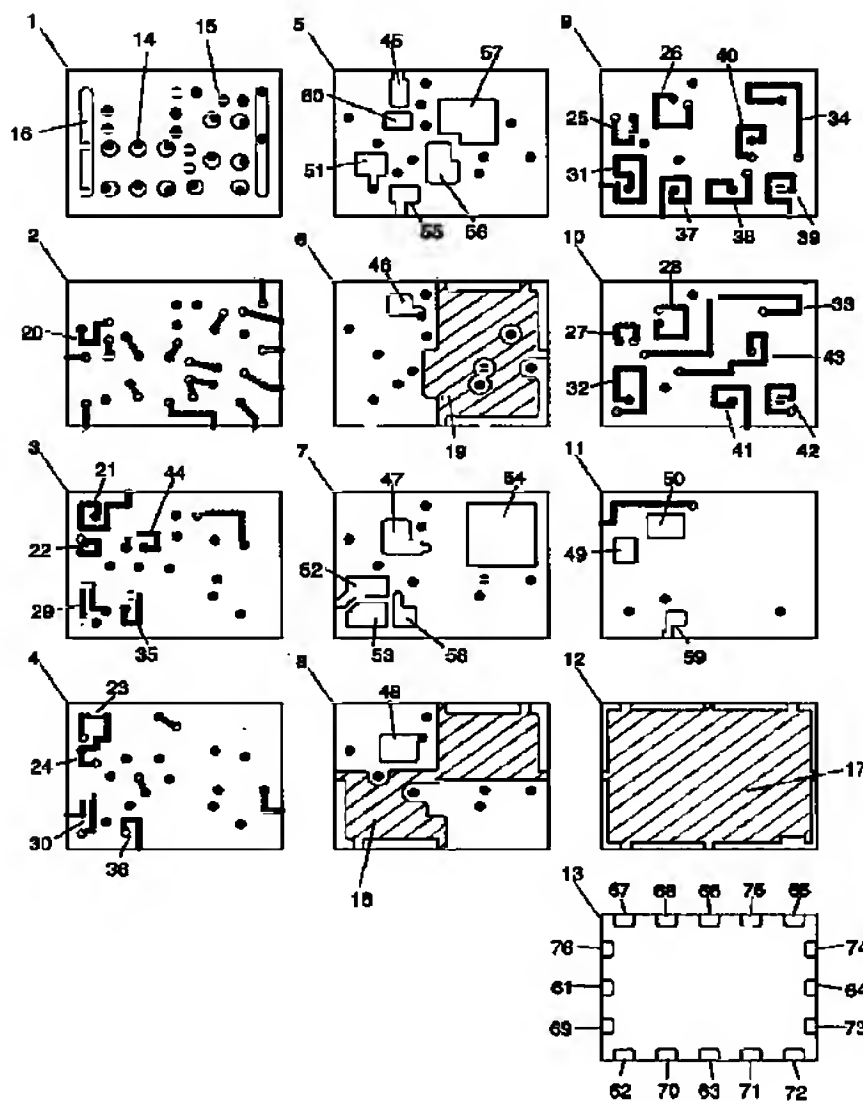
【図8】



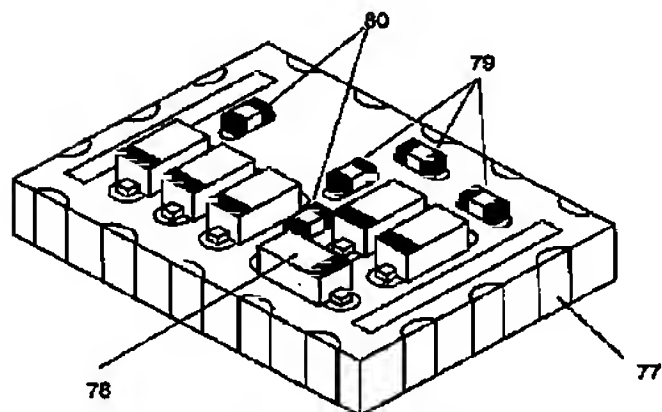
【図9】



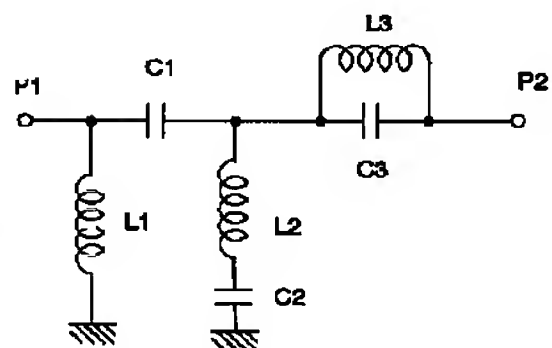
【図10】



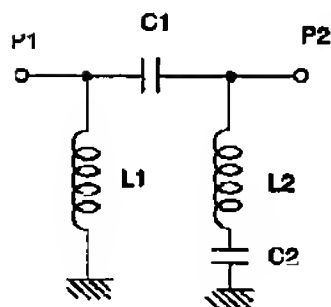
【図11】



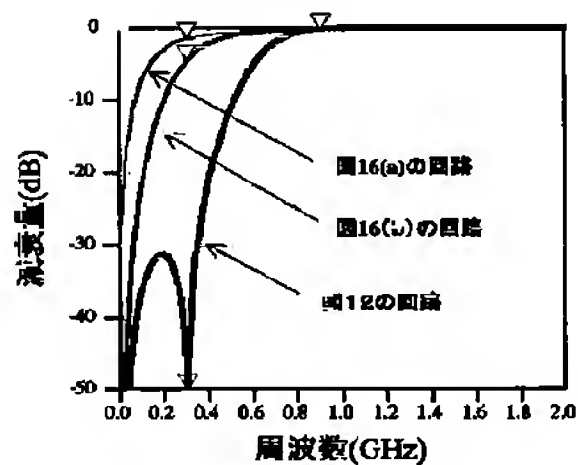
【図13】



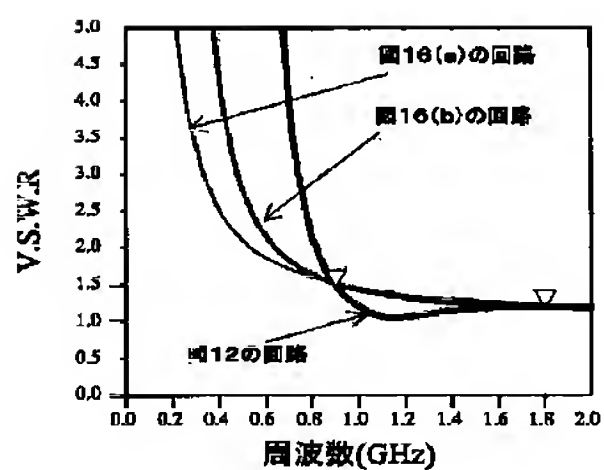
【図12】



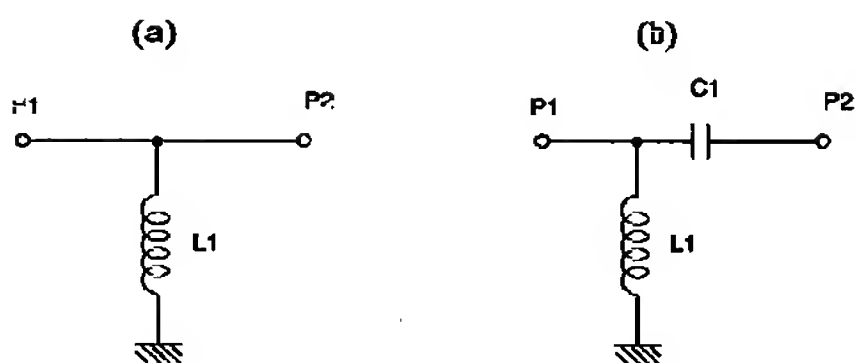
【図14】



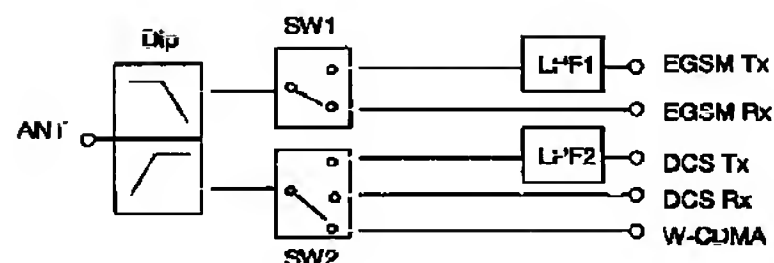
【図15】



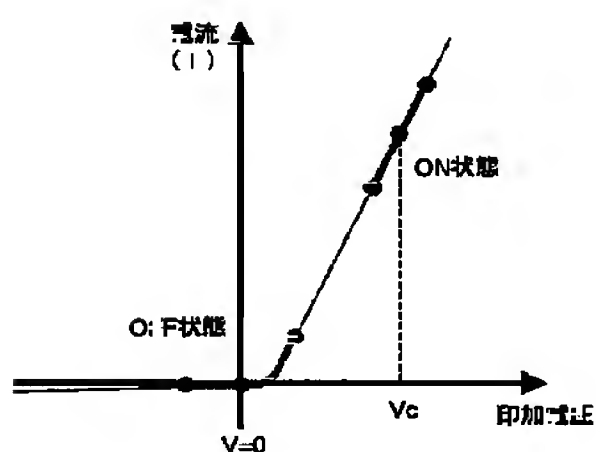
【図16】



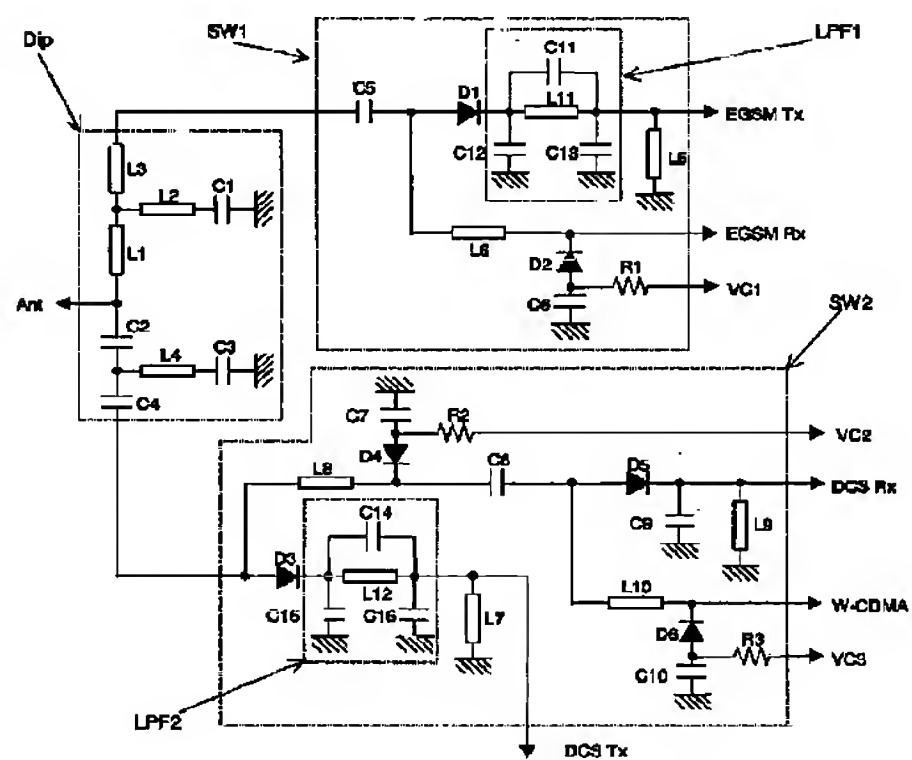
【図18】



【図17】



【図19】



フロントページの続き

Fターム(参考) 5K011 BA03 DA02 DA21 DA27 JA01
KA11

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2001-160724

(43)Date of publication of application : 12.06.2001

(51)Int. CI. H03F 3/72

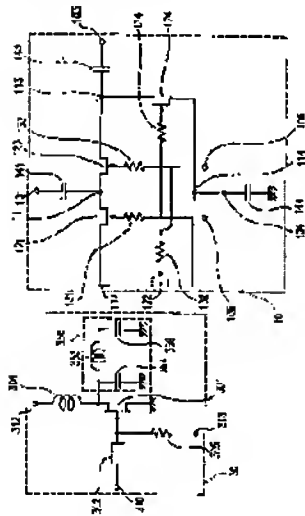
H03H 11/24

H04B 1/04

(21)Application number : 2000- (71)Applicant : MATSUSHITA ELECTRIC
309897 IND CO LTD

(22)Date of filing : 26.12.1996 (72)Inventor : YAMAMOTO SHINJI
KUNIHISA TAKETO

(54) AMPLIFIER WITH SWITCH



(57)Abstract:

PROBLEM TO BE SOLVED: To provide an amplifier with a switch capable of being operated by the smaller number of components and performing a single power supply operation.

SOLUTION: A single power supply operation SPDT switch and a power amplifier are connected without interposing a DC cut capacitor. At the time, by turning the output matching circuit of the final stage of the power amplifier to a circuit form for making a DC current flow, the power amplifier and the SPDT switch are connected in terms of DC and the power supply bias circuit of the power amplifier is shared as the power supply bias circuit of the SPDT switch. Thus, the power supply bias

circuit of the SPDT switch is eliminated and a circuit is miniaturized.

LEGAL STATUS

[Date of request for examination] 24.10.2000

[Date of sending the examiner's
decision of rejection]

[Kind of final disposal of
application other than the
examiner's decision of rejection or
application converted registration]

[Date of final disposal for
application]

[Patent number] 3560232

[Date of registration] 04.06.2004

[Number of appeal against
examiner's decision of rejection]

[Date of requesting appeal against
examiner's decision of rejection]

[Date of extinction of right]

Copyright (C); 1998, 2003 Japan Patent Office

* NOTICES *

JPO and NCIP are not responsible for any
damages caused by the use of this translation.

1. This document has been translated by computer. So the translation may
not reflect the original precisely.

2. **** shows the word which can not be translated.

3. In the drawings, any words are not translated.

CLAIMS

[Claim(s)]

[Claim 1] Amplifier with a switch characterized by having amplifier, the
choke inductor by which the end was connected to the power supply
terminal of this amplifier, and the other end was connected to the power
source, and the switch on which the power supply terminal was connected
to this end of this choke inductor, and combining the power supply
terminal of this amplifier, and the power supply terminal of this switch

in direct current.

[Claim 2] Amplifier with a switch according to claim 1 with which the power supply terminal of said amplifier and the power supply terminal of said switch are combined in direct current through the matching circuit.

[Claim 3] Said matching circuit is amplifier with a switch according to claim 2 which has the inductor prepared between the power supply terminal of said amplifier, and the power supply terminal of said switch, the capacitor formed between the power supply terminal of this amplifier, and the ground, and the capacitor formed between the power supply terminal of this switch, and the ground.

[Claim 4] Said switch is amplifier with a switch according to claim 3 which has a transmitting-side slew switch and a receiving-side slew switch.

[Claim 5] Said switch is amplifier with a switch according to claim 4 which has further a transmitting-side shunt switch and a receiving-side shunt switch.

[Claim 6] Said transmitting-side slew switch, said receiving-side slew switch, said transmitting-side shunt switch, and said receiving-side shunt switch are amplifier with a switch according to claim 5 which is a single gate field-effect transistor.

[Claim 7] Said transmitting-side slew switch, said receiving-side slew switch, said transmitting-side shunt switch, and said receiving-side shunt switch are amplifier with a switch according to claim 5 which is a dual gate field-effect transistor or a single gate field-effect transistor.

[Claim 8] Said transmitting-side slew switch and said receiving-side slew switch are amplifier with a switch according to claim 4 which is a PIN diode.

[Translation done.]

* NOTICES *

JPO and NCIP are not responsible for any damages caused by the use of this translation.

1. This document has been translated by computer. So the translation may not reflect the original precisely.
 2. **** shows the word which can not be translated.
 3. In the drawings, any words are not translated.
-

DETAILED DESCRIPTION

[Detailed Description of the Invention]

[0001]

[Field of the Invention] This invention relates to the power amplification with a switch used for a wireless device, and relates to the amplifier with a switch in which especially single supply operation is possible.

[0002]

[Description of the Prior Art] In order to realize further miniaturization and low-pricing of a field radio machine in recent years, reexamination of the device used for a set is achieved. Researches various now as a way method of approach with the effective single supply operation of a device are made especially. "Single supply operation" means making it operate by supplying only forward electrical potential differences (+3.0V etc.) as opposed to a ground here. Therefore, the actuation using a forward electrical potential difference and a negative electrical potential difference is not called single supply operation to a ground.

[0003] Usually, since the GaAs field-effect transistor (GaAs MESFET) of a depletion type is used for power amplification and an antenna switch among the devices currently used for the set of a field radio machine, negative gate bias voltage is required in addition to forward supply voltage. Single-supply-operation power amplification and a single-supply-operation switch cannot need negative gate bias voltage, but can be operated only on a forward electrical potential difference. Consequently, conventionally, the required negative electrical-potential-difference generating circuit becomes unnecessary, and miniaturization and low-pricing of a set can be realized.

[0004] Drawing 6 is the block diagram of the radio-frequency head of a common field radio machine. In drawing 6, 100 is an antenna switch and 101, 102, and 103 are the antenna terminals, transmitting terminals, and receiving terminals of the antenna switch 100, respectively. Moreover, for a sending-signal input terminal and 206, as for an antenna and 211, power amplification and 210 are [204 / low noise amplifier and 212] input-signal output terminals. In the field radio machine which shares one antenna by transmission and reception, the antenna switch which changes the signal path at the time of - reception at the time of transmission is indispensable. Since properties, such as low loss and a low power, are required of this antenna switch, the 1 input 2 output switch (it is called an "SPDT switch" the following called a 1 pole 2 **

switch and Single Pole Double Throw Switch) using GaAs MESFET is used abundantly.

[0005] After explaining hereafter circuit actuation of the SPDT switch which is not single supply operation, the technique of constituting a single-supply-operation SPDT switch using this is described.

[0006] Drawing 7 is the circuit diagram of the SPDT switch which is not the single supply operation by the conventional technique which used GaAs MESFET. In drawing 7 101 a transmitting terminal and 103 for an antenna terminal and 102 A receiving terminal, A ground (GND) terminal, and 105 and 106 104 A control terminal, Transmitting-side through [121 turns on and off between the antenna terminal 101 and the transmitting terminals 102 / FET] The transmitting-side shunt FET with which 122 turns on and off between the transmitting terminal 102 and the GND terminals 104 Receiving-side through [123 turns on and off between the antenna terminal 101 and the receiving terminals 103 / FET] The receiving-side shunt FET with which 124 turns on and off between the receiving terminal 103 and the GND terminals 104 The connection terminal of FET121 and FET123 and 112 111 The connection terminal of FET121 and FET122, As for the connection terminal of FET122 and FET124, and 131-134, for 113, the gate bias resistance of FET, and 141-143 are [the connection terminal of FET123 and FET124 and 114] direct-current cut capacitors. Moreover, direct current voltage which impresses the direct-current potential of the connection terminals 111-114 to V111-V114, and the control terminals 105 and 106, respectively is set to V105 and V106, respectively. The gate bias resistance 131-134 is several k-ohm resistance, and it is arranged in order to prevent the leakage current to the gate of FET 121-124. The direct-current cut capacitors 141-143 are about 100pF capacitors for separating the antenna terminal 101, the transmitting terminal 102 and the receiving terminal 103, and each FET in direct current.

[0007] Now, the potential of V111-V114 is considered. Since it connects with GND, V114 is 0V. The gate leakage current of each FET is about 0, and since the path for which a direct current flows with the direct-current cut capacitors 141-143 is severed, a direct current does not flow in the closed circuit of the connection terminals 111-114.

Therefore, it is $V111=V112=V113=V114=0V$, and all the direct-current potentials of the source of FET121-FET124 are 0V.

[0008] Turning on and off of an SPDT switch is performed by changing the applied voltage to the gate of each FET. Drawing 8 is drawing showing the electrical potential difference and current notation between the terminals of FET of a simple substance. The threshold of FET is set to

V_{th} and the electrical potential difference between the drain sources and between the gate sources is set to V_{ds} and V_{gs} , respectively. Usually, FET [as / whose V_{th} called a depletion type FET is negative] is used for an SPDT switch. Drawing 9 is drawing showing the V_{gs} - I_{ds} property of a depletion type FET. In order to make this FET turn on or turn off, being referred to as $V_{gg} \geq 2 \times V_{th}$ is [that what is necessary is just to impress the electrical potential difference of $V_{gs}=0V$ or $V_{gs}=V_{gg}$ (value negative in V_{gg}) to the gate] common. Drawing 10 R> 0 is drawing showing $V_{gs}=0V$ and the V_{ds} - I_{ds} property in $V_{gs}=V_{gg}$. Drawing 11 is the equal circuit of FET in $V_{gs}=0V$. In the case of $V_{gs}=0V$, FET is equivalent to several ohms resistance, and can be expressed as a switch of an ON state. Drawing 12 is the equal circuit of FET in $V_{gs}=V_{gg}$. In $V_{gs}=V_{gg}$, FET is equivalent to several M ohms resistance, and can be expressed as a switch of an OFF state.

[0009] Actuation of the SPDT switch shown in drawing 7 using these is considered. First, the time of transmission is considered. (a) of drawing 13 and (b) are the equal circuit of drawing 7 when impressing $V_{105}=0V$ and $V_{106}=V_{gg}$ to a control terminal, and the equal circuit which simplified the circuit further, respectively. Since an ON state, receiving-side through [FET / 123], and the transmitting-side shunt FET 122 will be [transmitting-side through / FET / 121 / and the receiving-side shunt FET 124] in an OFF state as shown in (a) of drawing 13 , as shown in (b) of drawing 13 R> 3, the antenna terminal 101 and the transmitting terminal 102 are connected after all.

[0010] Next, the time of reception is considered. (a) of drawing 14 and (b) are the equal circuit of drawing 7 when impressing $V_{105}=V_{gg}$ and $V_{106}=0V$ to a control terminal, and the equal circuit which simplified the circuit further, respectively. Since an OFF state, receiving-side through [FET / 123], and the transmitting-side shunt FET 122 will be [transmitting-side through / FET / 121 / and the receiving-side shunt FET 124] in an ON state as shown in (a) of drawing 14 , as shown in drawing 14 R> 4 (b), the antenna terminal 101 and the receiving terminal 103 are connected after all. The transmitting-side shunt FET 122 and the receiving-side shunt FET 124 have played the role which connects the terminal by the side of OFF to GND, respectively, and raises isolation here.

[0011] Next, the technique of constituting a single-supply-operation SPDT switch using this SPDT switch is considered. Drawing 15 is the circuit diagram of the single-supply-operation SPDT switch by the Prior art. In the circuit of drawing 7 , the GND terminal 104 was directly connected to GND. In the circuit of drawing 15 , the GND terminal 104 is

connected to GND through the direct-current cut capacitor 144. Moreover, single supply operation is realizable by impressing forward supply voltage to the connection terminal 111 through the choke inductor 151 which is a power-source bias circuit. In drawing 15, as for a power supply terminal and 144, 107 is [a direct-current cut capacitor and 151] choke inductors, and other components are the same as that of the SPDT switch shown in drawing 7. An electrical potential difference V107 expresses the electrical potential difference impressed to a power supply terminal 107. The choke inductor 151 is an inductor with an impedance which becomes almost open to an operating frequency, and supplies supply voltage V107 to the connection terminal 111. The direct-current cut capacitor 144 is an about 100pF capacitor, and it is arranged in order to separate the GND terminal 104 and GND in direct current.

[0012] In drawing 15, since the GND terminal 104 is also separated from GND in direct current, it is set to $V_{111}=V_{112}=V_{113}=V_{114}=V_{107}$. Here, by impressing $|V_{gg}|$ (forward value) to V107, the source potential of all FET of drawing 15 is set as $|V_{gg}|$ (forward value), and can realize single supply operation. That is, as $V_{107}=3V$, then V105 and V106, when the SPDT switch shown in drawing 7 is a switch which needs the negative electrical potential difference of 0V or -3V, respectively as V105 and V106, the circuitry shown in drawing 15 can realize the SPDT switch with which 3V or 0V are supplied. That is, it is not necessary to establish a negative power source that what is necessary is to supply only a forward power source.

[0013]

[Problem(s) to be Solved by the Invention] In order to realize single supply operation as mentioned above, the choke inductor 151 which is the direct-current cut capacitor 144 and power-source bias circuit which separate the GND terminal 104 from GND in direct current is needed. In case this designs IC which especially unified power amplification and an SPDT switch, it becomes the cause of increasing a chip area and, thereby, causes the rise of cost.

[0014] The place which it is made in order that this invention may solve the above-mentioned technical problem, and is made into the purpose is to offer the amplifier with a switch in which the single supply operation using the components of smaller mark is possible.

[0015]

[Means for Solving the Problem] The amplifier with a switch by this invention has the choke inductor by which the end was connected with amplifier at the power supply terminal of this amplifier, and the other

end was connected to the power source, and the switch on which the power supply terminal was connected to this end of this choke inductor, and is characterized by combining the power supply terminal of this amplifier, and the power supply terminal of this switch in direct current, and the above-mentioned purpose is attained by that.

[0016] With a certain operation gestalt, the power supply terminal of said amplifier and the power supply terminal of said switch are combined in direct current through the matching circuit.

[0017] With a certain operation gestalt, said matching circuit has the inductor prepared between the power supply terminal of said amplifier, and the power supply terminal of said switch, the capacitor formed between the power supply terminal of this amplifier, and the ground, and the capacitor formed between the power supply terminal of this switch, and the ground.

[0018] With a certain operation gestalt, said switch has a transmitting-side slew switch and a receiving-side slew switch.

[0019] With a certain operation gestalt, said switch has further a transmitting-side shunt switch and a receiving-side shunt switch.

[0020] With a certain operation gestalt, said transmitting-side slew switch, said receiving-side slew switch, said transmitting-side shunt switch, and said receiving-side shunt switch are single gate field-effect transistors.

[0021] With a certain operation gestalt, said transmitting-side slew switch, said receiving-side slew switch, said transmitting-side shunt switch, and said receiving-side shunt switch are a dual gate field-effect transistor or a single gate field-effect transistor.

[0022] With a certain operation gestalt, said transmitting-side slew switch and said receiving-side slew switch are PIN diodes.

[0023]

[Embodiment of the Invention] Hereafter, the operation gestalt of this invention is explained with reference to a drawing. The component to which the same reference mark was given corresponds mutually.

[0024] In this specification, the power amplification which amplifies high-frequency power, and the antenna switch into which the connection relation of this power amplification and antenna is changed according to the condition of transmission and reception are included with "amplifier with a switch." Moreover, in this specification, since it is easy, a "switch" and power amplification may only be called "amplifier" for an antenna switch.

[0025] Before explaining the operation gestalt of the amplifier with a switch by this invention first, the circuit of the power amplification

used with this operation gestalt is explained. Drawing 16 is the circuit diagram of a power amplification part among the amplifier with a switch of this invention. In this operation gestalt, although it is considered as the power amplification of an one-step field-effect transistor (FET) configuration since it was easy, it is not restricted to this. For example, you may be the power amplification which has two or more steps, and components other than FET may be used as an amplifier.

[0026] 301 -- FET, and 302 and 350 -- respectively -- for gate bias resistance and 310, as for an output terminal and 312, an input terminal and 311 are [an input matching circuit and an output matching circuit, and 304 / a choke inductor and 305 / a power supply terminal and 313] gate bias terminals. Moreover, the electrical potential difference which impresses the electrical potential difference impressed to a power supply terminal 312 to V_{312} and the gate bias terminal 313 is set to V_{313} . When a predetermined impedance is connected to an input terminal 310 and an output terminal 311, respectively, the input matching circuit 302 and the output matching circuit 350 are designed so that a desired property may be realized. The choke inductor 304 has the impedance which becomes almost open to an operating frequency. Supply voltage V_{312} is supplied to FET301 through the choke inductor 304. The gate bias resistance 305 is arranged in order to reduce the leakage current from FET301 to the gate bias terminal 313.

[0027] In addition, when connecting at the time of reception, i.e., the antenna terminal 101 and the receiving terminal 103 of drawing 6, in order to make it the output of power amplification not revealed to LNA, it is common to make power amplification off. If it is FET [as / whose FET301 is $V_{th} \geq 0V$], i.e., enhancement type FET, it is realizable by being referred to as electrical-potential-difference $V_{313} = 0V$ of a gate bias terminal to cut off the current which flows to FET301.

[0028] Drawing 17 is the circuit diagram which used Depression FET as FET301 in the circuit of drawing 16. If it is FET [as / whose FET is $V_{th} \leq 0V$], i.e., a depletion type FET, since a current will flow to FET301 also considering the gate bias voltage V_{313} as 0V, power amplification does not become off. In this case, if it is made circuitry as shows power amplification to drawing 17, the drain current which flows to FET301 with a switch 306 can be intercepted. namely, in drawing 17, a switch 306 is closed at the time of transmission (turning on), and is opened at the time of reception (it turns off) -- it operates like.

[0029] Drawing 18 is the circuit diagram showing other examples which used Depression FET as FET301 in the circuit of drawing 16. In the

circuit of drawing 18 , although it differs from the case where the location where a switch 306 is inserted is drawing 17 , the drain current of FET301 can be intercepted by the same actuation as drawing 17 at the time of reception.

[0030] (1st operation gestalt) Drawing 1 is the circuit diagram of the 1st operation gestalt of the amplifier with a switch by this invention. Drawing 19 is the circuit diagram of the amplifier with a switch by the conventional technique. In the amplifier with a switch by the conventional technique of drawing 19 , the output terminal 311 of the power amplification of drawing 16 and the transmitting terminal 102 of the single-supply-operation SPDT switch of drawing 1515 are connected. Therefore, in the amplifier with a switch by the conventional technique, the pass from a power supply terminal 312 to a terminal 112 contains a capacitor 142.

[0031] The amplifier with a switch by this invention of ***** drawing 1 is equipped with the output matching circuit 350 which passes a dc component. This output matching circuit 350 carries out ***** which sends the supply voltage V312 supplied in the power supply terminal 312 of the amplifier section 30 to the terminal 112 of reception and the switch section 10 through the choke inductor 304. The output matching circuit 350 is realizable with pi mold matching circuit which has an inductor 352 and capacitors 354 and 356. The output matching circuit 350 does not have a capacitor component between the choke inductor 304 and a terminal 112, but has an inductor component. Thereby, from a power supply terminal 312, direct current voltage can let the choke inductor 304, an inductor 352, and a terminal 112 pass, and can carry out bias of the switch section 10. In other words, pass called the power supply terminal 312-choke inductor 304-output matching circuit 350-terminal 112 can let direct current voltage pass. A "direct-current" electrical potential difference is an electrical potential difference which has a sufficiently low frequency in extent which can be used as a power source of the switch section 10 and the amplifier section 30 here, and a frequency also contains the electrical potential difference (the so-called perfect direct current) of zero.

[0032] The inductor 352 of the output matching circuit 350 is formed in the serial to the pass along which the direct current voltage for these bias passes. Therefore, the small thing of a resisted part contained in an inductor 352 is desirable. This is because the voltage drop by resisted part of an inductor 352 makes low the effectiveness of bias supply and the effectiveness of the output of the amplifier section 30 to the switch section 10. As long as the output matching circuit 350 is

a circuit which lets a dc component pass between the amplifier section 30 and the switch section 10, it may not be restricted to one step of above-mentioned pi mold matching circuit, may be a multistage matching circuit, and may be a matching circuit of other types. The output matching circuit 350 also carries out ***** which increases the power emitted from an antenna by adjusting the output impedance of the amplifier section 30, and the impedance connected to the antenna terminal 101.

[0033] In drawing 1 , although the common power supply terminal 312 is formed in the switch section 10 and the amplifier section 30 to the output matching circuit 350 at the FET301 side, it is not restricted to this. For example, by preparing a power supply terminal in a terminal 112, direct current voltage may be supplied with above-mentioned explanation in hard flow, i.e., the direction which goes to the amplifier section 30 through the output matching circuit 350 from the switch section 10. According to this configuration, an inductor 352 can substitute the choke inductor 304 and components mark can be reduced further. Moreover, a power supply terminal may be prepared in other terminals 111 and 113, for example, terminals etc., in this case.

[0034] In order to share the power-source bias circuit of power amplification 30, and the power-source bias circuit of the SPDT switch 10, the output matching circuit 350 of the last stage of power amplification 30 is a circuit where a direct current flows. Moreover, it is set up almost equally by the supply voltage of power amplification 30, and the supply voltage of the single-supply-operation SPDT switch 10.

[0035] In the following operation gestalten, the electrical potential difference impressed to the control terminal 105-106 was set to 0V or 3V at FET of an SPDT switch using the depletion type FET of $V_{th}=-1.5V$, and supply voltage of a single-supply-operation SPDT switch and power amplification was set to 3V so that above-mentioned conditions might be satisfied. At the time of reception, power amplification should be made off as $V_{313}=0V$ at FET301 using enhancement type FET, and the frequency performed simulation as 1.9GHz.

[0036] The simulation result of the RF property of the amplifier with a switch of this invention and the amplifier with a switch by the conventional technique is shown in Table 1. The isolation from the output of the power amplification in the antenna terminal 101, the insertion loss from the antenna terminal 101 to the receiving terminal 103, and the transmitting terminal 102 to the receiving terminal 103 at the time of transmission was shown in the table.

[0037]

[Table 1]

	アンテナ端子での パワーアンプ出力(dBm)	アンテナ端子→受信端子 挿入損失 (dB)	送信端子→受信端子 アイソレーション (dB)
従来	8.51	0.99	25.1
本発明	8.54	0.98	25.0

[0038] As for the RF property of this invention, it turns out that the result equivalent to the former is obtained also in which property, and the single-supply-operation SPDT switch and power amplification of this invention are operating normally. In addition, when a depletion type FET was used for FET301, it already described power amplification to be [of drawing 17 or drawing 18] a configuration, then that it is satisfactory.

[0039] Since there is no this invention of the choke inductor 151 and 142 direct-current cut capacitor as compared with the former, components mark are reducible, but in case this designs IC which unified a single-supply-operation SPDT switch and power amplification, it is divided in chip area reduction and is effective. a case with a frequency of about 2GHz -- as the choke inductor 151 -- a minimum of -- as about 20 nH(s) and a capacitor 142 -- a minimum of -- the value of about 30pF is required. When these components are accumulated on IC, the almost same area as one FET used for an SPDT switch is required for the area of each component. That is, this invention can reduce chip areas, without degrading a high frequency property.

[0040] (2nd operation gestalt) Drawing 2 is the circuit diagram of the 2nd operation gestalt of the amplifier with a switch by this invention. In this operation gestalt, in order to raise 1dB gain-compression point by the side of a transmitting terminal (P1dB), dual gate FET is used as receiving-side through [FET] and a transmitting-side shunt FET. In drawing 2 , 123D is receiving-side dual gate through [FET], 1321 and 1322 are gate bias resistance connected to the transmitting-side dual gate shunt FET, 122D is the transmitting-side dual gate shunt FET, and the other component is [1331 and 1332 are gate bias resistance connected to receiving-side dual gate through / FET /, and] the same as that of drawing 1 .

[0041] The simulation result of the RF property of the amplifier with a switch of this invention and the amplifier with a switch by the conventional technique is shown in Table 2. The point of having the capacitor connected to the serial in the output matching circuit 350 differs from the point that a power source is supplied from a separate terminal at the amplifier section and the switch section here, among the circuits which show the circuit of the amplifier with a switch by the

conventional technique to drawing 2 . The isolation from the output of the power amplification in the antenna terminal 101, the insertion loss from the antenna terminal 101 to the receiving terminal 103, and the transmitting terminal 102 to the receiving terminal 103 at the time of transmission was shown in the table.

[0042]

[Table 2]

	アンテナ端子での パワーアンプ出力(dBm)	アンテナ端子→受信端子 挿入損失 (dB)	送信端子→受信端子 アイソレーション (dB)
従来	8.94	1.34	30.6
本発明	8.97	1.36	30.6

[0043] The result equivalent to the former is obtained also in which property, and the RF property of this invention is the single supply operation of this invention. SPDT It turns out that a switch and power amplification are operating normally. Moreover, single supply operation SPDT The reduction effectiveness of the chip area in IC which unified a switch and power amplification is as the 1st operation gestalt having described.

[0044] (3rd operation gestalt) Drawing 3 is the circuit diagram of the 3rd operation gestalt of the amplifier with a switch by this invention. This operation gestalt is used when the isolation from the transmitting terminal 102 to the receiving terminal 103 may be low. The transmitting-side shunt FET 122 of the 1st operation gestalt and the receiving-side shunt FET 124 are not used for this operation gestalt.

[0045] The simulation result of the RF property of the amplifier with a switch of this invention and the amplifier with a switch by the conventional technique is shown in Table 3. The point of having the capacitor connected to the serial in the output matching circuit 350 differs from the point that a power source is supplied from a separate terminal at the amplifier section and the switch section here, among the circuits which show the circuit of the amplifier with a switch by the conventional technique to drawing 3 . The isolation from the output of the power amplification in the antenna terminal 101, the insertion loss from the antenna terminal 101 to the receiving terminal 103, and the transmitting terminal 102 to the receiving terminal 103 at the time of transmission was shown.

[0046]

[Table 3]

	アンテナ端子での パワーアンプ出力(dBm)	アンテナ端子→受信端子 挿入損失 (dB)	送信端子→受信端子 アイソレーション (dB)
従来	8.56	1.09	0.95
本発明	8.58	1.07	0.90

[0047] The result equivalent to the former is obtained also in which property, and the RF property of this invention is the single supply operation of this invention. SPDT It turns out that a switch and power amplification are operating normally. However, as compared with the 1st operation gestalt, the isolation from the transmitting terminal 102 to the receiving terminal 103 is falling [this invention and the conventional example] by about 25dB. Moreover, single supply operation SPDT The reduction effectiveness of the chip area in IC which unified a switch and power amplification is as the 1st operation gestalt having described.

[0048] (4th operation gestalt) Drawing 4 is the circuit diagram of the 4th operation gestalt of the amplifier with a switch by this invention. this operation gestalt improves P1dB by the side of a transmitting terminal -- making -- in addition -- and it is used when the isolation from the transmitting terminal 102 to the receiving terminal 103 may be low. Transmitting-side shunt FET122D of drawing 2 and the receiving-side shunt FET 124 are not used for this operation gestalt.

[0049] The simulation result of the RF property of the amplifier with a switch of this invention and the amplifier with a switch by the conventional technique is shown in Table 4. The point of having the capacitor connected to the serial in the output matching circuit 350 differs from the point that a power source is supplied from a separate terminal at the amplifier section and the switch section here, among the circuits which show the circuit of the amplifier with a switch by the conventional technique to drawing 4 . The isolation from the output of the power amplification in the antenna terminal 101, the insertion loss from the antenna terminal 101 to the receiving terminal 103, and the transmitting terminal 102 to the receiving terminal 103 at the time of transmission was shown in the table.

[0050]

[Table 4]

	アンテナ端子での パワーアンプ出力(dBm)	アンテナ端子→受信端子 挿入損失 (dB)	送信端子→受信端子 アイソレーション (dB)
従来	8.19	1.42	3.82
本発明	8.51	1.42	6.08

[0051] The result equivalent to the former is obtained also in which property, and the RF property of this invention is the single supply operation of this invention. SPDT It turns out that a switch and power amplification are operating normally. However, as compared with the 2nd operation gestalt, the isolation from the transmitting terminal 102 to the receiving terminal 103 is falling [this invention and the conventional example] by about 25dB. Moreover, single supply operation SPDT The reduction effectiveness of the chip area in IC which unified a switch and power amplification is as the 1st operation gestalt having described.

[0052] (5th operation gestalt) Drawing 5 is the circuit diagram of the 5th operation gestalt of the amplifier with a switch by this invention. A PIN diode is used for this operation gestalt instead of FET as a transmitting-side slew switch and a receiving-side slew switch. As for a direct-current cut capacitor, and 135 and 136, for 161 and 162, in drawing 5 , a PIN diode, and 145 and 146 are [bias resistance and 152] choke inductors. As for 145 and 146, in drawing 5 , an about 100pF capacitor, and 135 and 136 are resistance of an about [1kohm]. The change of the switch in this case is performed by setting the electrical potential differences V105 and V106 of the control terminals 105 and 106 to 3V or 2V. In the case of V105=2V and V106=3V, a transmitting side will be in an ON state and, in the case of V105=3V and V106=2V, a receiving side will be in an ON state.

[0053] When a PIN diode is used, it is single supply operation. SPDT Although the choke inductor 152 of a switch is required, it is not necessary to use the direct-current cut capacitor 142 and the choke inductor 151 like other operation gestalten. Therefore, single supply operation The reduction effectiveness of the chip area at the time of designing IC which unified an SPDT switch and power amplification is almost the same as the 1st operation gestalt.

[0054] above-mentioned the 1- in the 5th operation gestalt, for convenience, although the output matching circuit 350 was the circuit diagram included in the amplifier section 30, it is not restricted to this. That is, the amplifier with a switch constituted so that the input matching circuit equivalent to the output matching circuit 350 might be included in the switch section 10 is also contained in this invention.

[0055]

[Effect of the Invention] According to the amplifier with a switch by this invention, the required direct-current cut capacitor and choke inductors can be reduced conventionally, and the power amplification

with a single-supply-operation SPDT switch which has a property equivalent to the former by smaller components mark can be offered.

[Translation done.]

* NOTICES *

JPO and NCIP are not responsible for any damages caused by the use of this translation.

1. This document has been translated by computer. So the translation may not reflect the original precisely.
2. **** shows the word which can not be translated.
3. In the drawings, any words are not translated.

DESCRIPTION OF DRAWINGS

[Brief Description of the Drawings]

[Drawing 1] It is the circuit diagram of the 1st operation gestalt of the amplifier with a switch by this invention.

[Drawing 2] It is the circuit diagram of the 2nd operation gestalt of the amplifier with a switch by this invention.

[Drawing 3] It is the circuit diagram of the 3rd operation gestalt of the amplifier with a switch by this invention.

[Drawing 4] It is the circuit diagram of the 4th operation gestalt of the amplifier with a switch by this invention.

[Drawing 5] It is the circuit diagram of the 5th operation gestalt of the amplifier with a switch by this invention.

[Drawing 6] It is the block diagram of the radio-frequency head of a common field radio machine.

[Drawing 7] It is the circuit diagram of the SPDT switch which is not the single supply operation by the conventional technique using GaAs MESFET.

[Drawing 8] It is drawing showing the electrical potential difference and current notation between the terminals of FET of a simple substance.

[Drawing 9] It is drawing showing the V_{gs} - I_{ds} property of a depletion type FET.

[Drawing 10] It is drawing showing $V_{gs}=0V$ and the V_{ds} - I_{ds} property in $V_{gs}=V_{gg}$.

[Drawing 11] It is the equal circuit of FET in $V_{gs}=0V$.

[Drawing 12] It is the equal circuit of FET in $V_{gs}=V_{gg}$.

[Drawing 13] (a) And (b) is the equal circuit of drawing 7 when impressing $V_{105}=0V$ and $V_{106}=V_{gg}$ to a control terminal, and the equal circuit which simplified the circuit further, respectively.

[Drawing 14] (a) And (b) is the equal circuit of drawing 7 when impressing $V_{105}=V_{gg}$ and $V_{106}=0V$ to a control terminal, and the equal circuit which simplified the circuit further, respectively.

[Drawing 15] It is the circuit diagram of the single-supply-operation SPDT switch by the Prior art.

[Drawing 16] It is the circuit diagram of a power amplification part among the amplifier with a switch of this invention.

[Drawing 17] It is the circuit diagram using Depression FET as FET301 in the circuit of drawing 16 .

[Drawing 18] It is the circuit diagram showing other examples using Depression FET as FET301 in the circuit of drawing 16 .

[Drawing 19] It is the circuit diagram of the amplifier with a switch by the conventional technique.

[Description of Notations]

101 Antenna Terminal

103 Receiving Terminal

104 GND Terminal

105 106 Control terminal

121 Transmitting-Side through [FET]

122 Transmitting-Side Shunt FET

123 Receiving-Side through [FET]

124 Receiving-Side Shunt FET

111 Connection Terminal of FET121 and FET123

112 Connection Terminal of FET121 and FET122

113 Connection Terminal of FET123 and FET124

114 Connection Terminal of FET122 and FET124

131-134 Gate bias resistance of FET

141 143 Direct-current cut capacitor

301 FET

302 Input Matching Circuit

304 Choke Inductor

305 Gate Bias Resistance

310 Input Terminal

312 Power Supply Terminal

350 Output Matching Circuit

[Translation done.]

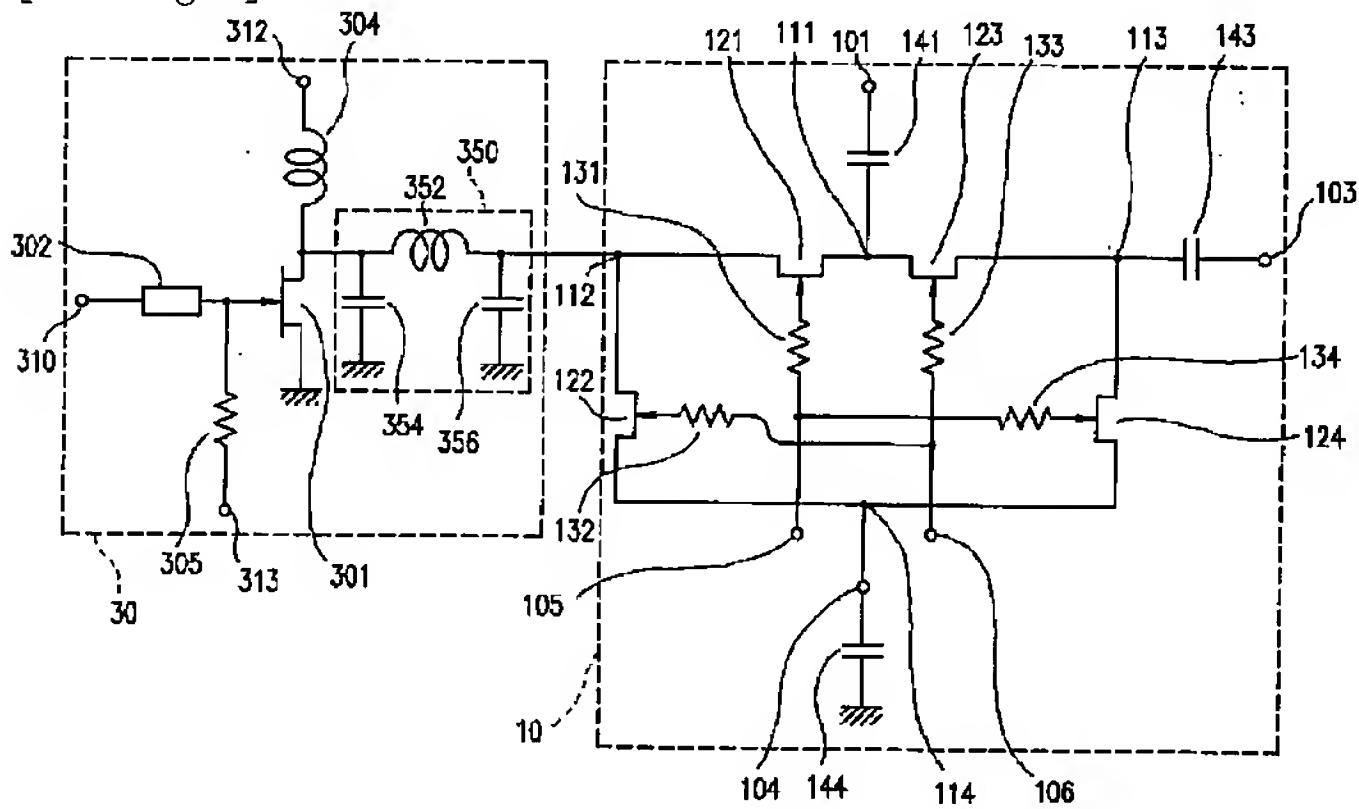
* NOTICES *

JPO and NCIP are not responsible for any damages caused by the use of this translation.

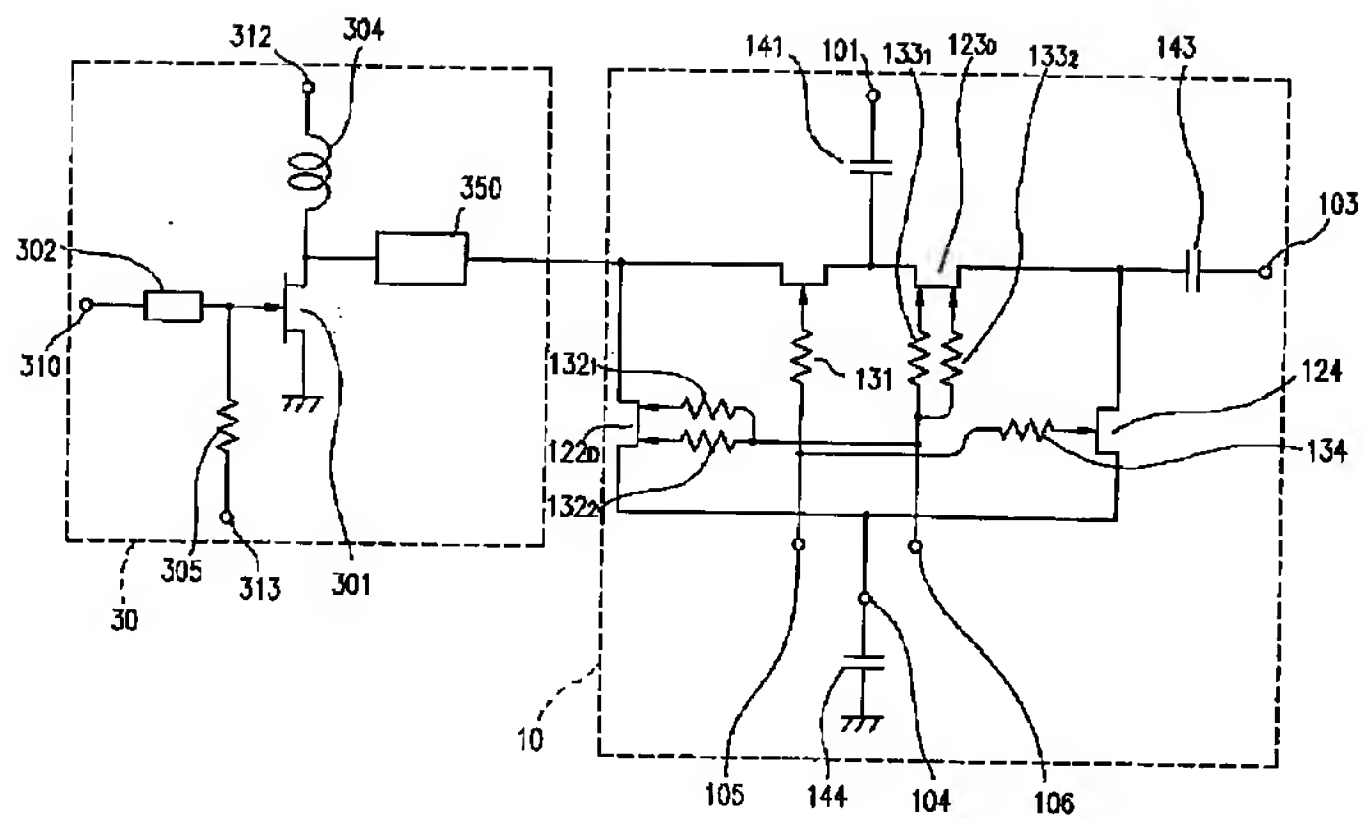
1. This document has been translated by computer. So the translation may not reflect the original precisely.
2. **** shows the word which can not be translated.
3. In the drawings, any words are not translated.

DRAWINGS

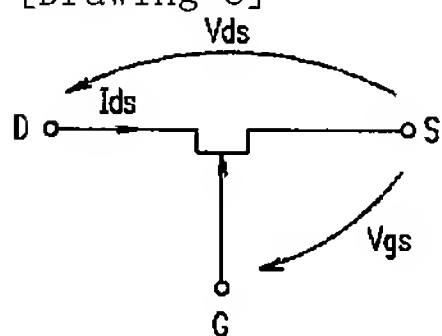
[Drawing 1]



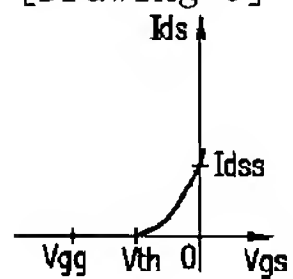
[Drawing 2]



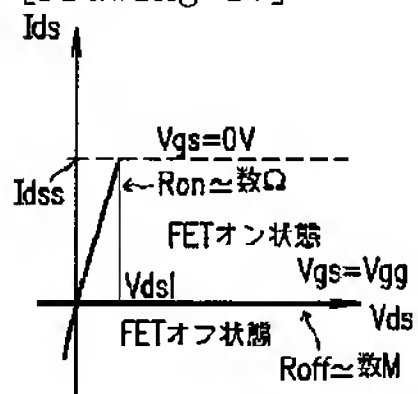
[Drawing 8]



[Drawing 9]



[Drawing 10]



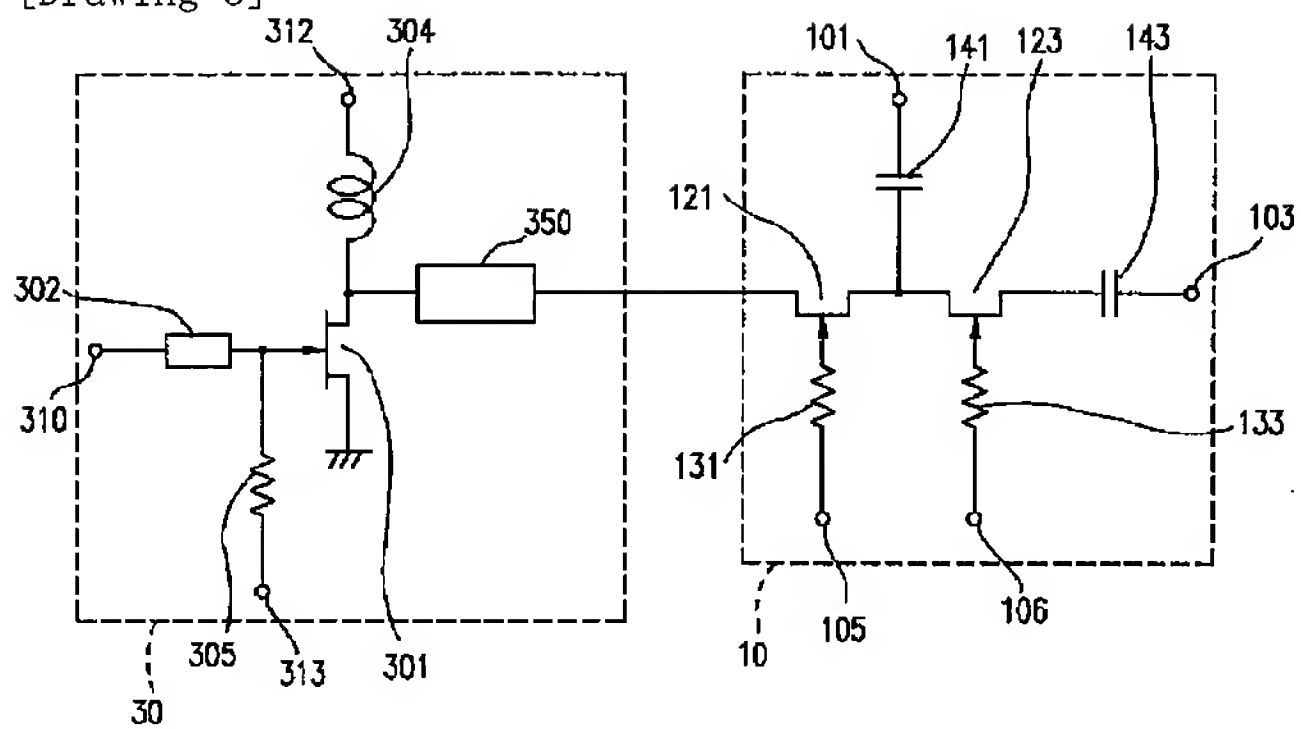
[Drawing 11]



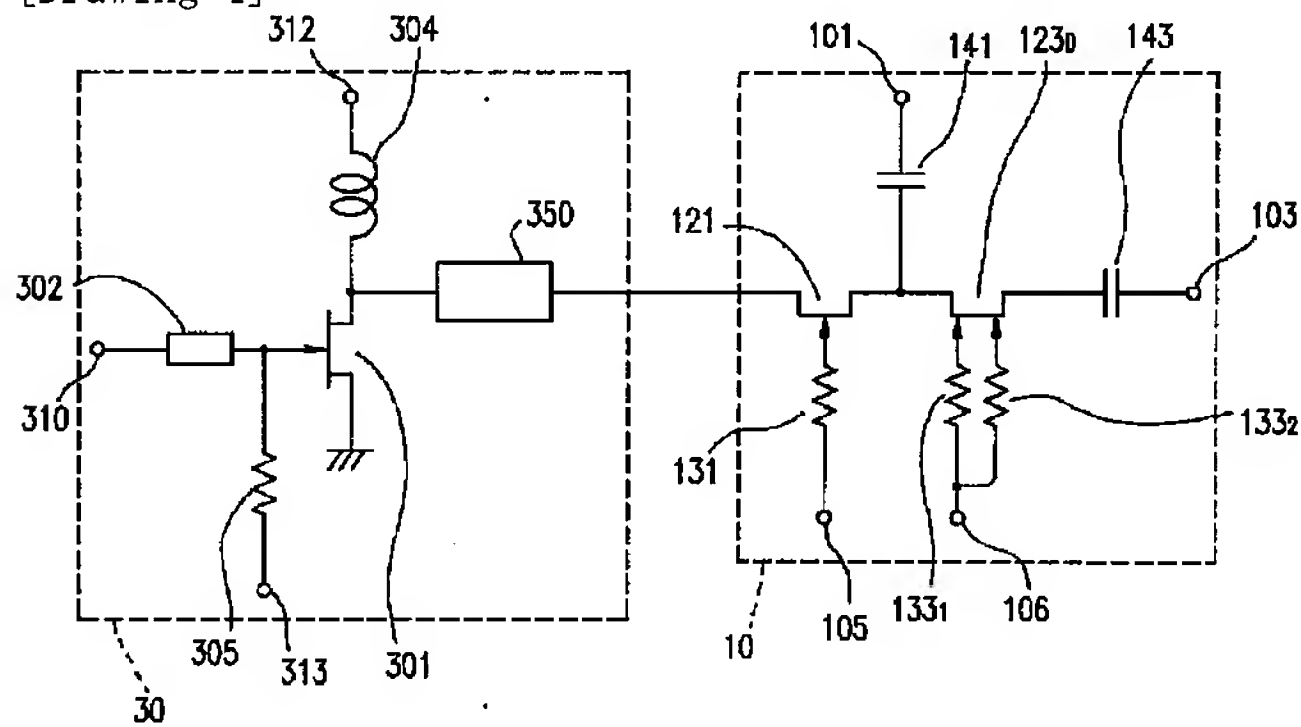
[Drawing 12]



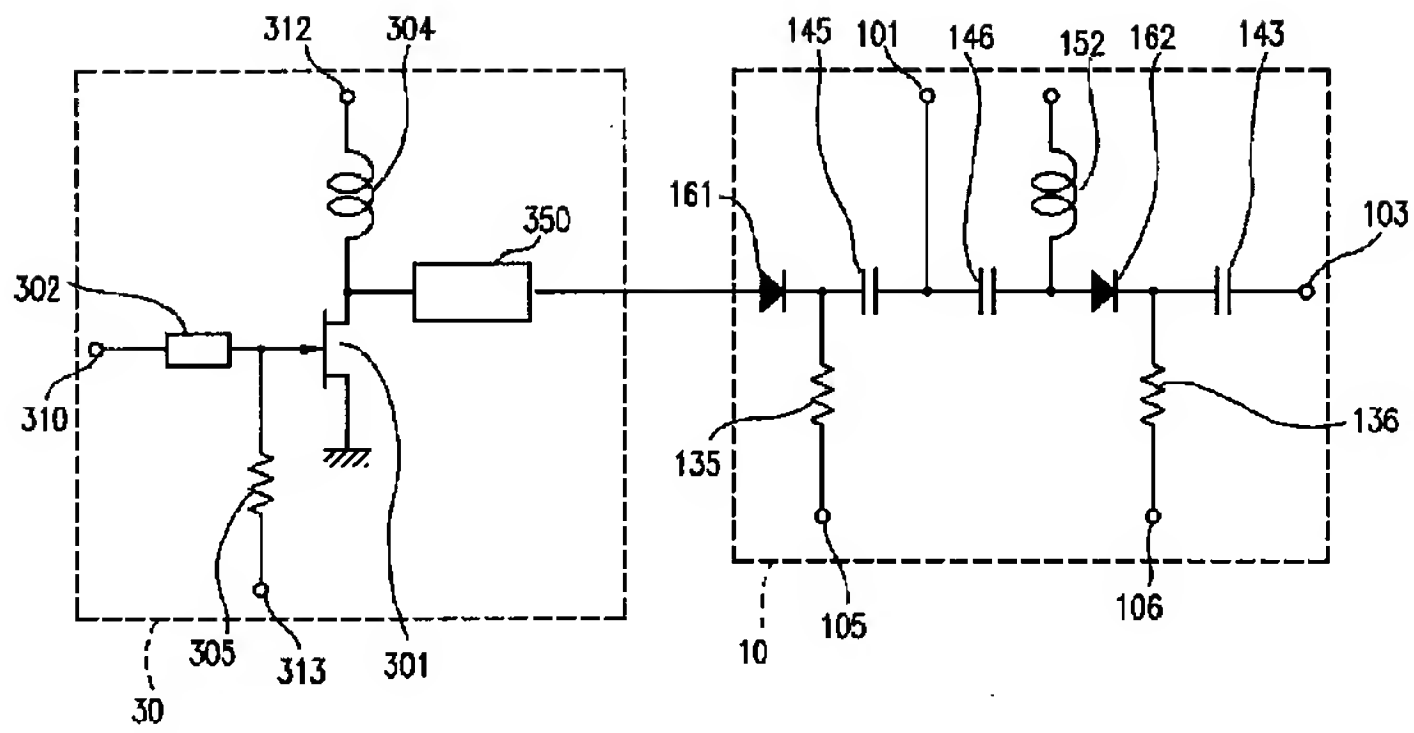
[Drawing 3]



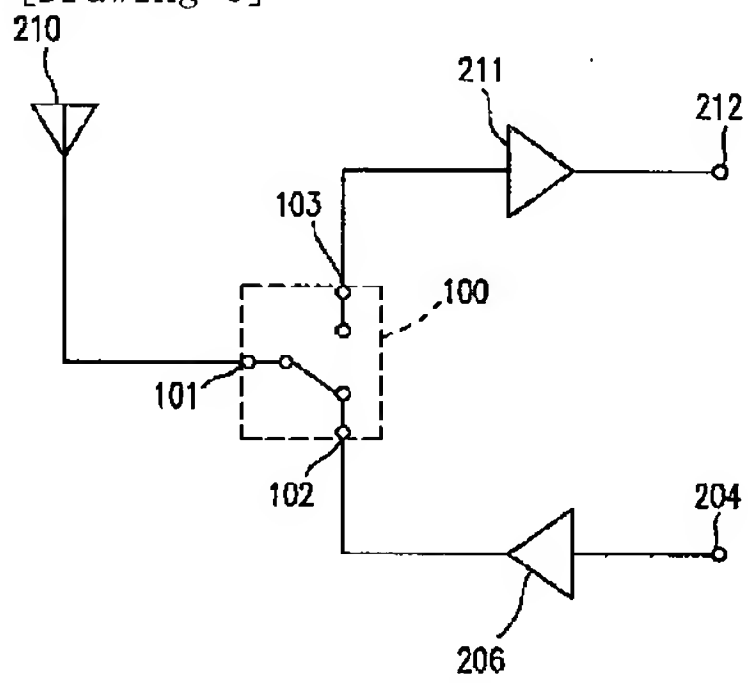
[Drawing 4]



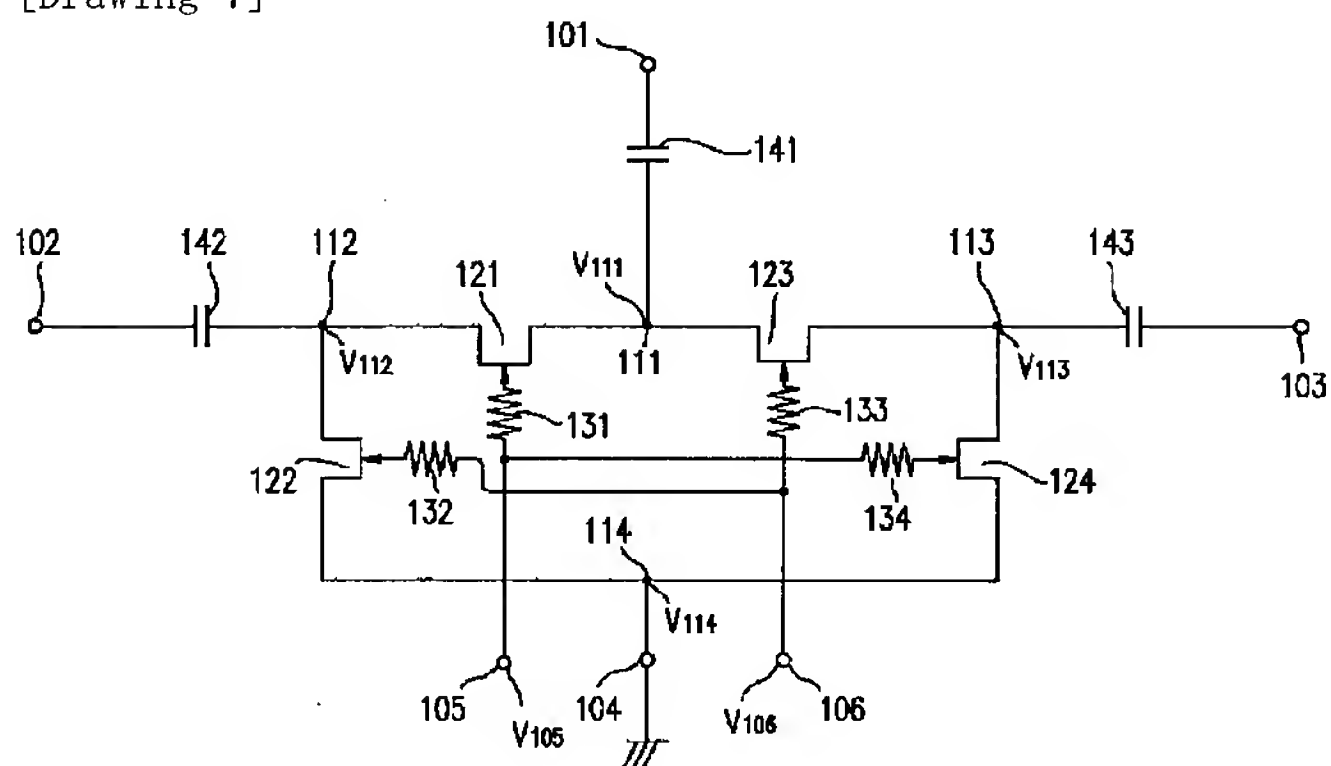
[Drawing 5]



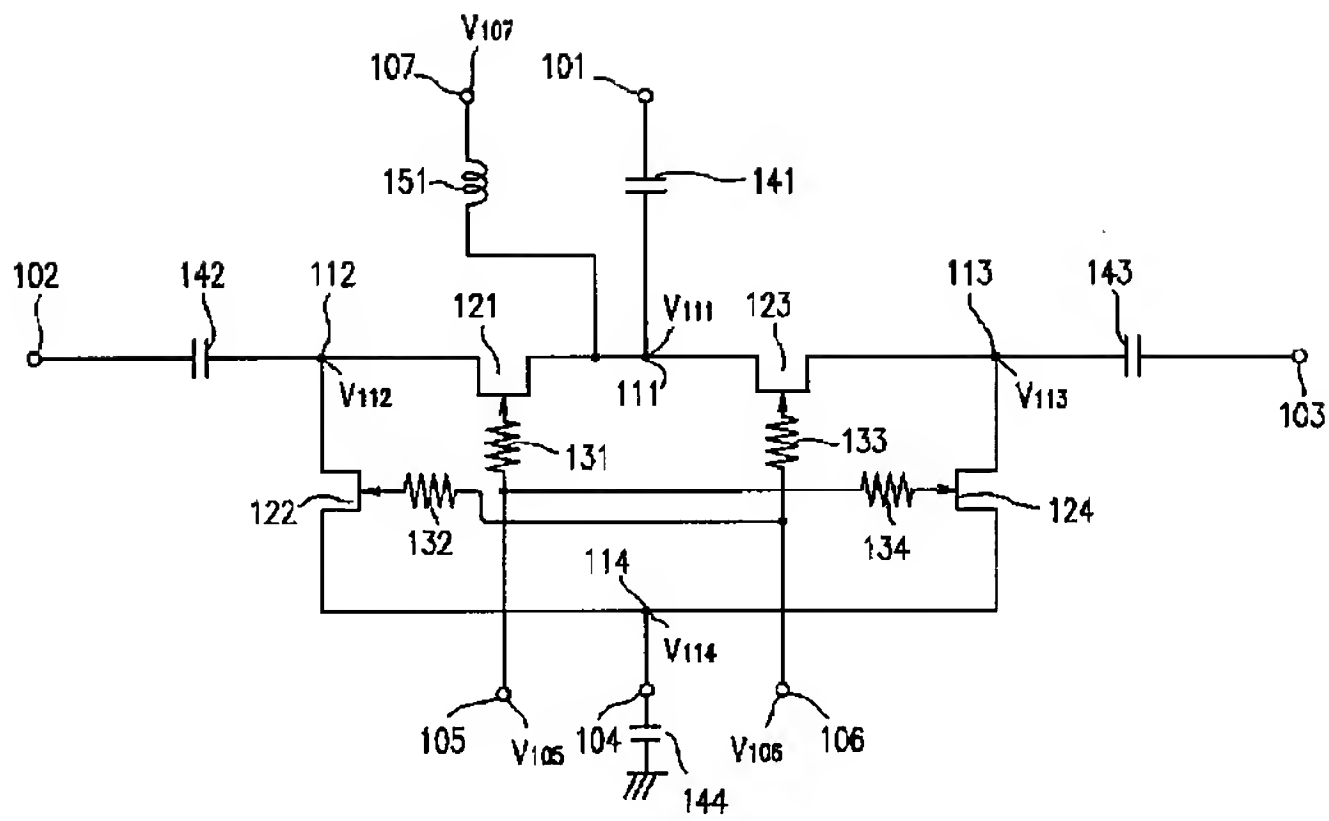
[Drawing 6]



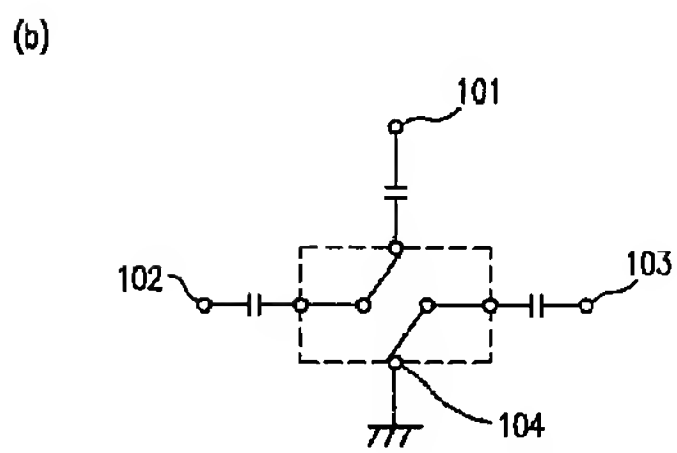
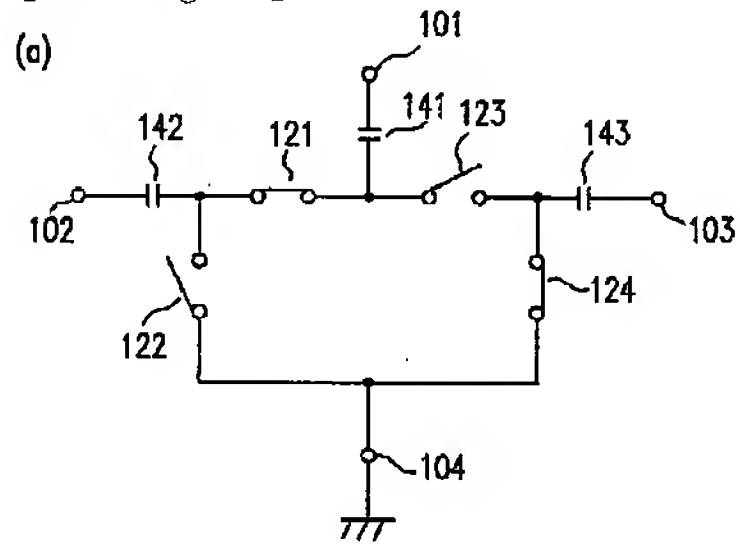
[Drawing 7]



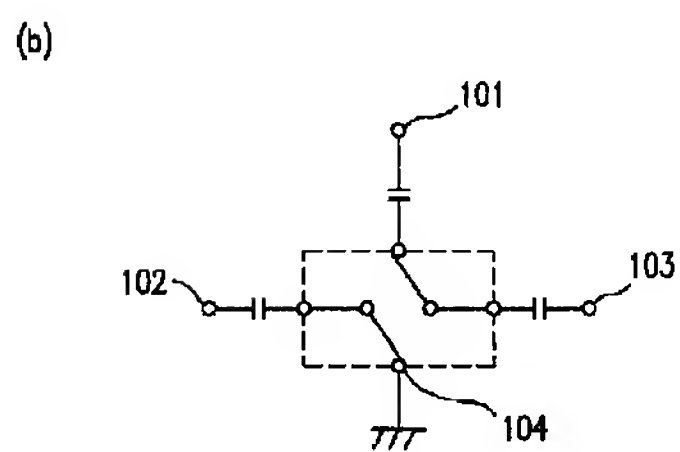
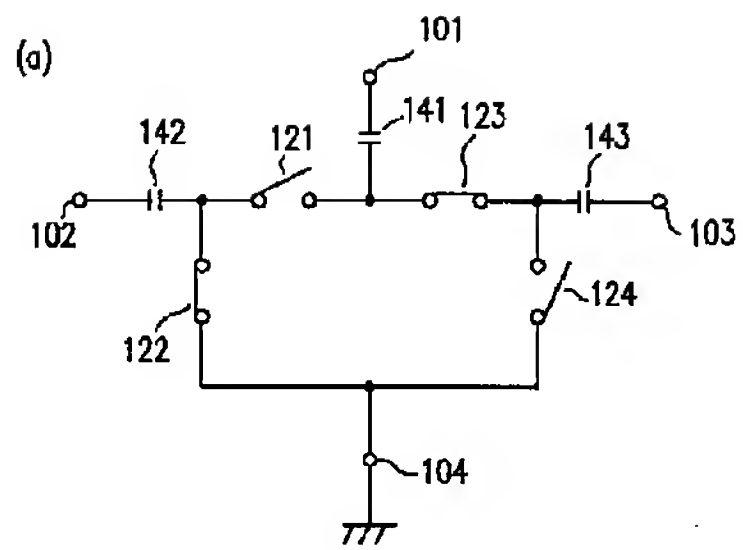
[Drawing 15]



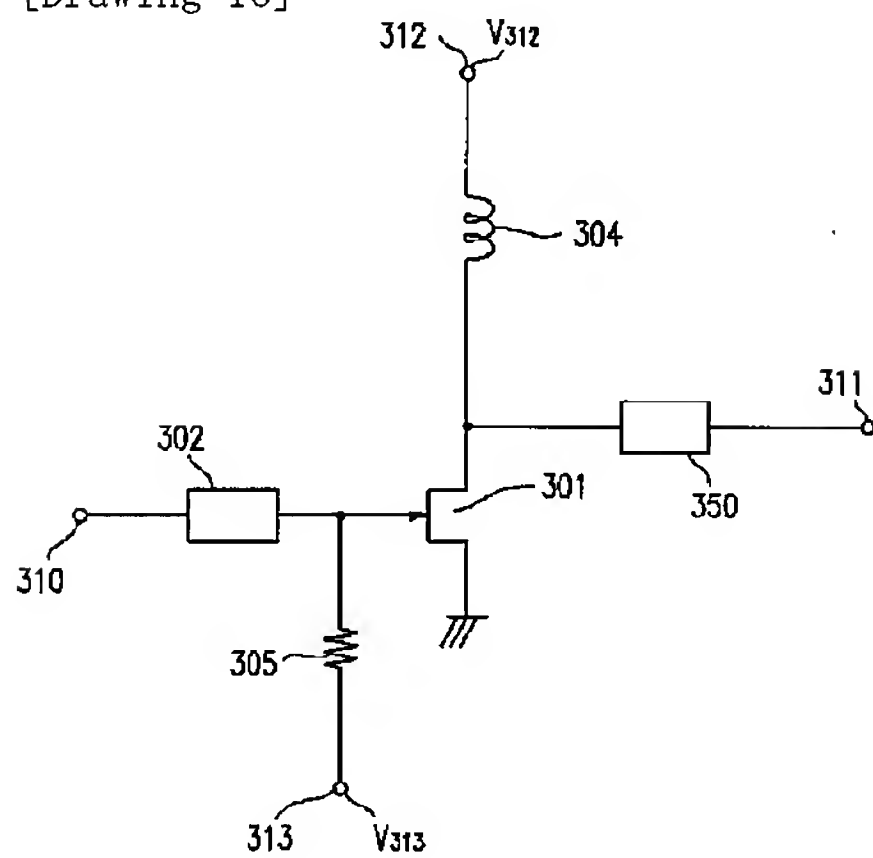
[Drawing 13]



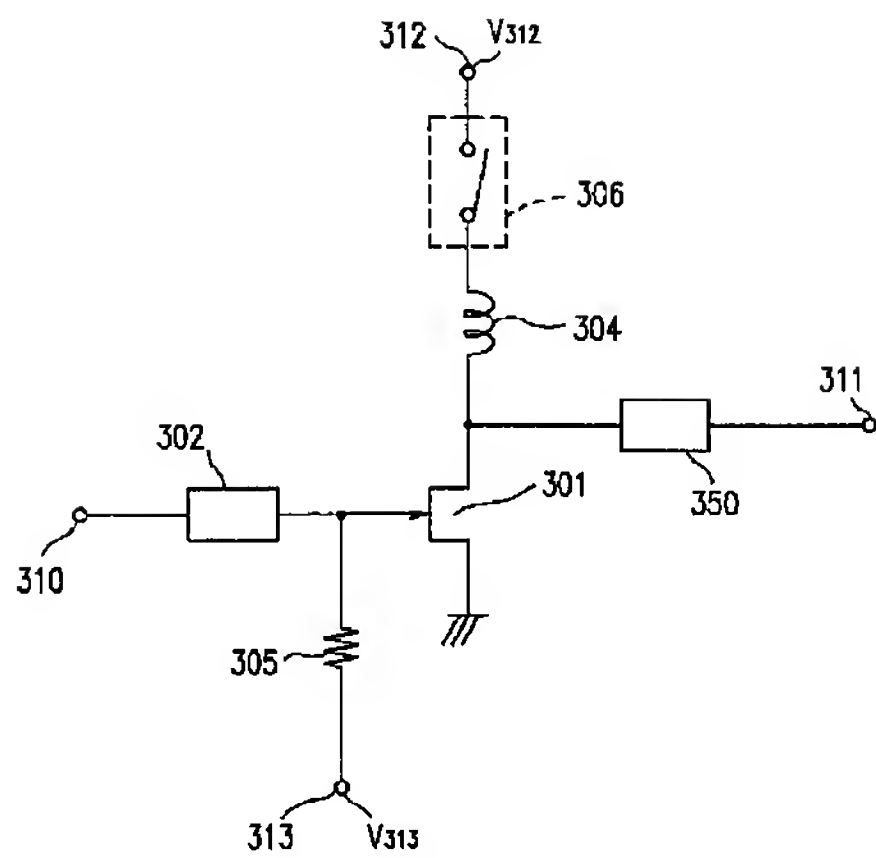
[Drawing 14]



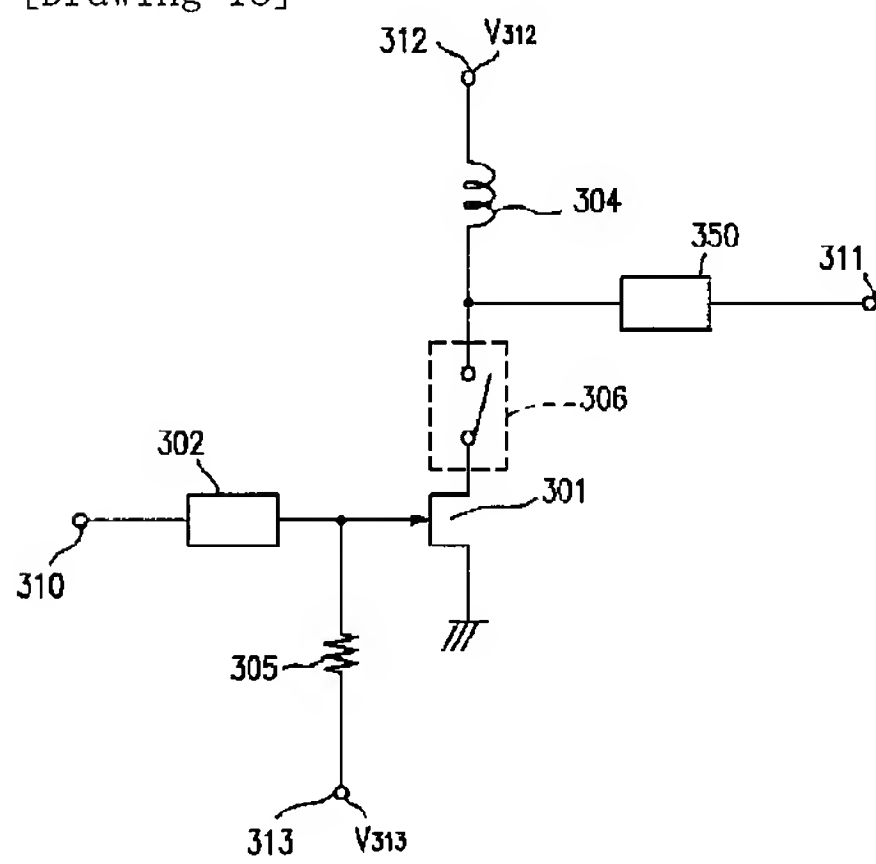
[Drawing 16]



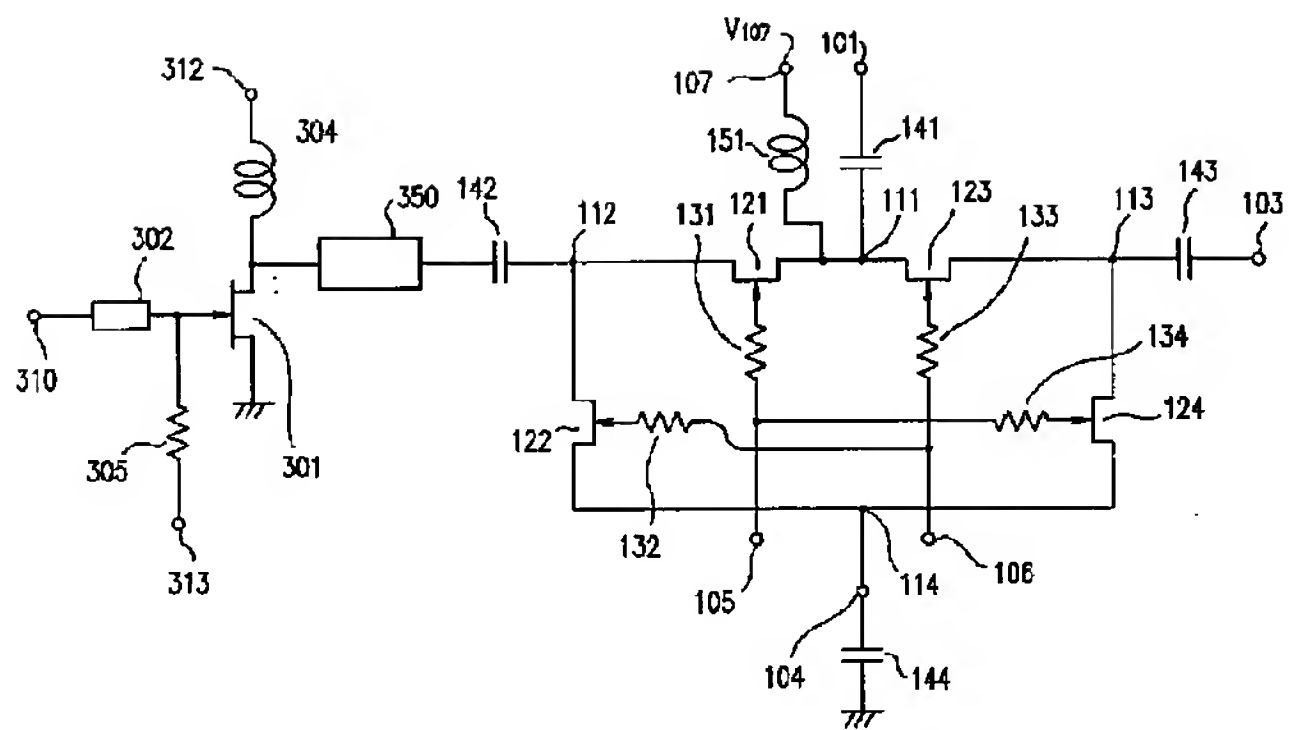
[Drawing 17]



[Drawing 18]



[Drawing 19]



[Translation done.]

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号
特開2001-160724
(P2001-160724A)

(43) 公開日 平成13年6月12日 (2001.6.12)

(51) Int.Cl. ⁷	識別記号	F I	テームコード* (参考)
H 0 3 F 3/72		H 0 3 F 3/72	
H 0 3 H 11/24		H 0 3 H 11/24	B
H 0 4 B 1/04		H 0 4 B 1/04	P

審査請求 有 請求項の数 8 O L (全 12 頁)

(21) 出願番号 特願2000-309897(P2000-309897)
(62) 分割の表示 特願平8-349090の分割
(22) 出願日 平成8年12月26日 (1996.12.26)

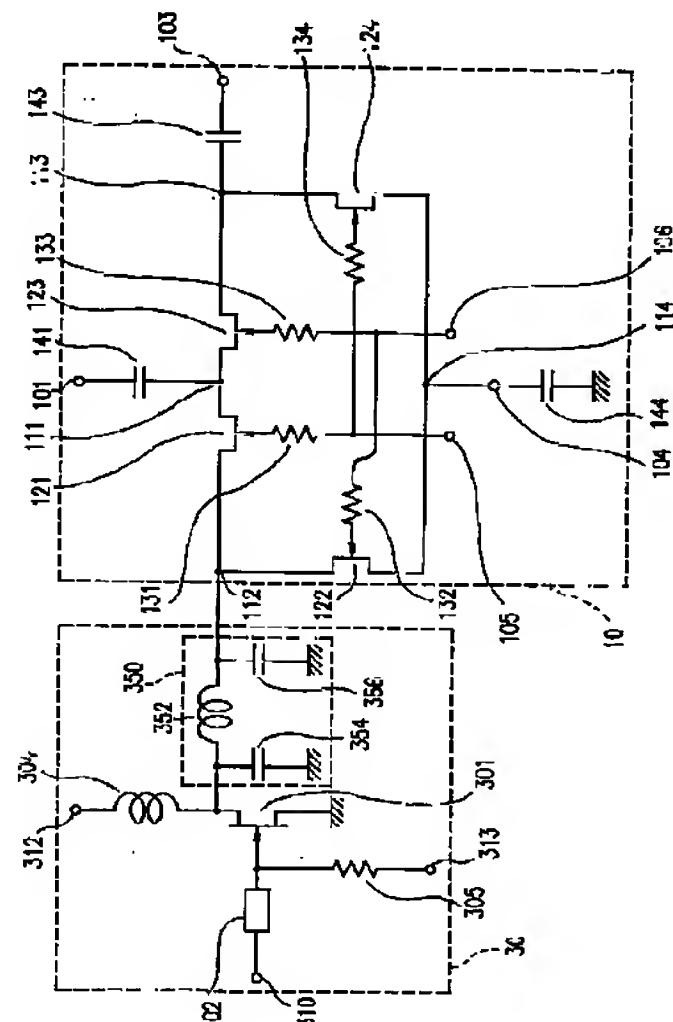
(71) 出願人 000003821
松下電器産業株式会社
大阪府門真市大字門真1006番地
(72) 発明者 山本 真司
大阪府門真市大字門真1006番地 松下電器
産業株式会社内
(72) 発明者 國久 武人
大阪府門真市大字門真1006番地 松下電器
産業株式会社内
(74) 代理人 100078282
弁理士 山本 秀策

(54) 【発明の名称】 スイッチ付きアンプ

(57) 【要約】

【課題】 より少ない部品点数で動作する単一電源動作が可能なスイッチ付きアンプを提供する。

【解決手段】 単一電源動作SPDTスイッチとパワーアンプを直流カットキャパシタを介さずに接続する。この際、パワーアンプの最終段の出力整合回路を直流電流の流れる回路形式とすることにより、パワーアンプとSPDTスイッチを直流的に接続して、パワーアンプの電源バイアス回路をSPDTスイッチの電源バイアス回路として共用する。これにより、SPDTスイッチの電源バイアス回路を削除することができ、回路の小型化が実現できる。



【特許請求の範囲】

【請求項1】 アンプと、一端が該アンプの電源端子に接続され他端が電源に接続されたチョークインダクタと、電源端子が該チョークインダクタの該一端に接続されたスイッチとを有し、該アンプの電源端子と該スイッチの電源端子とが、直流的に結合されていることを特徴とするスイッチ付アンプ。

【請求項2】 前記アンプの電源端子と前記スイッチの電源端子とが、整合回路を介して直流的に結合されている請求項1に記載のスイッチ付きアンプ。

【請求項3】 前記整合回路は、前記アンプの電源端子と前記スイッチの電源端子との間に設けられたインダクタと、該アンプの電源端子とグラウンドとの間に設けられたキャパシタと、該スイッチの電源端子とグラウンドとの間に設けられたキャパシタと、を有する請求項2に記載のスイッチ付きアンプ。

【請求項4】 前記スイッチは、送信側スルースイッチおよび受信側スルースイッチを有する請求項3に記載のスイッチ付きアンプ。

【請求項5】 前記スイッチは、送信側シャントスイッチおよび受信側シャントスイッチをさらに有する請求項4に記載のスイッチ付きアンプ。

【請求項6】 前記送信側スルースイッチ、前記受信側スルースイッチ、前記送信側シャントスイッチおよび前記受信側シャントスイッチは、シングルゲート電界効果トランジスタである請求項5に記載のスイッチ付きアンプ。

【請求項7】 前記送信側スルースイッチ、前記受信側スルースイッチ、前記送信側シャントスイッチおよび前記受信側シャントスイッチは、デュアルゲート電界効果トランジスタもしくはシングルゲート電界効果トランジスタである請求項5に記載のスイッチ付きアンプ。

【請求項8】 前記送信側スルースイッチおよび前記受信側スルースイッチは、PINダイオードである請求項4に記載のスイッチ付きアンプ。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、無線機器に用いられるスイッチ付きパワーアンプに関しており、特に単一電源動作が可能なスイッチ付きアンプに関する。

【0002】

【従来の技術】近年、携帯無線機器のさらなる小型化・低価格化を実現するため、セットに使用されるデバイスの見直しが図られている。中でもデバイスの単一電源動作は、有効なアプローチの一手法として現在様々な研究がなされている。ここで「単一電源動作」とは、グラウンドに対して例えば正電圧（+3.0Vなど）だけを供給することによって動作させることをいう。したがって

グラウンドに対して、正電圧および負電圧を用いる動作は、単一電源動作とはよばない。

【0003】通常、携帯無線機器のセットに使用されているデバイスのうち、パワーアンプおよびアンテナスイッチ等にはデプレッション型のGaAs電界効果トランジスタ（GaAs MESFET）が用いられているため、正の電源電圧以外に負のゲートバイアス電圧が必要である。単一電源動作パワーアンプならびに単一電源動作スイッチは、負のゲートバイアス電圧を必要とせず、正の電圧のみで動作させることができる。その結果、従来は必要であった負電圧発生回路が不要となり、セットの小型化・低価格化が実現できる。

【0004】図6は、一般的な携帯無線機器の高周波部のブロック図である。図6において、100はアンテナスイッチ、101、102および103はそれぞれアンテナスイッチ100のアンテナ端子、送信端子および受信端子である。また、204は送信信号入力端子、206はパワーアンプ、210はアンテナ、211はローノイズアンプ、212は受信信号出力端子である。1つのアンテナを送受信で共用する携帯無線機器においては、送信時・受信時の信号経路を切り替えるアンテナスイッチが必須である。このアンテナスイッチには低損失・低消費電力といった特性が要求されるためGaAs MESFETを用いた1入力2出力スイッチ（1極2投スイッチ、Single Pole Double Throw Switchともいう、以下「SPDTスイッチ」と呼ぶ）が多用されている。

【0005】以下、単一電源動作ではないSPDTスイッチの回路動作を説明した後、これを用いて単一電源動作SPDTスイッチを構成する手法について述べる。

【0006】図7は、GaAs MESFETを用いた従来技術による単一電源動作ではないSPDTスイッチの回路図である。図7において、101はアンテナ端子、102は送信端子、103は受信端子、104はグラウンド（GND）端子、105および106は制御端子、121はアンテナ端子101と送信端子102との間をオン・オフする送信側スルーFET、122は送信端子102とGND端子104との間をオン・オフする送信側シャントFET、123はアンテナ端子101と受信端子103との間をオン・オフする受信側スルーFET、124は受信端子103とGND端子104との間をオン・オフする受信側シャントFET、111はFET121とFET123との接続端子、112はFET121とFET122との接続端子、113はFET123とFET124との接続端子、114はFET122とFET124との接続端子、131～134はFETのゲートバイアス抵抗、141～143は直流カットキャパシタである。また、接続端子111～114の直流電位をそれぞれV111～V114、制御端子105および106に印加する直流電圧をそれぞれV105およびV106とする。ゲートバイアス抵抗131～134は数kΩの抵抗であり、FET121～124のゲートへのリーク電流を阻止する目的で配置されている。直流カットキャパシタ141～143はアンテナ端子101、送信端子102および受信端子103と、各FETとを直流的に分離

するための100pF程度のキャパシタである。

【0007】今、V111～V114の電位について考える。V114はGNDに接続されているので0Vである。各FETのゲートリーク電流はほぼ零であり、直流カットキャパシタ141～143により直流電流の流れる経路は断ち切られているため、接続端子111～114の閉回路内に直流電流は流れない。従って、 $V111 = V112 = V113 = V114 = 0V$ であり、FET121～FET124のソースの直流電位はすべて0Vである。

【0008】SPDTスイッチのオン・オフは、各FETのゲートへの印加電圧を変化させることにより行なう。図8は、単体のFETの端子間の電圧および電流記号を示す図である。FETのしきい値を V_{th} とし、ドレイン・ソース間およびゲート・ソース間の電圧をそれぞれ V_{ds} および V_{gs} とする。通常、SPDTスイッチにはデプレッション型FETと呼ばれる V_{th} が負であるようなFETが用いられる。図9は、デプレッション型FETの $V_{gs}-I_{ds}$ 特性を示す図である。このFETをオンまたはオフさせるためには、 $V_{gs}=0V$ または $V_{gs}=V_{gg}$ (V_{gg} は負の値)の電圧をゲートに印加すればよく、 $V_{gg} \geq 2 \times V_{th}$ とするのが一般的である。図10は、 $V_{gs}=0V$ および $V_{gs}=V_{gg}$ の場合の $V_{ds}-I_{ds}$ 特性を示す図である。図11は、 $V_{gs}=0V$ の場合のFETの等価回路である。 $V_{gs}=0V$ の場合、FETは数 Ω の抵抗と等価であり、オン状態のスイッチとして表現できる。図12は、 $V_{gs}=V_{gg}$ の場合のFETの等価回路である。 $V_{gs}=V_{gg}$ の場合、FETは数M Ω の抵抗と等価であり、オフ状態のスイッチとして表現できる。

【0009】これらを用いて図7に示すSPDTスイッチの動作を考える。まず、送信時について考える。図13の(a)および(b)は、それぞれ、制御端子に $V105=0V$ および $V106=V_{gg}$ を印加したときの図7の等価回路、およびさらにその回路を簡略化した等価回路である。図13の(a)に示すように、送信側スルーFET121および受信側シャントFET124がオン状態、受信側スルーFET123および送信側シャントFET122がオフ状態となるため、結局、図13の(b)に示すように、アンテナ端子101と送信端子102とが接続される。

【0010】次に、受信時について考える。図14の(a)および(b)は、それぞれ、制御端子に $V105=V_{gg}$ および $V106=0V$ を印加したときの図7の等価回路、およびさらにその回路を簡略化した等価回路である。図14の(a)に示すように、送信側スルーFET121および受信側シャントFET124がオフ状態、受信側スルーFET123および送信側シャントFET122がオン状態となるため、結局、図14(b)に示すように、アンテナ端子101と受信端子103とが接続される。ここで送信側シャントFET122および受信側シャントFET124は、それぞれオフ側の端子をGNDに接続してアイソレーションを向上させる役割を果たしている。

【0011】次に、このSPDTスイッチを用いて単一電源動作SPDTスイッチを構成する手法について考える。図1

5は、従来の技術による単一電源動作SPDTスイッチの回路図である。図7の回路においては、GND端子104は、直接、GNDに接続されていた。図15の回路においては、GND端子104は、直流カットキャパシタ144を介してGNDに接続されている。また電源バイアス回路であるチョークインダクタ151を介して接続端子111に正の電源電圧を印加することにより単一電源動作を実現することができる。図15において、107は電源端子、144は直流カットキャパシタ、151はチョークインダクタであり、その他の構成要素は図7に示すSPDTスイッチと同様である。電圧 $V107$ は、電源端子107に印加される電圧を表す。チョークインダクタ151は、使用周波数に対してほぼオープンとなるようなインピーダンスをもつインダクタであり、接続端子111に電源電圧 $V107$ を供給する。直流カットキャパシタ144は、100pF程度のキャパシタであり、GND端子104とGNDとを直流的に分離する目的で配置されている。

【0012】図15においては、GND端子104もGNDから直流的に分離されているため、 $V111 = V112 = V113 = V114 = V107$ となる。ここで、 $V107$ に $|V_{gg}|$ (正の値)を印加することにより、図15のすべてのFETのソース電位は $|V_{gg}|$ (正の値)に設定されて、単一電源動作が実現できる。つまり、図7に示すSPDTスイッチが $V105$ および $V106$ として、それぞれ0Vまたは-3Vの負電圧を必要とするようなスイッチである場合、図15に示す回路構成によって $V107=3V$ とすれば、 $V105$ および $V106$ として、3Vまたは0Vが供給されるSPDTスイッチが実現できるわけである。つまり、正の電源だけを供給をすればよく、負の電源を設ける必要はない。

【0013】

【発明が解決しようとする課題】上述のように単一電源動作を実現するためにはGND端子104をGNDから直流的に分離する直流カットキャパシタ144と電源バイアス回路であるチョークインダクタ151が必要となる。これは、とりわけパワーアンプやSPDTスイッチを一体化したICを設計する際、チップ面積を増大させる原因となり、これによりコストの上昇をきたす。

【0014】本発明は、上記課題を解決するためになされたものであり、その目的とするところは、より少ない点数の部品を用いた単一電源動作が可能なスイッチ付きアンプを提供することにある。

【0015】

【課題を解決するための手段】本発明によるスイッチ付きアンプは、アンプと、一端が該アンプの電源端子に接続され他端が電源に接続されたチョークインダクタと、電源端子が該チョークインダクタの該一端に接続されたスイッチとを有し、該アンプの電源端子と該スイッチの電源端子とが、直流的に結合されていることを特徴としており、そのことにより上記目的が達成される。

【0016】ある実施形態では、前記アンプの電源端子

と前記スイッチの電源端子とが、整合回路を介して直流的に結合されている。

【0017】ある実施形態では、前記整合回路は、前記アンプの電源端子と前記スイッチの電源端子との間に設けられたインダクタと、該アンプの電源端子とグラウンドとの間に設けられたキャパシタと、該スイッチの電源端子とグラウンドとの間に設けられたキャパシタとを有する。

【0018】ある実施形態では、前記スイッチは、送信側スルースイッチおよび受信側スルースイッチを有する。

【0019】ある実施形態では、前記スイッチは、送信側シャントスイッチおよび受信側シャントスイッチをさらに有する。

【0020】ある実施形態では、前記送信側スルースイッチ、前記受信側スルースイッチ、前記送信側シャントスイッチおよび前記受信側シャントスイッチは、シングルゲート電界効果トランジスタである。

【0021】ある実施形態では、前記送信側スルースイッチ、前記受信側スルースイッチ、前記送信側シャントスイッチおよび前記受信側シャントスイッチは、デュアルゲート電界効果トランジスタもしくはシングルゲート電界効果トランジスタである。

【0022】ある実施形態では、前記送信側スルースイッチおよび前記受信側スルースイッチは、PINダイオードである。

【0023】

【発明の実施の形態】以下、図面を参照して、本発明の実施形態を説明する。同じ参照符号を付された構成要素は、互いに対応している。

【0024】本明細書において、「スイッチ付きアンプ」とは、高周波電力を増幅するパワーアンプと、送受信の状態に応じてこのパワーアンプとアンテナとの接続関係を変えるアンテナスイッチとを含む。また本明細書においては簡単のため、アンテナスイッチを単に「スイッチ」と、パワーアンプを単に「アンプ」とよぶこともある。

【0025】まず本発明によるスイッチ付きアンプの実施形態を説明する前に、本実施形態で用いられるパワーアンプの回路を説明する。図16は、本発明のスイッチ付きアンプのうちパワーアンプ部分の回路図である。本実施形態においては、簡単のため、1段電界効果トランジスタ(FET)構成のパワーアンプとしたが、これには限られない。例えば、複数段を有するパワーアンプであってもよく、増幅素子としてFET以外の素子を用いてもよい。

【0026】301はFET、302および350はそれぞれ入力整合回路および出力整合回路、304はチョークインダクタ、305はゲートバイアス抵抗、310は入力端子、311は出力端子、312は電源端子、313はゲートバイアス端子で

ある。また、電源端子312に印加する電圧をV312、ゲートバイアス端子313に印加する電圧をV313とする。入力整合回路302および出力整合回路350は、それぞれ入力端子310および出力端子311に所定のインピーダンスが接続されたときに、所望の特性が実現されるように設計されている。チョークインダクタ304は、使用周波数に対してほぼオープンとなるようなインピーダンスをもつ。FET301は、チョークインダクタ304を介して電源電圧V312を供給される。ゲートバイアス抵抗305は、FET301からゲートバイアス端子313へのリーク電流を低減させる目的で配置されている。

【0027】なお、受信時、すなわち図6のアンテナ端子101と受信端子103とが接続される場合には、パワーアンプの出力がLNAに漏洩しないようにするためパワーアンプをオフとするのが一般的である。FET301が $V_{th} \geq 0V$ であるようなFET、つまりエンハンス型FETであればゲートバイアス端子の電圧V313=0VとすることによりFET301に流れる電流をカットオフすることが実現できる。

【0028】図17は、図16の回路でFET301としてデプレッションFETを用いた回路図である。FETが $V_{th} \leq 0V$ であるようなFET、つまりデプレッション型FETであれば、ゲートバイアス電圧V313を0VとしてもFET301に電流が流れるため、パワーアンプがオフとならない。この場合には、パワーアンプを図17に示すような回路構成にすれば、スイッチ306によってFET301に流れるドレイン電流を遮断することができる。すなわち図17において、スイッチ306は、送信時に閉じ(オンし)、受信時に開く(オフする)ように動作する。

【0029】図18は、図16の回路でFET301としてデプレッションFETを用いた他の例を示す回路図である。図18の回路においては、スイッチ306の挿入される位置が図17の場合と異なっているが、図17と同様の動作により、受信時にFET301のドレイン電流を遮断することができる。

【0030】(第1の実施形態)図1は、本発明によるスイッチ付きアンプの第1の実施形態の回路図である。図19は、従来技術によるスイッチ付きアンプの回路図である。図19の従来技術によるスイッチ付きアンプにおいては、図16のパワーアンプの出力端子311と、図15の単一電源動作SPDTスイッチの送信端子102とが接続されている。したがって従来技術によるスイッチ付きアンプにおいては、電源端子312から端子112へのパスは、キャパシタ142を含む。

【0031】いっぽう図1の本発明によるスイッチ付きアンプは、直流成分を通過させる出力整合回路350を備えている。この出力整合回路350は、アンプ部30の電源端子312において供給される電源電圧V312をチョークインダクタ304を介して受け取り、スイッチ部10の端子112へと送るはたらきをする。出力整合回路350は、例えば、インダクタ352、キャパシタ354および356を有す

る π 型整合回路によって実現できる。出力整合回路350は、チョークインダクタ304と端子112との間にキャパシタ成分をもたず、インダクタ成分をもつ。これにより、直流電圧は、電源端子312から、チョークインダクタ304、インダクタ352および端子112を通して、スイッチ部10をバイアスすることができる。言い換えれば、電源端子312—チョークインダクタ304—出力整合回路350—端子112というパスは、直流電圧を通すことができる。ここで「直流」電圧とは、スイッチ部10およびアンプ部30の電源として用いることができる程度に十分、低い周波数をもつ電圧であって、周波数がゼロの電圧（いわゆる完全な直流）をも含む。

【0032】出力整合回路350のインダクタ352は、このバイアス用の直流電圧が通るパスに対して直列に設けられている。したがってインダクタ352に含まれる抵抗分は、小さいことが好ましい。これは、インダクタ352の抵抗分による電圧降下は、スイッチ部10へのバイアス供給の効率と、アンプ部30の出力の効率とを低くするからである。出力整合回路350は、アンプ部30とスイッチ部10との間で直流成分を通す回路であれば、上述の1段の π 型整合回路には限られず、多段の整合回路であってもよく、また他のタイプの整合回路であってもよい。出力整合回路350は、アンプ部30の出力インピーダンスと、アンテナ端子101に接続されるインピーダンスとを整合させることによって、アンテナから放射される電力を増すはたらきもする。

【0033】図1においては、スイッチ部10およびアンプ部30に共用の電源端子312は、出力整合回路350に対して、FET301側に設けられているが、これには限られない。例えば端子112に電源端子を設けることによ

て、上述の説明とは、逆方向に、つまりスイッチ部10から出力整合回路350を介してアンプ部30に向かう方向に、直流電圧を供給してもよい。この構成によれば、チョークインダクタ304をインダクタ352によって代用することができさらに部品点数を削減することができる。またこの場合、他の端子、例えば端子111および113などに電源端子を設けてもよい。

【0034】パワーアンプ30の電源バイアス回路と、SPDTスイッチ10の電源バイアス回路とを共用するために、パワーアンプ30の最終段の出力整合回路350は、直流電流の流れる回路である。またパワーアンプ30の電源電圧と、単一電源動作SPDTスイッチ10の電源電圧とは、ほぼ等しく設定されている。

【0035】以下の実施形態においては、上述の条件を満足するように、SPDTスイッチのFETには $V_{th} = -1.5V$ のデプレッション型FETを用い、制御端子105・106に印加する電圧は0Vまたは3Vとし、単一電源動作SPDTスイッチおよびパワーアンプの電源電圧は3Vとした。FET301にはエンハンス型FETを用い、受信時には $V_{313} = 0V$ としてパワーアンプをオフとするものとし、周波数は1.9GHzとしてシミュレーションをおこなった。

【0036】表1に本発明のスイッチ付きアンプ、および従来技術によるスイッチ付きアンプの高周波特性のシミュレーション結果を示す。アンテナ端子101におけるパワーアンプの出力、アンテナ端子101から受信端子103への挿入損失、送信時の送信端子102から受信端子103へのアイソレーションを表に示した。

【0037】

【表1】

	アンテナ端子での パワーアンプ出力(dBm)	アンテナ端子→受信端子 挿入損失 (dB)	送信端子→受信端子 アイソレーション (dB)
従来	8.51	0.99	25.1
本発明	8.54	0.98	25.0

【0038】本発明の高周波特性は、いずれの特性においても従来と同等の結果が得られており、本発明の単一電源動作SPDTスイッチおよびパワーアンプが正常に動作していることがわかる。なお、FET301にデプレッション型FETを用いた場合、パワーアンプを図17もしくは図18の構成とすれば問題ないことは既に述べた。

【0039】本発明は、従来と比較してチョークインダクタ151と直流カットキャパシタ142がないため、部品点数が削減できるわけであるが、これは単一電源動作SPDTスイッチとパワーアンプを一体化したICを設計する際にチップ面積削減においてとりわけ効果がある。周波数2GHz程度の場合、チョークインダクタ151として最低約20nH、キャパシタ142として最低約30pF程度の値が必要である。IC上にこれら素子を集積した場合、各素子の面積は

SPDTスイッチに用いるFET1個とほぼ同一の面積が必要である。つまり、本発明は高周波特性を劣化させることなく、チップ面積を削減することができる。

【0040】（第2の実施形態）図2は、本発明によるスイッチ付きアンプの第2の実施形態の回路図である。本実施形態においては、送信端子側の1dB利得圧縮点(P1dB)を向上させるために、受信側スルーFETおよび送信側シャントFETとしてデュアルゲートFETが用いられている。図2において、122₀は送信側デュアルゲートシャントFETであり、123₀は受信側デュアルゲートスルーFETであり、132₁および132₂は送信側デュアルゲートシャントFETに接続されるゲートバイアス抵抗であり、133₁および133₂は受信側デュアルゲートスルーFETに接続されるゲートバイアス抵抗であり、それ以外の構成要素は図1

と同様である。

【0041】表2に本発明のスイッチ付きアンプ、および従来技術によるスイッチ付きアンプの高周波特性のシミュレーション結果を示す。ここで従来技術によるスイッチ付きアンプの回路は、図2に示す回路のうち、出力整合回路350に直列に接続されたキャパシタを有する点と、電源がアンプ部とスイッチ部とに別々の端子から供給

される点とが異なる。アンテナ端子101におけるパワーアンプの出力、アンテナ端子101から受信端子103への挿入損失、送信時の送信端子102から受信端子103へのアイソレーションを表に示した。

【0042】

【表2】

	アンテナ端子での パワーアンプ出力(dBm)	アンテナ端子→受信端子 挿入損失 (dB)	送信端子→受信端子 アイソレーション (dB)
従来	8.94	1.34	30.6
本発明	8.97	1.36	30.6

【0043】本発明の高周波特性は、いずれの特性においても従来と同等の結果が得られており、本発明の単一電源動作 SPDT スイッチおよびパワーアンプが正常に動作していることがわかる。また、単一電源動作 SPDT スイッチとパワーアンプを一体化したICにおけるチップ面積の削減効果は第1実施形態で述べたとおりである。

【0044】(第3の実施形態) 図3は、本発明によるスイッチ付きアンプの第3の実施形態の回路図である。本実施形態は、送信端子102から受信端子103へのアイソレーションが低くてもかまわない場合に用いられる。本実施形態は、第1の実施形態の送信側シャントFET122および受信側シャントFET124を用いない。

【0045】表3に本発明のスイッチ付きアンプ、および従来技術によるスイッチ付きアンプの高周波特性のシミュレーション結果を示す。ここで従来技術によるスイッチ付きアンプの回路は、図3に示す回路のうち、出力整合回路350に直列に接続されたキャパシタを有する点と、電源がアンプ部とスイッチ部とに別々の端子から供給される点とが異なる。アンテナ端子101におけるパワーアンプの出力、アンテナ端子101から受信端子103への挿入損失、送信時の送信端子102から受信端子103へのアイソレーションを示した。

【0046】

【表3】

	アンテナ端子での パワーアンプ出力(dBm)	アンテナ端子→受信端子 挿入損失 (dB)	送信端子→受信端子 アイソレーション (dB)
従来	8.56	1.09	0.95
本発明	8.58	1.07	0.90

【0047】本発明の高周波特性は、いずれの特性においても従来と同等の結果が得られており、本発明の単一電源動作 SPDT スイッチおよびパワーアンプが正常に動作していることがわかる。ただし、第1実施形態と比較して、送信端子102から受信端子103へのアイソレーションが本発明および従来例ともに約25dB低下している。また、単一電源動作 SPDT スイッチとパワーアンプを一体化したICにおけるチップ面積の削減効果は第1実施形態で述べたとおりである。

【0048】(第4の実施形態) 図4は、本発明によるスイッチ付きアンプの第4の実施形態の回路図である。本実施形態は、送信端子側のP1dBを向上させ、なおかつ送信端子102から受信端子103へのアイソレーションが低くてもかまわない場合に用いられる。本実施形態は、図

2の送信側シャントFET122_bおよび受信側シャントFET124を用いない。

【0049】表4に本発明のスイッチ付きアンプ、および従来技術によるスイッチ付きアンプの高周波特性のシミュレーション結果を示す。ここで従来技術によるスイッチ付きアンプの回路は、図4に示す回路のうち、出力整合回路350に直列に接続されたキャパシタを有する点と、電源がアンプ部とスイッチ部とに別々の端子から供給される点とが異なる。アンテナ端子101におけるパワーアンプの出力、アンテナ端子101から受信端子103への挿入損失、送信時の送信端子102から受信端子103へのアイソレーションを表に示した。

【0050】

【表4】

	アンテナ端子での パワーアンプ出力(dBm)	アンテナ端子→受信端子 挿入損失 (dB)	送信端子→受信端子 アイソレーション (dB)
従来	8.19	1.42	3.82
本発明	8.51	1.42	6.08

【0051】本発明の高周波特性は、いずれの特性においても従来と同等の結果が得られており、本発明の単一電源動作 SPDT スイッチおよびパワーアンプが正常に動作していることがわかる。ただし、第2の実施形態と比較して、送信端子102から受信端子103へのアイソレーションが本発明・従来例ともに約25dB低下している。また、単一電源動作 SPDT スイッチとパワーアンプを一体化したICにおけるチップ面積の削減効果は第1実施形態で述べたとおりである。

【0052】(第5の実施形態)図5は、本発明によるスイッチ付きアンプの第5の実施形態の回路図である。本実施形態は、送信側スルースイッチおよび受信側スルースイッチとして、FETの代わりにPINダイオードを用いる。図5において、161および162はPINダイオード、145および146は直流カットキャパシタ、135および136はバイアス抵抗、152はチョークインダクタである。図5において145および146は100pF程度のキャパシタ、135および136は1kΩ程度の抵抗である。この場合のスイッチの切り替えは、制御端子105および106の電圧V105およびV106を3Vまたは2Vとすることにより行なう。V105=2VおよびV106=3Vの場合、送信側がオン状態となり、V105=3VおよびV106=2Vの場合、受信側がオン状態となる。

【0053】PINダイオードを使用した場合、単一電源動作 SPDT スイッチのチョークインダクタ152は必要であるが、他の実施形態と同様に直流カットキャパシタ142およびチョークインダクタ151を用いる必要はない。したがって単一電源動作 SPDT スイッチとパワーアンプを一体化したICを設計する際のチップ面積の削減効果は第1の実施形態とはほぼ同じである。

【0054】上述の第1～第5の実施形態においては、便宜上、出力整合回路350がアンプ部30に含まれる回路図であったが、これには限られない。すなわち、出力整合回路350に相当する入力整合回路がスイッチ部10に含まれるように構成されたスイッチ付きアンプも本発明に含まれる。

【0055】

【発明の効果】本発明によるスイッチ付きアンプによれば、従来、必要であった直流カットキャパシタおよびチョークインダクタを削減することができ、より少ない部品点数で従来と同等の特性をもつ単一電源動作SPDTスイッチ付きパワーアンプを提供することができる。

【図面の簡単な説明】

【図1】本発明によるスイッチ付きアンプの第1の実施形態の回路図である。

【図2】本発明によるスイッチ付きアンプの第2の実施形態の回路図である。

【図3】本発明によるスイッチ付きアンプの第3の実施形態の回路図である。

【図4】本発明によるスイッチ付きアンプの第4の実施形態の回路図である。

【図5】本発明によるスイッチ付きアンプの第5の実施形態の回路図である。

【図6】一般的な携帯無線機器の高周波部のブロック図である。

【図7】GaAs MESFETを用いた従来技術による単一電源動作ではないSPDTスイッチの回路図である。

【図8】単体のFETの端子間の電圧および電流記号を示す図である。

【図9】デプレッション型FETのVgs-I_{ds}特性を示す図である。

【図10】Vgs=0VおよびVgs=V_{gg}の場合のVds-I_{ds}特性を示す図である。

【図11】Vgs=0Vの場合のFETの等価回路である。

【図12】Vgs=V_{gg}の場合のFETの等価回路である。

【図13】(a)および(b)は、それぞれ、制御端子にV105=0VおよびV106=V_{gg}を印加したときの図7の等価回路、およびさらにその回路を簡略化した等価回路である。

【図14】(a)および(b)は、それぞれ、制御端子にV105=V_{gg}およびV106=0Vを印加したときの図7の等価回路、およびさらにその回路を簡略化した等価回路である。

【図15】従来技術による単一電源動作SPDTスイッチの回路図である。

【図16】本発明のスイッチ付きアンプのうちパワーアンプ部分の回路図である。

【図17】図16の回路でFET301としてデプレッションFETを用いた回路図である。

【図18】図16の回路でFET301としてデプレッションFETを用いた他の例を示す回路図である。

【図19】従来技術によるスイッチ付きアンプの回路図である。

【符号の説明】

101 アンテナ端子

103 受信端子

104 GND端子

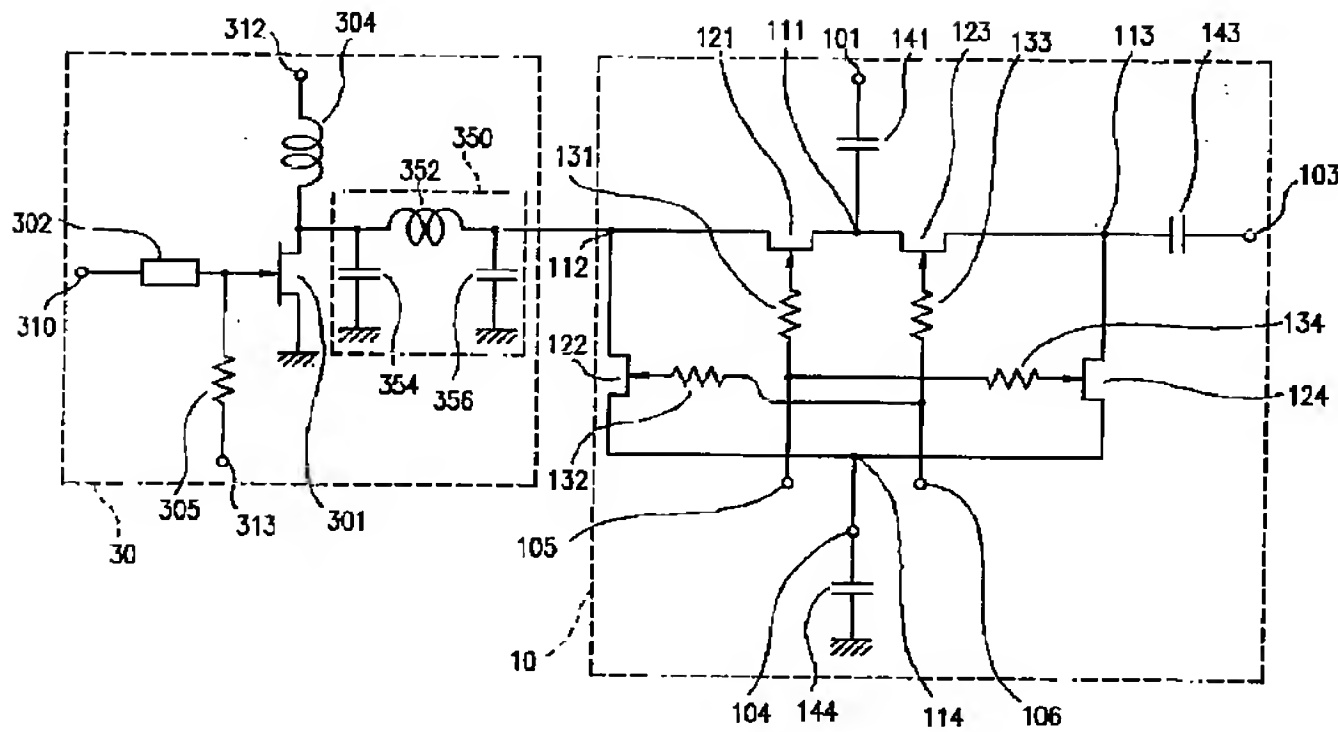
105、106 制御端子

121 送信側スルーFET

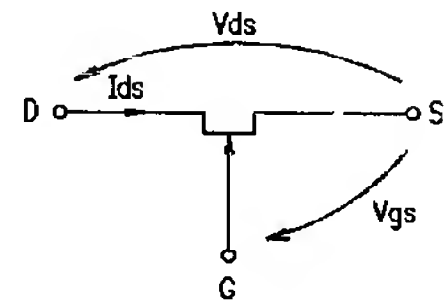
- 122 送信側シャントFET
- 123 受信側スルーFET
- 124 受信側シャントFET
- 111 FET121とFET123との接続端子
- 112 FET121とFET122との接続端子
- 113 FET123とFET124との接続端子
- 114 FET122とFET124との接続端子
- 131~134 FETのゲートバイアス抵抗

- 141、143 直流カットキャパシタ
- 301 FET
- 302 入力整合回路
- 304 チョークインダクタ
- 305 ゲートバイアス抵抗
- 310 入力端子
- 312 電源端子
- 350 出力整合回路

【図1】

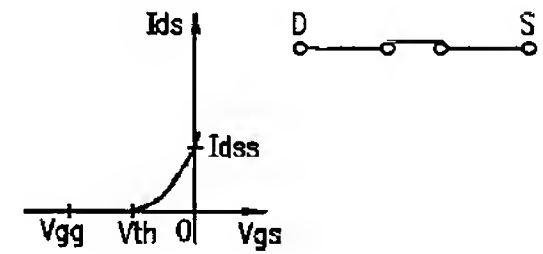


【図8】

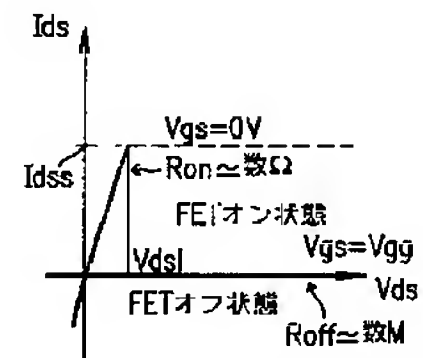


【図9】

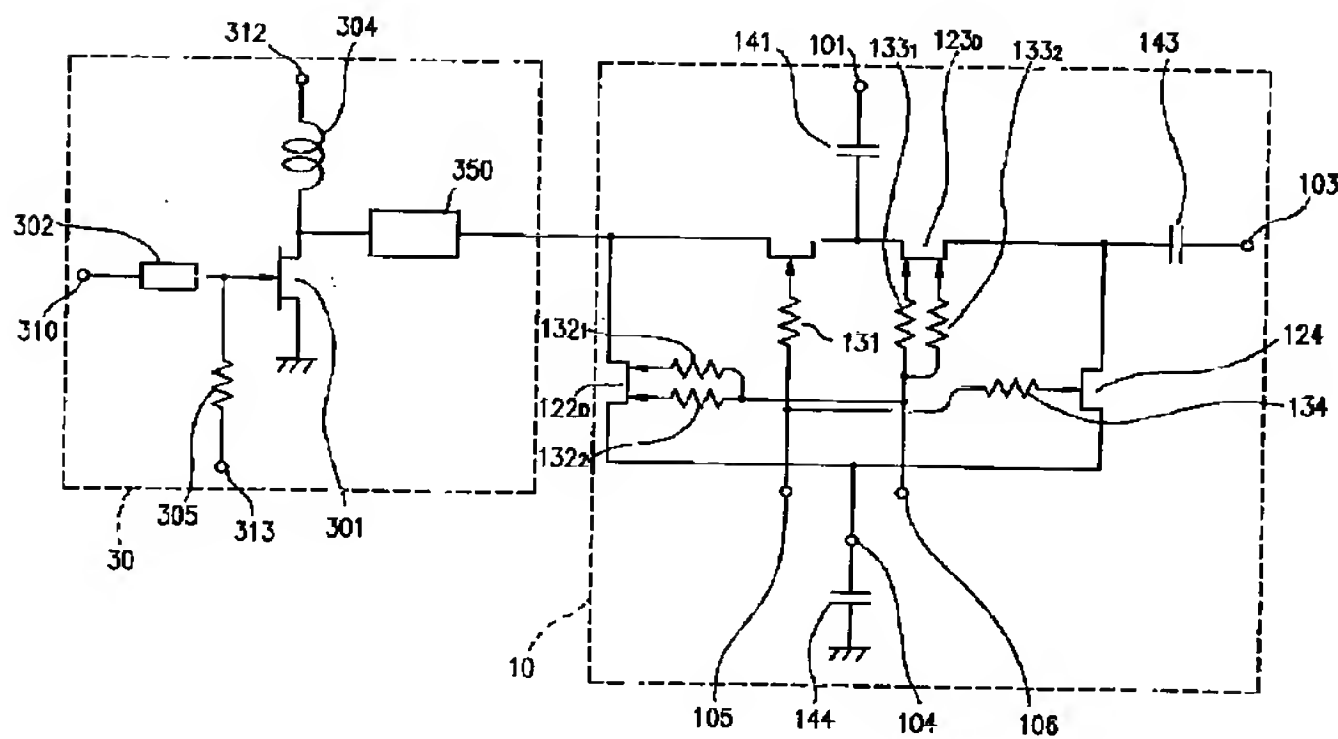
【図11】



【図10】



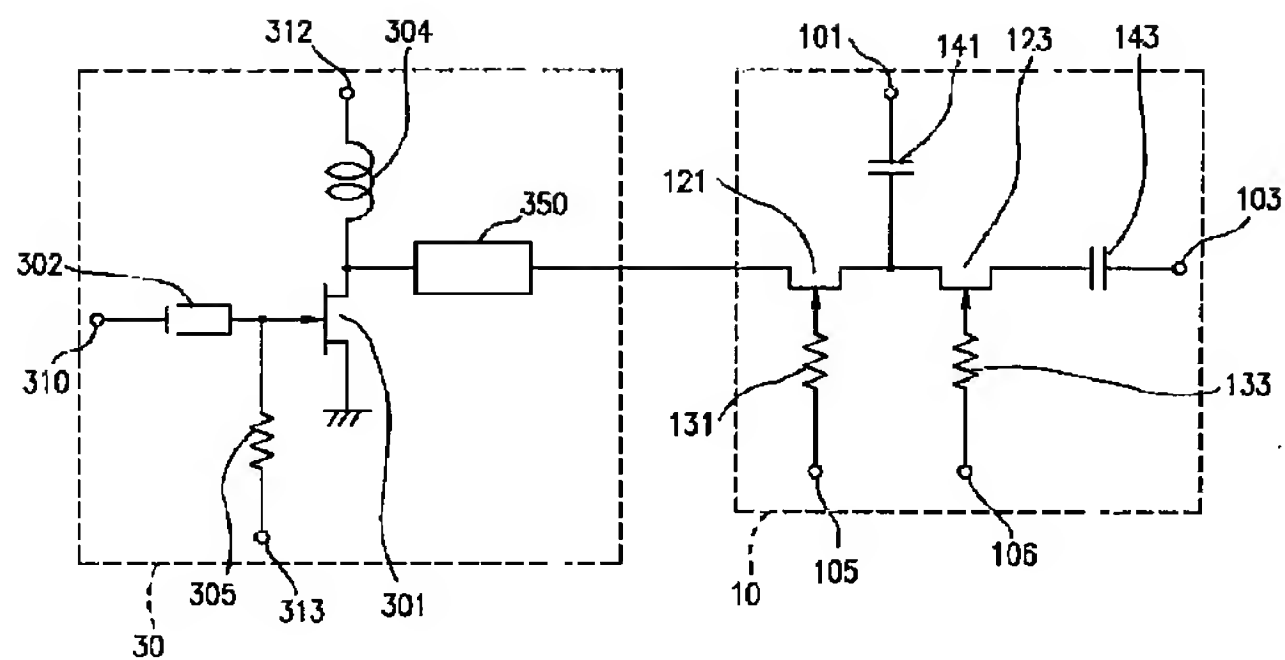
【図2】



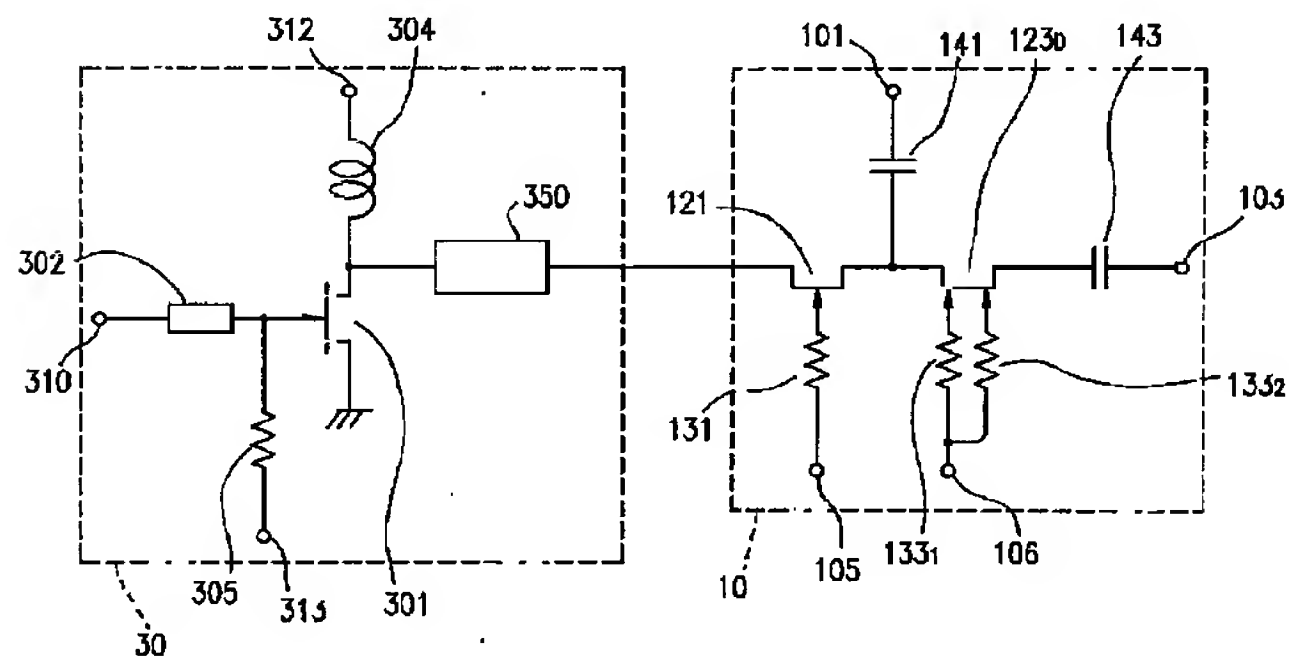
【図12】



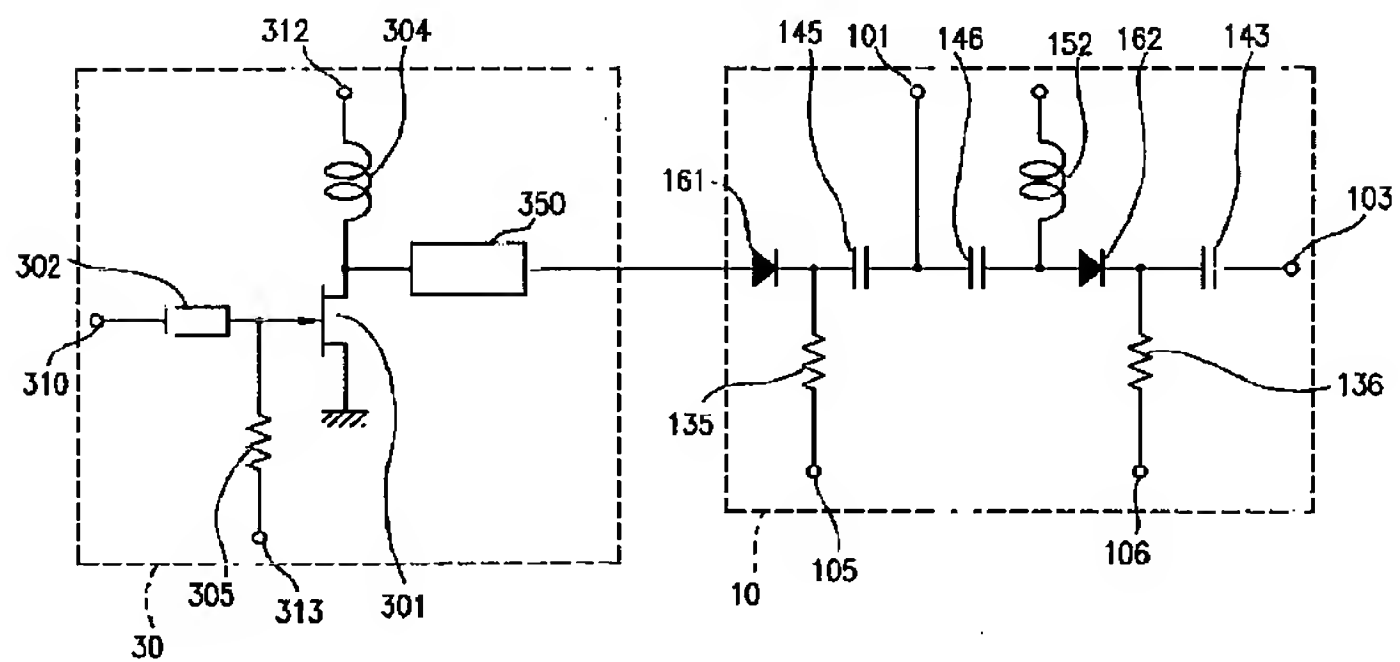
【図3】



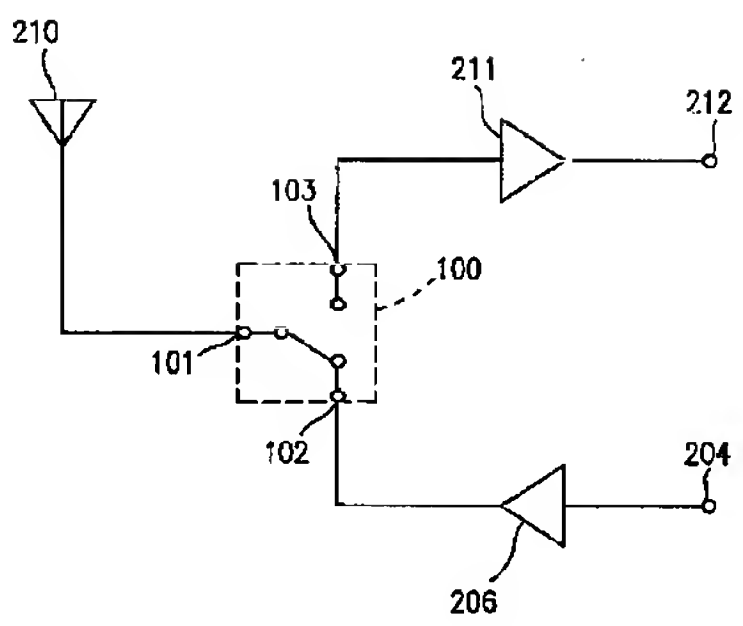
【図4】



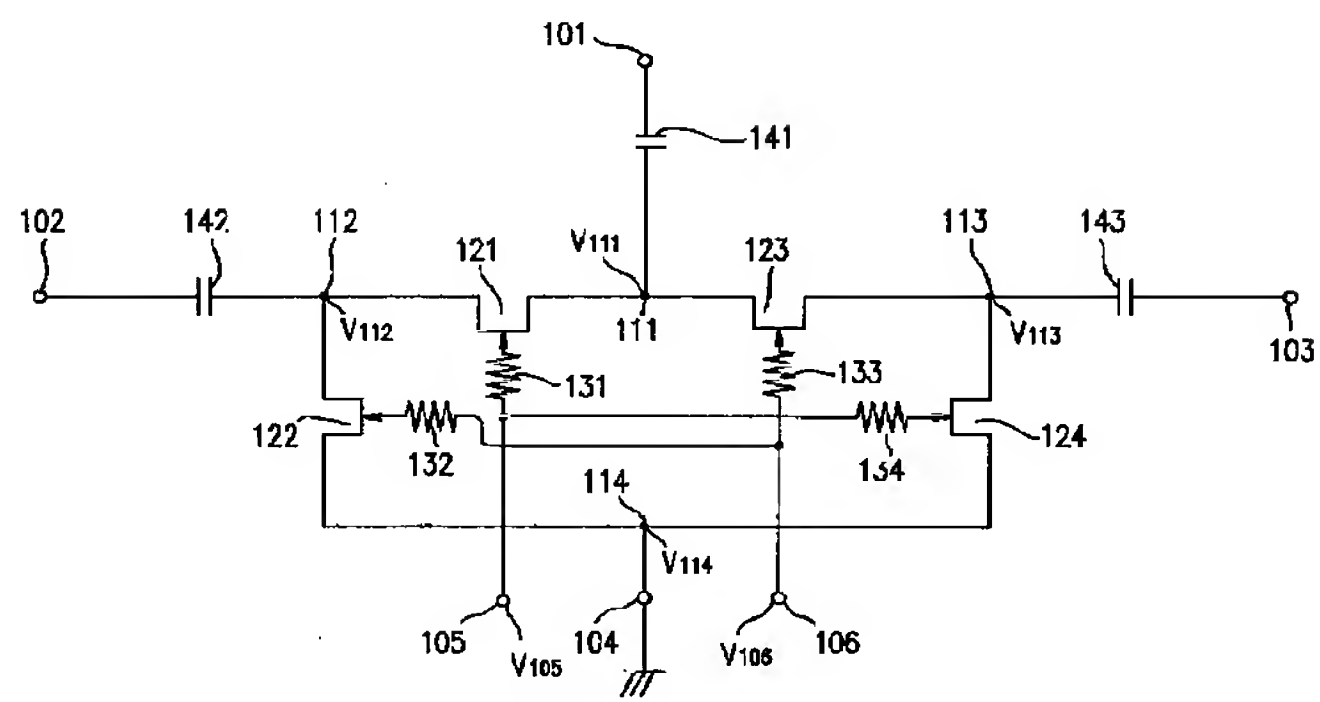
【図5】



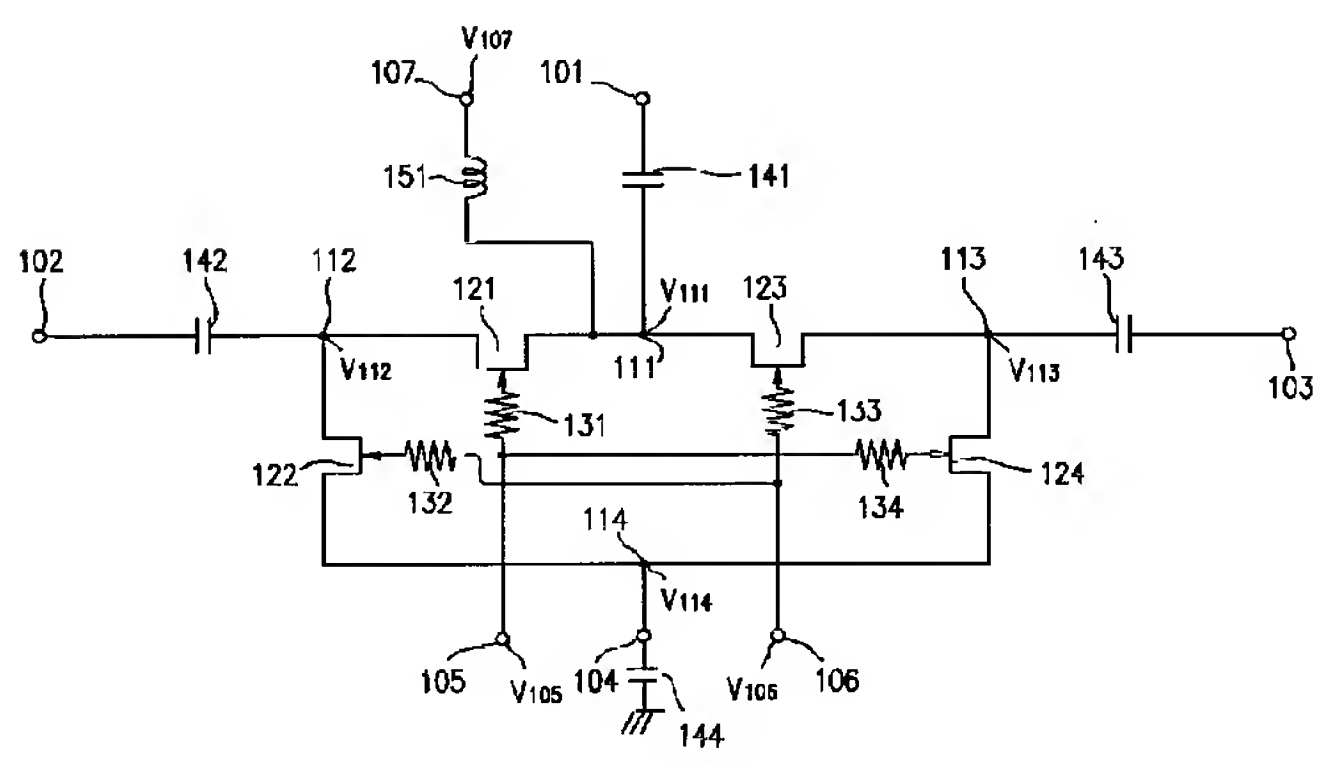
【図 6】



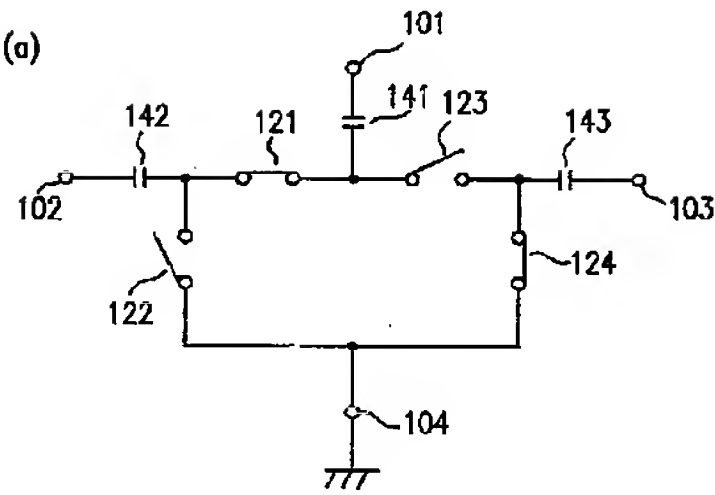
【図 7】



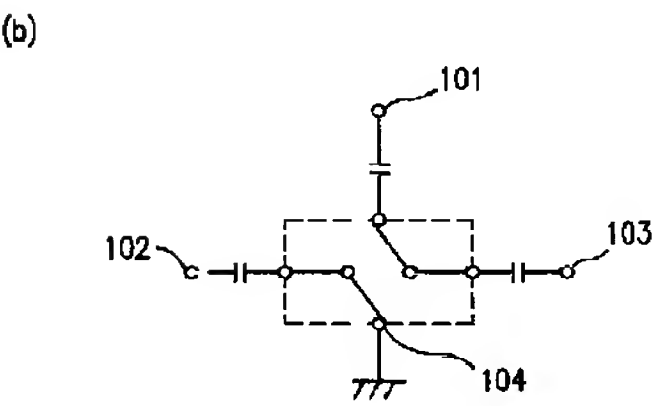
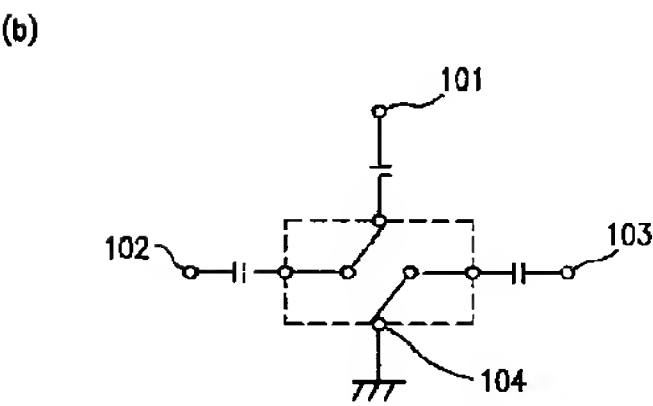
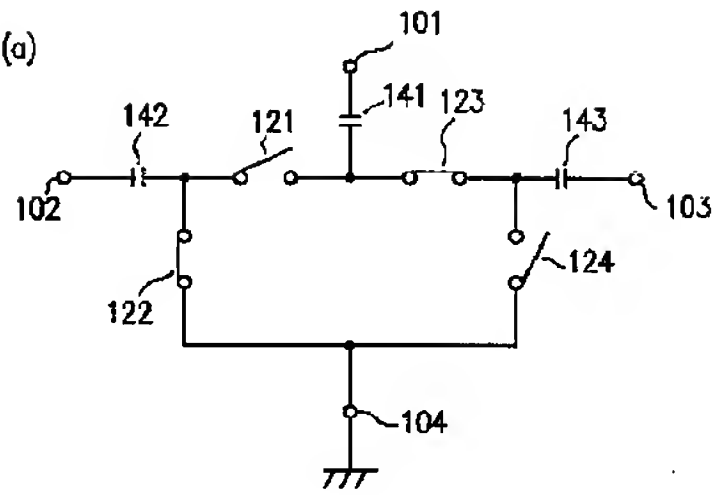
【図 15】



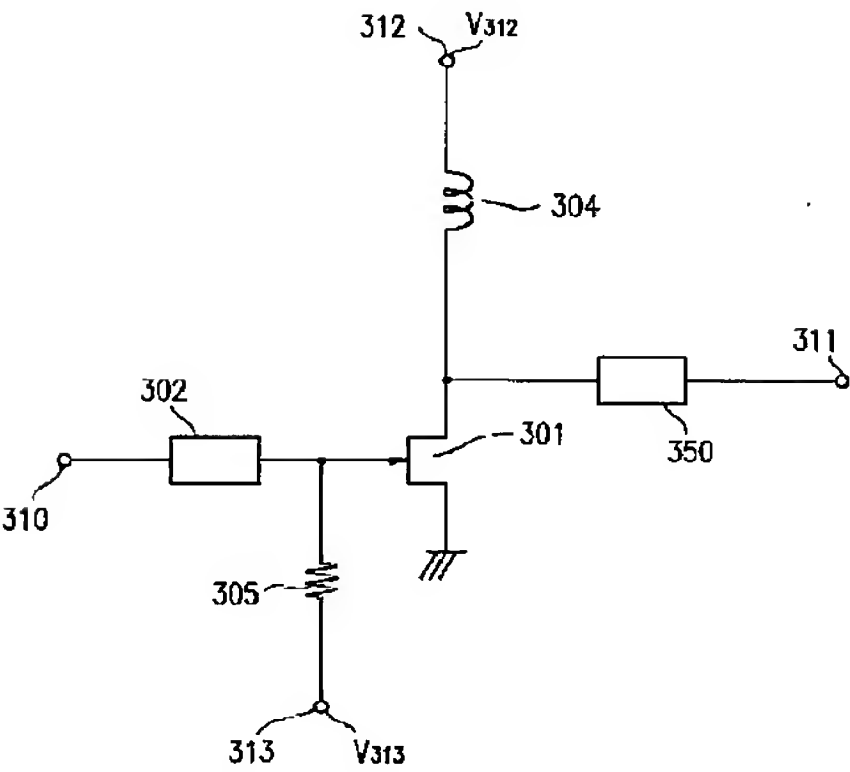
【図 13】



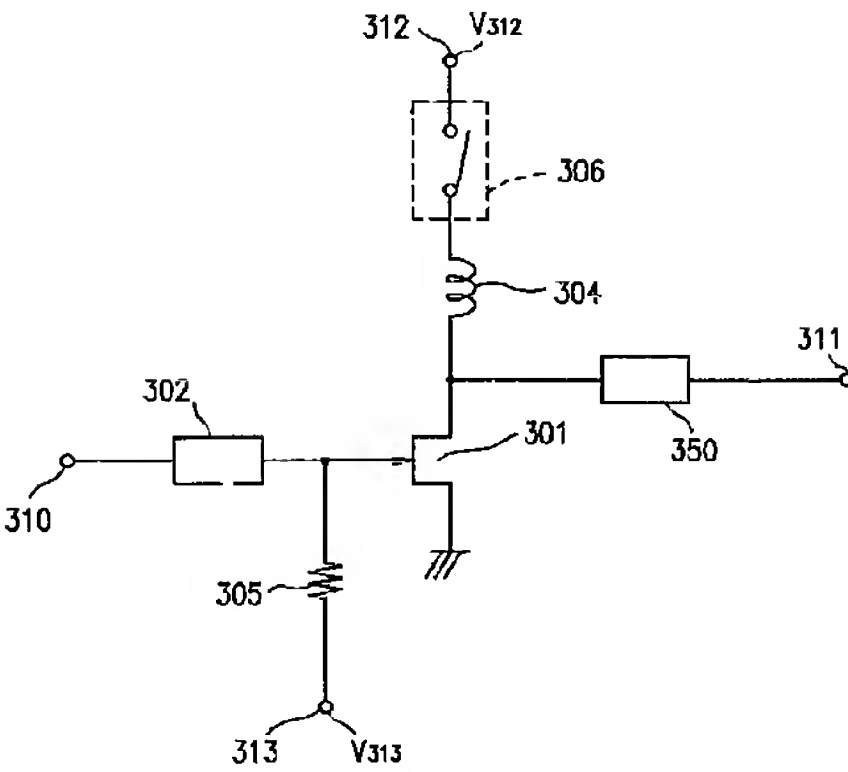
【図 14】



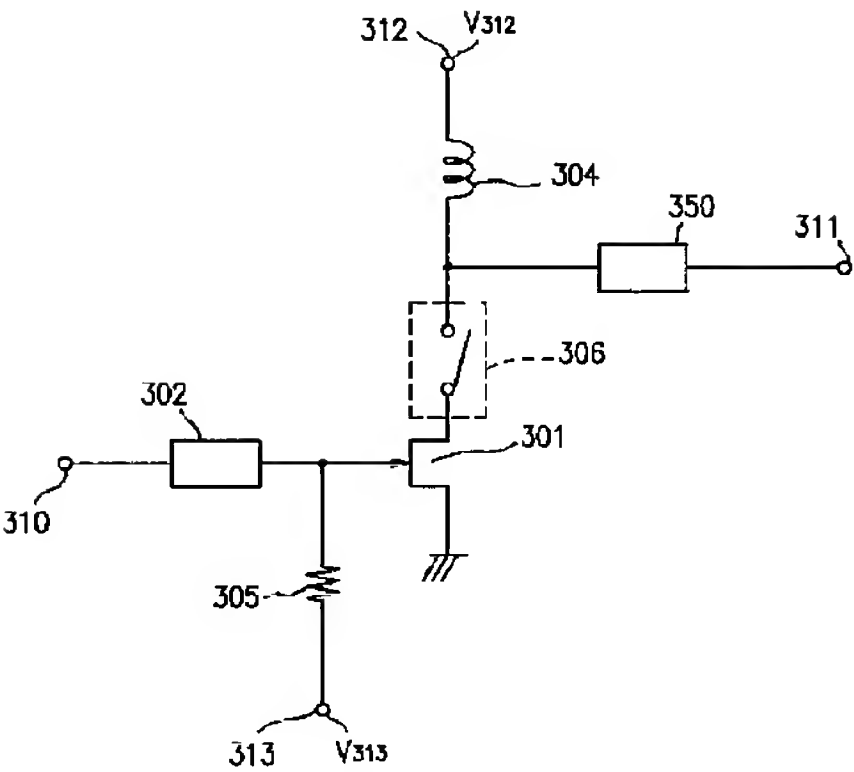
【図 16】



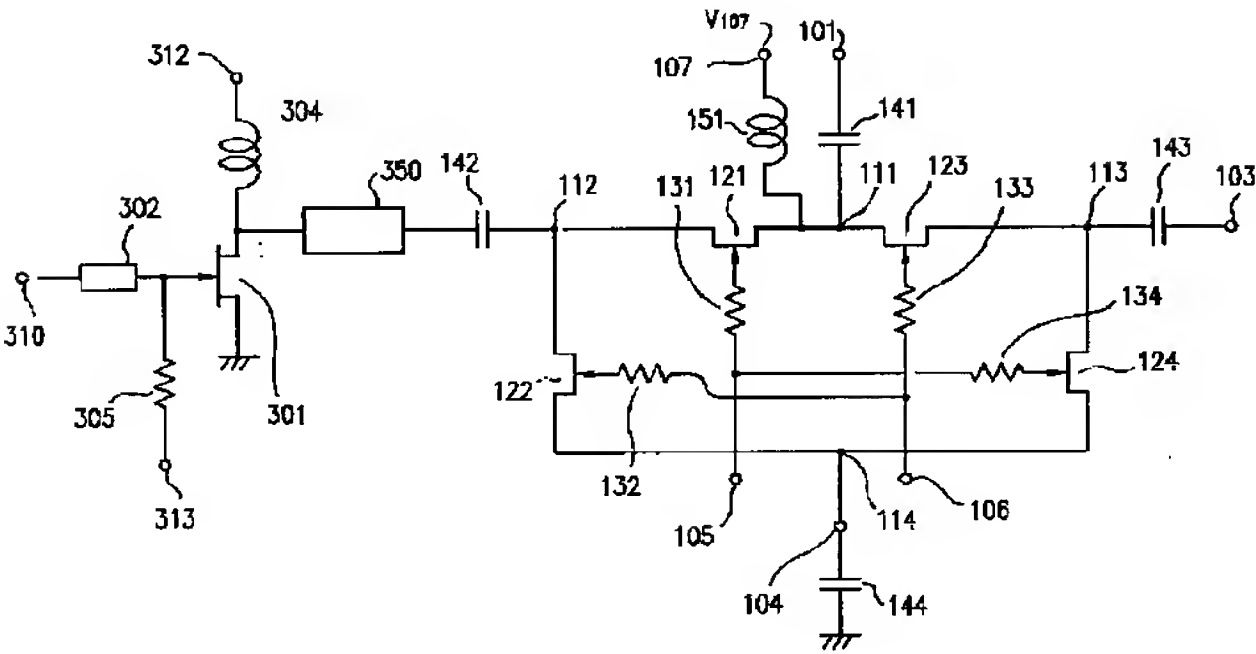
【図 17】



【図 18】



【図 19】



PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2000-165288

(43)Date of publication of application : 16.06.2000

(51)Int. CI. H04B 1/44

H01P 1/15

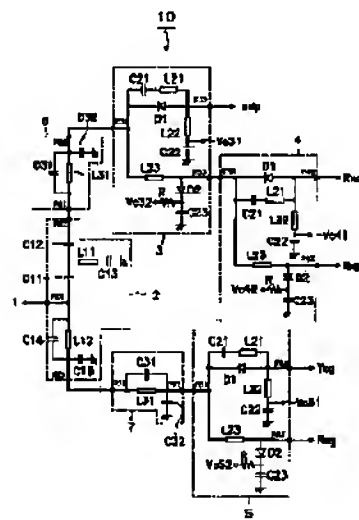
H03H 7/075

H03H 7/46

(21)Application number : 10-337471 (71)Applicant : MURATA MFG CO LTD

(22)Date of filing : 27.11.1998 (72)Inventor : FURUYA KOJI
NAKAJIMA NORIO

(54) COMPOSITE HIGH FREQUENCY COMPONENT AND MOBILE COMMUNICATION UNIT USING IT



(57)Abstract:

PROBLEM TO BE SOLVED: To obtain a composite high frequency component that requires no matching circuit and is made small in size and to obtain a mobile communication unit using it.

SOLUTION: The composite high frequency component 10 comprises a diplexer 2, 1st-3rd high frequency switches 3-5, and 1st and 2nd filters 6, 7. Then the diplexer 2 comprises 1st inductors L11, L12 and 1st capacitors C11-C15. Furthermore, the 1st-3rd high frequency switches 3-5 comprise 1st and 2nd diodes D1, D2, 2nd inductors L21-L23, and 2nd capacitors

C21-C23. Moreover, the 1st and 2nd filters 6, 7 comprise a 3rd inductor L31 and 3rd capacitors C31, C32.

LEGAL STATUS

[Date of request for examination] 23.02.2000

[Date of sending the examiner's
decision of rejection]

[Kind of final disposal of
application other than the
examiner's decision of rejection or
application converted registration]

[Date of final disposal for
application]

[Patent number] 3304901

[Date of registration] 10.05.2002

[Number of appeal against
examiner's decision of rejection]

[Date of requesting appeal against
examiner's decision of rejection]

[Date of extinction of right]

Copyright (C); 1998, 2003 Japan Patent Office

* NOTICES *

JPO and NCIP are not responsible for any
damages caused by the use of this translation.

1. This document has been translated by computer. So the translation may
not reflect the original precisely.

2. **** shows the word which can not be translated.

3. In the drawings, any words are not translated.

CLAIMS

[Claim(s)]

[Claim 1] They are the compound RF components which constitute the front
end section corresponding to the 1st and 2nd communication system
equipped with the frequency which approached, and these 1st and 2nd
communication system and the 3rd communication system with which
frequencies differ. The diplexer which combines said the 1st thru/or

sending signal from the 3rd communication system in the case of transmission, and distributes an input signal to said the 1st thru/or 3rd communication system in the case of reception, The 1st high frequency switch divided into the transmitting section of said 1st and 2nd communication system, and the receive section of said 1st and 2nd communication system, The 2nd high frequency switch divided into the receive section of said 1st communication system, and the receive section of said 2nd communication system, The 3rd high frequency switch divided into said the 3rd transmitting section and receive section of communication system, The 1st filter which passes the transceiver signal of said 1st and 2nd communication system, The compound RF components characterized by uniting with the ceramic multilayer substrate which comes to carry out the laminating of two or more sheet layers which consist of the 2nd filter which passes the transceiver signal of said 3rd communication system, and consist of ceramics.

[Claim 2] The compound radio-frequency head article according to claim 1 with which at least one of said the 1st and 2nd filters is characterized by being arranged at said transmitting section side of the latter part of said high frequency switch.

[Claim 3] Said diplexer consists of the 1st inductance component and the 1st capacitance component. Said 1st thru/or 3rd high frequency switch The 1st and 2nd switching elements, While it consists of the 2nd inductance component and the 2nd capacitance component and said 1st and 2nd filters consist of the 3rd inductance component and the 3rd capacitance component Said the 1st thru/or 3rd inductance component, said 1st [the], or the 3rd capacitance component, And claims 1 characterized by connecting said 1st and 2nd switching elements by the connecting means which is built in or carried in said ceramic multilayer substrate, and is formed in the interior of said ceramic multilayer substrate or compound RF components according to claim 2.

[Claim 4] The mobile communication device characterized by using a compound RF component according to claim 1 to 3.

[Translation done.]

* NOTICES *

JPO and NCIP are not responsible for any damages caused by the use of this translation.

1. This document has been translated by computer. So the translation may not reflect the original precisely.

- 2.**** shows the word which can not be translated.
3. In the drawings, any words are not translated.

DETAILED DESCRIPTION

[Detailed Description of the Invention]

[0001]

[Field of the Invention] This invention relates to the mobile communication device using compound RF components and it available to three different communication system especially about the mobile communication device which used compound RF components and it.

[0002]

[Description of the Prior Art] The triple band cellular-phone machine which can operate is proposed by DCS (Digital Cellular System) and PCS (Personal Communication Services) which used it as current and a mobile communication device, two or more frequency bands, for example, 1.8GHz band, and GSM (Global System for Mobile communications) which used the 900MHz band.

[0003] Drawing 5 is the block diagram showing the front end section of a common triple band cellular-phone machine, and shows an example at the time of being referred to as GSM of a 900MHz band at the 3rd communication system with which DCS and PCS differ from them and the frequency of a 1.8GHz band to the 1st and 2nd communication system equipped with the frequency which approached.

[0004] The front end section of a triple band cellular-phone machine is equipped with an antenna 1, a diplexer 2, the 1st or the 3rd high frequency switch 3-5, and the 1st and 2nd filters 6 and 7. A diplexer 2 combines the sending signal of DCS, PCS, or GSM in the case of transmission, and bears the duty which distributes an input signal to DCS, PCS, or GSM in the case of reception. The 1st high frequency switch 3 switches the transmitting section [of DCS and PCS], and receive section side of DCS and PCS, the 2nd high frequency switch 4 switches the receive section Rxp side of PCS the receive section Rxd side of DCS, and the 3rd high frequency switch 5 bears the duty which switches a transmitting section [of GSM] Txg, and receive section Rxg side. The 1st filter 6 passes DCS and the transceiver signal of PCS, attenuates a secondary higher harmonic and the 3rd higher harmonic, and the 2nd filter 7 passes the transceiver signal of GSM, and it bears the duty which attenuates the 3rd higher harmonic.

[0005] Here, the case of DCS is first explained about actuation of a

triple band cellular-phone machine. In the case of transmission, the sending signal which turned ON PCS and the common transmitting section Txdp with the 1st high frequency switch 3, and passed delivery and the 1st filter 6 for the sending signal from the transmitting section Txdp in the 1st filter 6 is multiplexed by the diplexer 2, and it transmits from an antenna 1. In the case of reception, the input signal which received from the antenna 1 is separated spectrally by the diplexer 2. The input signal from an antenna 1 in the 1st filter 6 by the side of DCS and PCS Delivery, The input signal which turned the input signal which turned ON the receive section side with the 1st high frequency switch 3, and passed the 1st filter 6 the 2nd high frequency switch 4, turned ON the receive section Rxd of DCS with delivery and the 2nd high frequency switch 4, and passed the 2nd high frequency switch 4 is sent to the receive section Rxd of DCS. In addition, also when using PCS, it is transmitted and received in the same actuation.

[0006] Then, the case of GSM is explained. In the case of transmission, the sending signal which turned ON the transmitting section Txg with the 3rd high frequency switch 5, and passed delivery and the 2nd filter 7 for the sending signal from the transmitting section Txg in the 2nd filter 7 is multiplexed by the diplexer 2, and it transmits from an antenna 1. In the case of reception, the input signal which received from the antenna 1 is separated spectrally by the diplexer 2, and the input signal which turned the input signal from an antenna 1 as the 2nd filter 7 by the side of GSM, turned ON the receive section Rxg with delivery and the 3rd high frequency switch 5, and passed the 2nd filter 7 is sent to a receive section Rxg.

[0007]

[Problem(s) to be Solved by the Invention] However, according to the triple band cellular-phone machine which is one of the above-mentioned conventional mobile communication devices, the high frequency switch and filter which constitute an antenna, a diplexer and a DCS system, and a GSM system are discrete, and since it is mounted on one and one circuit board, in order to secure the adjustment property, damping property, or isolation property of each component, it is necessary to add a matching circuit between a diplexer and a high frequency switch. Therefore, there was a problem that the circuit board was enlarged, consequently a triple band cellular-phone machine (mobile communication device) was enlarged by the increment in components mark and the increment in the component-side product accompanying it.

[0008] This invention is made in order to solve such a trouble, and it aims to let a matching circuit offer unnecessarily the mobile

communication device using the compound RF components and it which can miniaturize a circuit.

[0009]

[Means for Solving the Problem] In order to solve the trouble mentioned above the compound RF components of this invention They are the compound RF components which constitute the front end section corresponding to the 1st and 2nd communication system equipped with the frequency which approached, and these 1st and 2nd communication system and the 3rd communication system with which frequencies differ. The diplexer which combines said the 1st thru/or sending signal from the 3rd communication system in the case of transmission, and distributes an input signal to said the 1st thru/or 3rd communication system in the case of reception, The 1st high frequency switch divided into the transmitting section of said 1st and 2nd communication system, and the receive section of said 1st and 2nd communication system, The 2nd high frequency switch divided into the receive section of said 1st communication system, and the receive section of said 2nd communication system, The 3rd high frequency switch divided into said the 3rd transmitting section and receive section of communication system, The 1st filter which passes the transceiver signal of said 1st and 2nd communication system, It is characterized by uniting with the ceramic multilayer substrate which comes to carry out the laminating of two or more sheet layers which consist of the 2nd filter which passes the transceiver signal of said 3rd communication system, and consist of ceramics.

[0010] Moreover, at least one of said the 1st and 2nd filters is characterized by being arranged at said transmitting section side of the latter part of said high frequency switch.

[0011] Moreover, said diplexer consists of the 1st inductance component and the 1st capacitance component. Said 1st thru/or 3rd high frequency switch The 1st and 2nd switching elements, While it consists of the 2nd inductance component and the 2nd capacitance component and said 1st and 2nd filters consist of the 3rd inductance component and the 3rd capacitance component Said the 1st thru/or 3rd inductance component, said 1st [the], or the 3rd capacitance component, And said 1st and 2nd switching elements are built in or carried in said ceramic multilayer substrate, and are characterized by connecting by the connecting means formed in the interior of said ceramic multilayer substrate.

[0012] The mobile communication device of this invention is characterized by using the compound RF components of a publication for the above.

[0013] The diplexer which makes compound RF components according to the

compound RF components of this invention, In order to unite the 1st thru/or the 3rd high frequency switch, and two or more sheet layers that become a list from the ceramics about the 1st and 2nd filters with the ceramic multilayer substrate which comes to carry out a laminating, The adjustment property, damping property, or isolation property of each component can be secured, and the matching circuit between the diplexer, 1st, and 3rd high frequency switches becomes unnecessary in connection with it.

[0014] According to the mobile communication device of this invention, in order to use compound RF components with an unnecessary matching circuit, the circuit board which constitutes the front end section corresponding to three communication system becomes small.

[0015]

[Embodiment of the Invention] Hereafter, the example of this invention is explained with reference to a drawing. Drawing 1 is the circuit diagram of the 1st example of the compound RF components of this invention. The compound radio-frequency head article 10 consists of the diplexer 2, the 1st or the 3rd high frequency switch 3-5 shown in the block diagram of drawing 5 R> 5, and the 1st and 2nd filters 6 and 7, and constitutes a part of front end section corresponding to DCS (1.8GHz band), PCS (1.8GHz band), and GSM (900MHz band) which are the 1st thru/or the 3rd communication system.

[0016] And the 1st port P61 of the 1st filter 6 is connected to the 2nd port P22, and the 1st port P71 of the 2nd filter 7 is connected to the 3rd port P23 for an antenna 1 in the 1st port P21 of a diplexer 2, respectively.

[0017] Moreover, the 1st port P31 of the 1st high frequency switch 3 is connected to the 2nd port P62 of the 1st filter 6, the common transmitting section Tx_{dp} of DCS and PCS is connected to the 2nd port P32 of the 1st high frequency switch 3, and the 1st port P41 of the 2nd high frequency switch 4 is connected to the 3rd port P33, respectively.

[0018] Furthermore, the receive section Rx_d of DCS is connected to the 2nd port P42 of the 2nd high frequency switch 4, and the receive section Rx_p of PCS is connected to the 3rd port P43, respectively.

[0019] Moreover, the 1st port P51 of the 3rd high frequency switch 5 is connected to the 2nd port P72 of the 2nd filter 7, the transmitting section Tx_g of GSM is connected to the 2nd port P52 of the 3rd high frequency switch 5, and the receive section Rx_g of GSM is connected to the 3rd port P53, respectively.

[0020] A diplexer 2 consists of the 1st inductor L11 and L12 which is the 1st inductance component, and the 1st capacitor C11-C15 which is the

1st capacitance component.

[0021] And the series connection of the 1st capacitor C11 and C12 is carried out between the 1st port P21 and the 2nd port P22, and those nodes are grounded through the 1st inductor L11 and 1st capacitor C13.

[0022] Moreover, the parallel circuit which consists of the 1st inductor L12 and 1st capacitor C14 between the 1st port P21 and the 3rd port P23 is connected, and the 3rd port P23 side of the parallel circuit is grounded through the 1st capacitor C15.

[0023] The 1st high frequency switch 3 consists of the 1st and 2nd diodes D1 and D2 which are the 1st switching element, the 2nd inductor L21-L23 which is the 2nd inductance component, and the 2nd capacitor C21-C23 which is the 2nd capacitance component.

[0024] And the 1st diode D1 is connected so that a cathode may be on the 1st port P31 side between the 1st port P31 and the 2nd port P32, and the series circuit which becomes the 1st diode D1 from the 2nd inductor L21 and 2nd capacitor C21 is connected to juxtaposition.

[0025] Moreover, the 2nd port P32 side of the 1st diode D1, an anode is grounded through the 2nd inductor L22 and 2nd capacitor C22, and the 1st control terminal Vc31 is formed at the node of the 2nd inductor L22 and the 2nd capacitor C22.

[0026] Furthermore, the 2nd inductor L23 is connected between the 1st port P31 and the 3rd port P33. It is grounded through the 2nd diode D2 and 2nd capacitor C23, and the 2nd control terminal Vc32 is formed by the 3rd port P33 side of the 2nd inductor L23 through Resistance R at the node of the cathode of the 2nd diode D2, and the 2nd capacitor C23.

[0027] Under the present circumstances, the 2nd inductor L21 connected to the 1st diode D1 at juxtaposition is a shunt trap coil, and the 2nd inductor L22 is a choke coil.

[0028] The 1st filter 6 consists of the 3rd inductor L31 which is the 3rd inductance component, and the 3rd capacitor C31 and C32 which is the 3rd capacitance component.

[0029] And the series connection of the 3rd inductor L31 is carried out between the 1st port P61 and the 2nd port P62, and the 3rd capacitor C31 is connected to juxtaposition at the 3rd inductor L31.

[0030] Moreover, the 2nd port P62 side of the 3rd inductor L31 is grounded through the 3rd capacitor C32.

[0031] In addition, the 2nd and 3rd high frequency switches 4 and 5 are the same configurations as the 1st high frequency switch 3, and the 2nd filter 7 is the same configuration as the 1st filter 6.

[0032] Drawing 2 is an important section decomposition perspective view of compound RF components which has circuitry of drawing 1 . The

compound RF components 10 contain the ceramic multilayer substrate 11. To the ceramic multilayer substrate 11 Although not illustrated A diplexer 2 The 2nd inductor L21 and L23 of the 2nd inductor L21 and L23 of the 1st inductor L11 and L12 to constitute, the 1st capacitor C11-C15, and the 1st high frequency switch 3, the 2nd capacitor C21 and C22, and the 2nd high frequency switch 4, the 2nd capacitor C21, The 3rd inductor L31 which constitutes the 3rd inductor L31 which constitutes the 2nd inductor L21 and L23 of C22 and the 3rd high frequency switch 5, the 2nd capacitor C21 and C22, and the 1st filter 6, the 3rd capacitor C31 and C32, and the 2nd filter 7, The 3rd capacitor C31 and C32 is built in, respectively.

[0033] Moreover, the 1st and 2nd diodes D1 and D2 which constitute the 1st high frequency switch 3 which consists of a chip in the front face of the ceramic multilayer substrate 11, the 2nd inductor (choke coil) L22, the 2nd capacitor C23, resistance R The 1st and 2nd diodes D1 and D2 which constitute the 2nd high frequency switch 4, the 2nd inductor (choke coil) L22, the 2nd capacitor C23, Resistance R The 1st and 2nd diodes D1 and D2 which constitute the 3rd high frequency switch 5, the 2nd inductor (choke coil) L22, the 2nd capacitor C23, and Resistance R are carried, respectively.

[0034] Furthermore, it constructs in a base from the side face of the ceramic multilayer substrate 11, and 14 external terminal Ta-Tn is formed by screen-stencil etc., respectively. Six external terminal Ta-Tf is formed in the each side of a shorter side of the ceramic multilayer substrate 11 which, as for the another side long side side of the ceramic multilayer substrate 11, and the two remaining external terminals Tg and Tn, the ceramic multilayer substrate 11 faces on the other hand in a long side side and six external terminal Th-Tm of screen-stencil etc. among these external terminal Ta-Tn.

[0035] External terminal Ta-Tn and, respectively the 2nd and 3rd ports P42, P43, P52, and P53 of the 1st port [of a diplexer 2] P21, 2nd port [of the 1st high frequency switch 3] P32, 2nd, and 3rd high frequency switches 4 and 5, and the 1- the [of the 3rd high frequency switch 3-5] -- one And it becomes the 2nd control terminal Vc31, Vc32, Vc41, Vc42, Vc51, and Vc52 and a grand terminal.

[0036] Moreover, on the ceramic multilayer substrate 11, the metal cap 12 is put so that the front face of the ceramic multilayer substrate 11 may be covered. Under the present circumstances, the external terminals Tg and Tn used as the grand terminal prepared in the each side of a shorter side which the metal cap 12 and the ceramic multilayer substrate 11 face are connected.

[0037] Here, actuation of the compound RF components 10 which have circuitry of drawing 1 is explained. first, in transmitting the sending signal of DCS or PCS (1.8GHz band) By impressing 1V to the 1st control terminal Vc31, impressing 0V to the 2nd control terminal Vc32 in the 1st high frequency switch 3, respectively, and connecting the 1st port P31 and 2nd port P32 of the high frequency switch 3 [1st] The sending signal of DCS or PCS passes the 1st high frequency switch 3, 1st filter 6, and diplexer 2, and is transmitted from an antenna 1. Under the present circumstances, the 1st filter 6 passes the sending signal of DCS and PCS, and is attenuating the secondary higher harmonic and the 3rd higher harmonic.

[0038] In addition, in the 2nd and 3rd high frequency switches 4 and 5, 0V are impressed to the 1st control terminal Vc41 and Vc51, 1V are impressed to the 2nd control terminal Vc42 and Vc52, respectively, and the 2nd and 3rd high frequency switches 4 and 5 are intercepted.

[0039] subsequently, in transmitting the sending signal of GSM (900MHz band) By impressing 1V to the 1st control terminal Vc51, impressing 0V to the 2nd control terminal Vc52 in the 3rd high frequency switch 5, respectively, and connecting the 3rd port P51 and 2nd port P52 of the high frequency switch 5 [1st] The sending signal of GSM passes the 3rd high frequency switch 5, 2nd filter 7, and diplexer 2, and is transmitted from an antenna 1. Under the present circumstances, the 2nd filter 7 passes the sending signal of GSM, and is attenuating the 3rd higher harmonic.

[0040] In addition, in the 1st and 2nd high frequency switches 3 and 4, 0V are impressed to the 1st control terminal Vc31 and Vc41, 1V are impressed to the 2nd control terminal Vc32 and Vc42, respectively, and the 1st and 2nd high frequency switches 3 and 4 are intercepted.

[0041] subsequently, in receiving the input signal of DCS In the 1st high frequency switch 3 for the 1st control terminal Vc31 0V Impress 1V to the 2nd control terminal Vc32, respectively, and the 1st port P31 and 3rd port P33 of the high frequency switch 3 are connected to it. [1st] By impressing 0V to the 1st control terminal Vc41, impressing 1V to the 2nd control terminal Vc42 in the 2nd high frequency switch 4, respectively, and connecting the 2nd port P41 and 3rd port P43 of the high frequency switch 4 [1st] The input signal of DCS received from the antenna 1 passes the 1st and 2nd high frequency switches 3 and 4 in a diplexer 2, the 1st filter 6, and a list, and is sent to the receive section Rxd of DCS. Under the present circumstances, the 1st filter 6 passes the input signal of DCS, and is attenuating the secondary higher harmonic and the 3rd higher harmonic.

[0042] In addition, in the 3rd high frequency switch 5, 0V are impressed to the 1st control terminal Vc51, 1V are impressed to the 2nd control terminal Vc52, respectively, and the 3rd high frequency switch 5 is intercepted.

[0043] subsequently, in receiving the input signal of PCS In the 1st high frequency switch 3 for the 1st control terminal Vc31 0V Impress 1V to the 2nd control terminal Vc32, respectively, and the 1st port P31 and 3rd port P33 of the high frequency switch 3 are connected to it. [1st] By impressing 1V to the 1st control terminal Vc41, impressing 0V to the 2nd control terminal Vc42 in the 2nd high frequency switch 4, respectively, and connecting the 2nd port P41 and 2nd port P42 of the high frequency switch 4 [1st] The input signal of PCS received from the antenna 1 passes the 1st and 2nd high frequency switches 3 and 4 in a diplexer 2, the 1st filter 6, and a list, and is sent to the receive section Rxp of PCS. Under the present circumstances, the 1st filter 6 passes the input signal of PCS, and is attenuating the secondary higher harmonic and the 3rd higher harmonic.

[0044] In addition, in the 3rd high frequency switch 5, 0V are impressed to the 1st control terminal Vc51, 1V are impressed to the 2nd control terminal Vc52, respectively, and the 3rd high frequency switch 5 is intercepted.

[0045] subsequently, in receiving the input signal of GSM By impressing 0V to the 1st control terminal Vc51, impressing 1V to the 2nd control terminal Vc52 in the 3rd high frequency switch 5, respectively, and connecting the 3rd port P51 and 3rd port P53 of the high frequency switch 5 [1st] The input signal of GSM received from the antenna 1 passes a diplexer 2, the 2nd filter 7, and the 3rd high frequency switch 5, and is sent to the receive section Rxg of GSM. Under the present circumstances, the 2nd filter 7 passes the input signal of GSM, and is attenuating the 3rd higher harmonic.

[0046] In addition, in the 1st and 2nd high frequency switches 3 and 4, 0V are impressed to the 1st control terminal Vc31 and Vc41, 1V are impressed to the 2nd control terminal Vc32 and Vc42, respectively, and the 1st and 2nd high frequency switches 3 and 4 are intercepted.

[0047] The diplexer which makes compound RF components according to the compound RF components of the 1st above-mentioned example, In order to unite the 1st thru/or the 3rd high frequency switch, and two or more sheet layers that become a list from the ceramics about the 1st and 2nd filters with the ceramic multilayer substrate which comes to carry out a laminating, The adjustment property, damping property, or isolation property of each component can be secured, and the matching circuit

between the diplexer, 1st, and 3rd high frequency switches becomes unnecessary in connection with it.

[0048] Therefore, the miniaturization of compound RF components is attained. Incidentally, it became possible to unite the 1st and 2nd filters with the ceramic multilayer substrate of 6.3mmx5mmx2mm magnitude at a diplexer, the 1st or the 3rd high frequency switch, and a list.

[0049] Moreover, a diplexer consists of the 1st inductor and the 1st capacitor. While the 1st thru/or 3rd high frequency switch consists of the 1st and 2nd diodes, the 2nd inductor, and the 2nd capacitor and the 1st and 2nd filters consist of the 3rd inductor and the 3rd capacitor. They are built in or carried in a ceramic multilayer substrate, since it connects by the connecting means formed in the interior of a ceramic multilayer substrate, compound RF components can consist of one ceramic multilayer substrate, and a miniaturization can be realized. In addition, it becomes possible to be able to improve loss by wiring between components, consequently to improve loss of a compound RF entire component.

[0050] Furthermore, since the die length of the stripline electrode used as an inductor can be shortened according to the wavelength compaction effectiveness, the insertion loss of these stripline electrodes can be raised. Consequently, a miniaturization and low-loss-izing of compound RF components are realizable. Therefore, the miniaturization and high-performance-izing of a mobile communication device which carry this compound RF component are also realizable for coincidence.

[0051] Drawing 3 is the block diagram of the 2nd example of the compound radio-frequency head article of this invention. The compound RF components 20 differ in the arrangement location of the 1st and 2nd filters 6 and 7 as compared with the compound RF components 10 (drawing 1) of the 1st example.

[0052] That is, the 2nd filter 7 is arranged between the 3rd high frequency switch 4 and the transmitting section Txg of GSM, respectively between the transmitting sections Txdp of the 1st high frequency switch 3, DCS, and PCS with the 1st common filter 6.

[0053] According to the compound radio-frequency head article of the 2nd above-mentioned example, since a filter is arranged between a high frequency switch and the transmitting section, distortion of the high power amplifier which is in the transmitting section in the case of transmission can be attenuated with this filter. Therefore, the insertion loss of a receiving side is improvable.

[0054] Drawing 4 is the block diagram showing a part of configuration of the triple band cellular-phone machine which is a mobile transmitter,

and shows an example which combined DCS and PCS of a 1.8GHz band, and GSM of a 900MHz band. The triple band cellular-phone machine 30 is equipped with an antenna 1 and the compound RF components 10 (drawing 1).

[0055] And the receive section Rxg of the common transmitting sections Txg and GSM of the receive sections Rxd and GSM of the receive sections Rxp and DCS of the transmitting sections Txdp and PCS of DCS and PCS is connected to ports P32, P42, P43, P52, and P53 for an antenna 1 in the port P11 of the compound RF components 10, respectively.

[0056] According to the above-mentioned triple band cellular-phone machine, it is small, and since the compound RF components of low loss are used, the miniaturization and high-performance-izing of a mobile communication device which carry this compound RF component are realizable.

[0057] In addition, the same effectiveness is acquired even if it uses the compound RF components 20 (drawing 3) for the compound RF components 10.

[0058]

[Effect of the Invention] The diplexer which makes compound RF components according to the compound RF components of claim 1, In order to unite the 1st thru/or the 3rd high frequency switch, and two or more sheet layers that become a list from the ceramics about the 1st and 2nd filters with the ceramic multilayer substrate which comes to carry out a laminating, The adjustment property, damping property, or isolation property of each component can be secured, and the matching circuit between the diplexer, 1st, and 3rd high frequency switches becomes unnecessary in connection with it.

[0059] Therefore, since components mark can be reduced, the miniaturization of the compound RF components which constitute the front end section corresponding to the 1st thru/or the 3rd communication system is attained.

[0060] According to the compound radio-frequency head article of claim 2, since a filter is arranged between a high frequency switch and the transmitting section, distortion of the sending signal by the high power amplifier constituted in the transmitting section can be attenuated. Therefore, the insertion loss of a receive section is improvable.

[0061] According to the compound RF components of claim 3, a diplexer The 1st inductance component, It consists of the 1st capacitance component. The 1st thru/or 3rd high frequency switch While it consists of the 1st and 2nd switching elements, the 2nd inductance component, and the 2nd capacitance component and the 1st and 2nd filters consist of the

3rd inductance component and the 3rd capacitance component They are built in or carried in a ceramic multilayer substrate, since it connects by the connecting means formed in the interior of a ceramic multilayer substrate, compound RF components can consist of one ceramic multilayer substrate, and a miniaturization can be realized further. In addition, it becomes possible to be able to improve loss by wiring between components, consequently to improve loss of a compound RF entire component.

[0062] Moreover, since the die length of the stripline electrode used as each inductance component can be shortened according to the wavelength compaction effectiveness, the insertion loss of these stripline electrodes can be raised. Consequently, a miniaturization and low-loss-izing of compound RF components are realizable.

[0063] According to the mobile communication device of claim 5, it is small, and since the compound RF components of low loss are used, the miniaturization and high-performance-izing of a mobile communication device which carry this compound RF component are realizable.

[Translation done.]

* NOTICES *

JPO and NCIP are not responsible for any damages caused by the use of this translation.

1. This document has been translated by computer. So the translation may not reflect the original precisely.
2. **** shows the word which can not be translated.
3. In the drawings, any words are not translated.

DESCRIPTION OF DRAWINGS

[Brief Description of the Drawings]

[Drawing 1] It is the circuit diagram of the 1st example concerning the compound RF components of this invention.

[Drawing 2] It is the important section decomposition perspective view of the compound RF components of drawing 1 .

[Drawing 3] It is the circuit diagram of the 2nd example concerning the compound RF components of this invention.

[Drawing 4] It is the block diagram showing a part of configuration of the mobile transmitter using the compound radio-frequency head article

of drawing 1 .

[Drawing 5] It is the block diagram showing the configuration of the front end section of a common triple band cellular-phone machine (mobile communication device).

[Description of Notations]

10 20 Compound RF components

2 Diplexer

3-5 the 1- 3rd high frequency switch

6 Seven The 1st and 2nd filter

11 Ceramic Multilayer Substrate

30 Mobile Transmitter (Triple Band Cellular-Phone Machine)

C11-C15, C21-C23, and C31 and C32 the 1- 3rd capacitance component

D1, D2 The 1st and 2nd switching element

L11, L12, L21-L23, and L31 the 1- 3rd inductor component

Txdp, Txg Transmitting section

Rxd, Rxp, Rxg Receive section

[Translation done.]

* NOTICES *

JPO and NCIP are not responsible for any damages caused by the use of this translation.

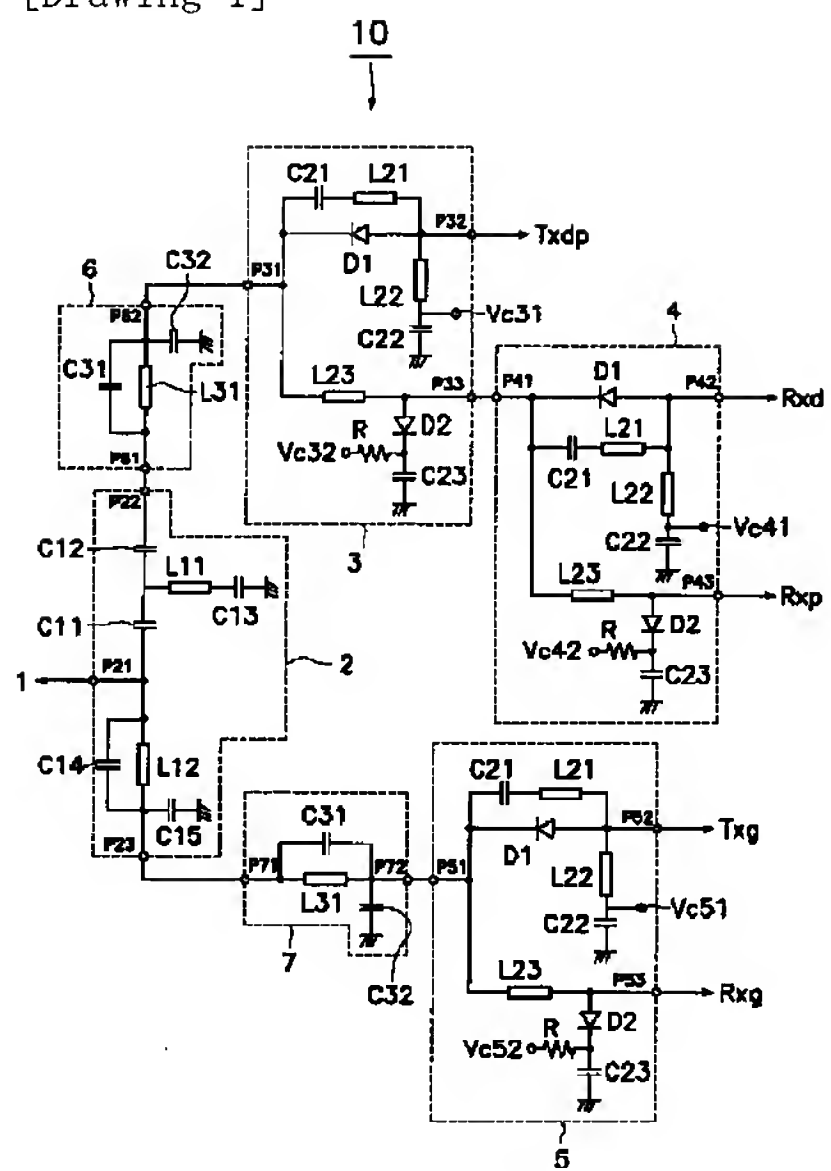
1. This document has been translated by computer. So the translation may not reflect the original precisely.

2. **** shows the word which can not be translated.

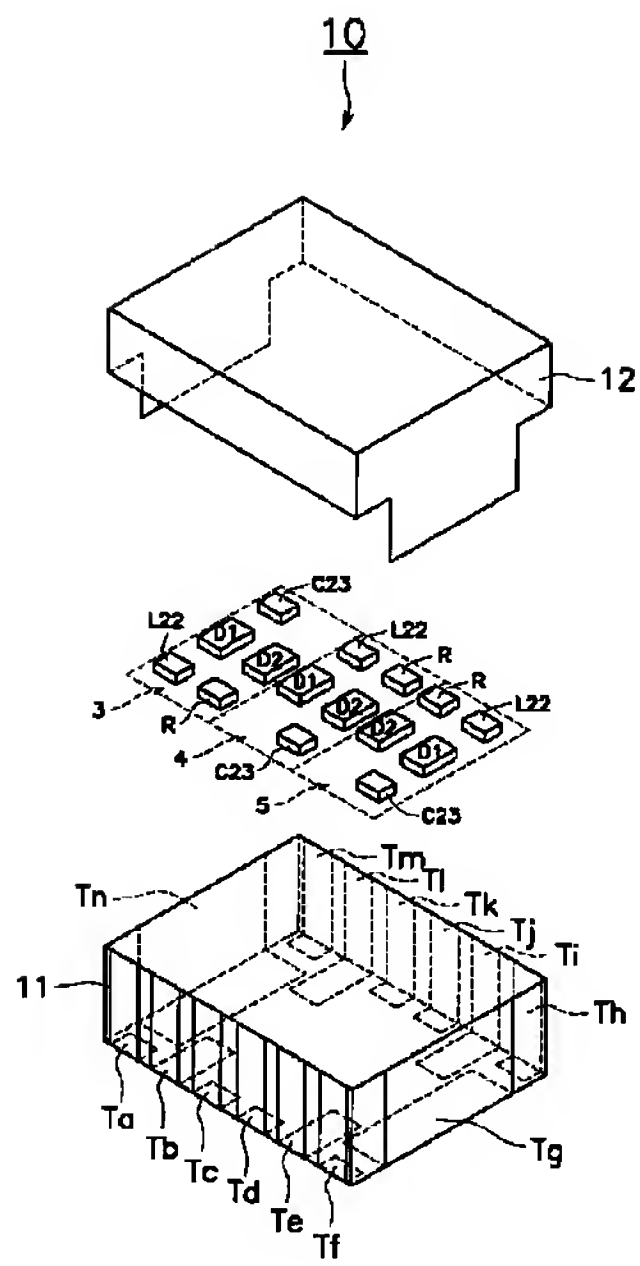
3. In the drawings, any words are not translated.

DRAWINGS

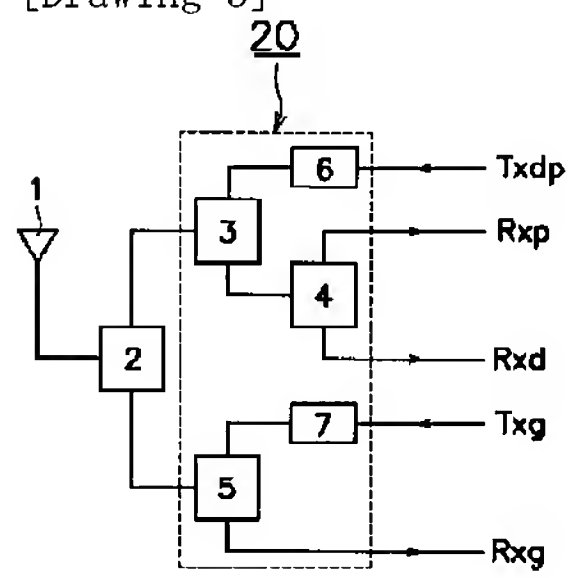
[Drawing 1]



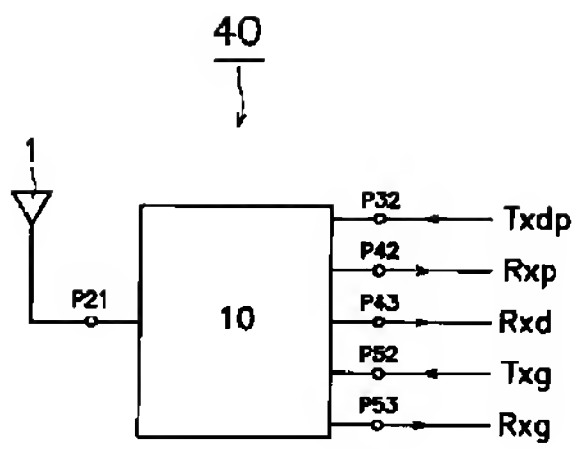
[Drawing 2]



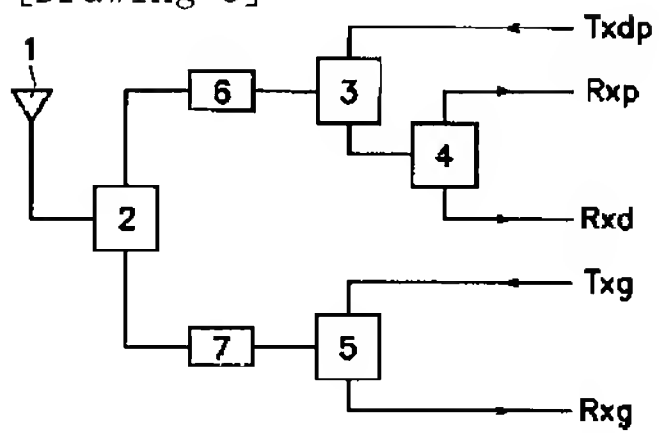
[Drawing 3]



[Drawing 4]



[Drawing 5]



[Translation done.]

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号
特開2000-165288
(P2000-165288A)

(43) 公開日 平成12年6月16日 (2000.6.16)

(51) Int.Cl. ⁷	識別記号	F I	テーマコード* (参考)
H 0 4 B 1/44		H 0 4 B 1/44	5 J 0 1 2
H 0 1 P 1/15		H 0 1 P 1/15	5 J 0 2 4
H 0 3 H 7/075		H 0 3 H 7/075	A 5 K 0 1 1
7/46		7/46	A

審査請求 有 請求項の数 4 O L (全 7 頁)

(21) 出願番号 特願平10-337471

(22) 出願日 平成10年11月27日 (1998.11.27)

(71) 出願人 000006231

株式会社村田製作所

京都府長岡京市天神二丁目26番10号

(72) 発明者 降谷 孝治

京都府長岡京市天神二丁目26番10号 株式会社村田製作所内

(72) 発明者 中島 規巨

京都府長岡京市天神二丁目26番10号 株式会社村田製作所内

Fターム(参考) 5J012 BA03 BA04

5J024 AA01 BA04 CA03 DA04 DA25

DA35 EA05 FA00

5K011 AA16 DA01 DA21 DA22 DA27

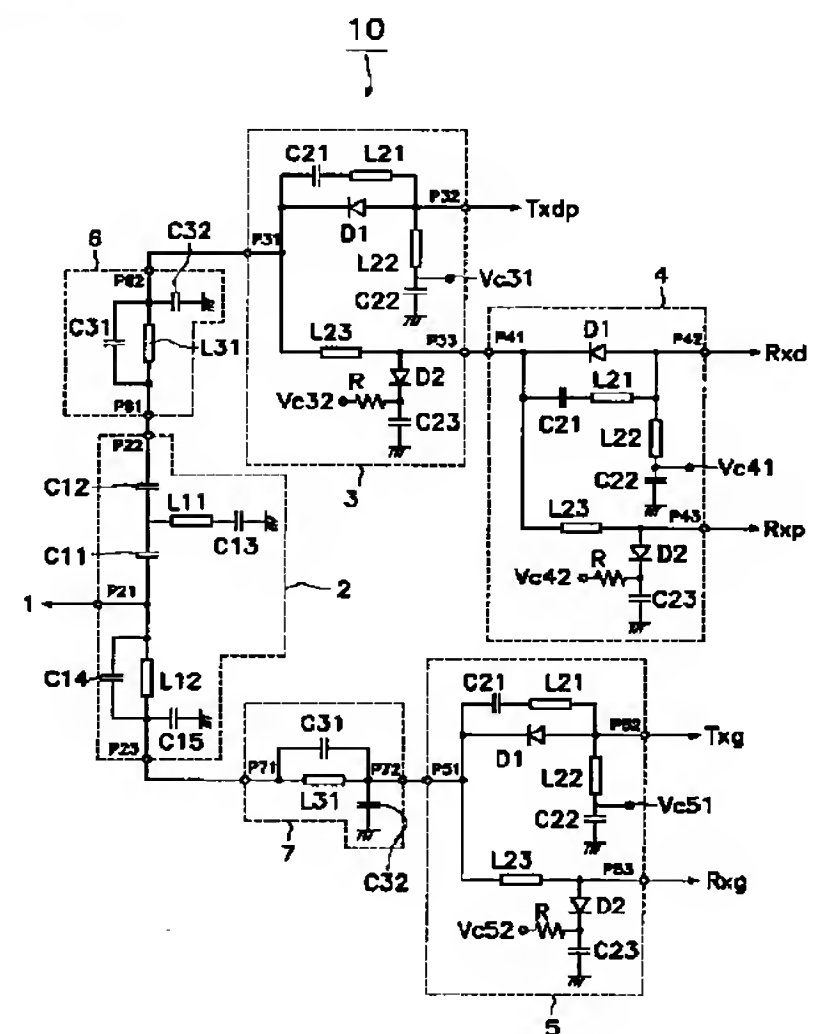
JA01 KA00

(54) 【発明の名称】 複合高周波部品及びそれを用いた移動体通信装置

(57) 【要約】

【課題】 整合回路が不要で、かつ回路の小型化が可能な複合高周波部品及びそれを用いた移動体通信装置を提供する。

【解決手段】 複合高周波部品10は、ダイプレクサ2、第1乃至第3の高周波スイッチ3~5、第1及び第2のフィルタ6、7からなる。そして、ダイプレクサ2は、第1のインダクタL11、L12、第1のコンデンサC11~C15で構成される。また、第1乃至第3の高周波スイッチ3~5は、第1及び第2のダイオードD1、D2、第2のインダクタL21~L23、第2のコンデンサC21~C23で構成される。さらに、第1及び第2のフィルタ6、7は、第3のインダクタL31、第3のコンデンサC31、C32で構成される。



【特許請求の範囲】

【請求項1】 近接した周波数を備える第1及び第2の通信システムと、該第1及び第2の通信システムと周波数が異なる第3の通信システムとに対応したフロントエンド部を構成する複合高周波部品であって、送信の際には前記第1乃至第3の通信システムからの送信信号を結合し、受信の際には前記第1乃至第3の通信システムに受信信号を分配するダイプレクサと、前記第1及び第2の通信システムの送信部と前記第1及び第2の通信システムの受信部とに分離する第1の高周波スイッチと、前記第1の通信システムの受信部と前記第2の通信システムの受信部とに分離する第2の高周波スイッチと、前記第3の通信システムの送信部と受信部とに分離する第3の高周波スイッチと、前記第1及び第2の通信システムの送受信信号を通過させる第1のフィルタと、前記第3の通信システムの送受信信号を通過させる第2のフィルタとからなり、セラミックスからなる複数のシート層を積層してなるセラミック多層基板に一体化されることを特徴とする複合高周波部品。

【請求項2】 前記第1及び第2のフィルタの少なくとも1つが、前記高周波スイッチの後段の前記送信部側に配置されることを特徴とする請求項1に記載の複合高周波部品。

【請求項3】 前記ダイプレクサが、第1のインダクタンス素子、及び第1のキャパシタンス素子で構成され、前記第1乃至第3の高周波スイッチが、第1及び第2のスイッチング素子、第2のインダクタンス素子、及び第2のキャパシタンス素子で構成され、前記第1及び第2のフィルタが、第3のインダクタンス素子、及び第3のキャパシタンス素子で構成されるときともに、前記第1乃至第3のインダクタンス素子、前記第1乃至第3のキャパシタンス素子、及び前記第1及び第2のスイッチング素子が、前記セラミック多層基板に内蔵、あるいは搭載され、前記セラミック多層基板の内部に形成される接続手段によって接続されることを特徴とする請求項1あるいは請求項2に記載の複合高周波部品。

【請求項4】 請求項1乃至請求項3のいずれかに記載の複合高周波部品を用いたことを特徴とする移動体通信装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、複合高周波部品及びそれを用いた移動体通信装置に関し、特に、3つの異なる通信システムに利用可能な複合高周波部品及びそれを用いた移動体通信装置に関する。

【0002】

【従来の技術】現在、移動体通信装置として、複数の周波数帯域、例えば1.8GHz帯を使用したDCS(Digital Cellular System)及びPCS(Personal Communication Services)と900MHz帯を使用したGSM(Glo-

bal System for Mobile communications)とで動作が可能なトリプルバンド携帯電話器が提案されている。

【0003】図5は、一般的なトリプルバンド携帯電話器のフロントエンド部を示すブロック図であり、近接した周波数を備える第1及び第2の通信システムに1.8GHz帯のDCS及びPCS、それらと周波数が異なる第3の通信システムに900MHz帯のGSMとした場合の一例を示したものである。

【0004】トリプルバンド携帯電話器のフロントエンド部は、アンテナ1、ダイプレクサ2、第1乃至第3の高周波スイッチ3～5、第1及び第2のフィルタ6、7を備える。ダイプレクサ2は、送信の際にはDCS、PCSあるいはGSMの送信信号を結合し、受信の際にはDCS、PCSあるいはGSMに受信信号を分配する役目を担う。第1の高周波スイッチ3は、DCS及びPCSの送信部側とDCS及びPCSの受信部側とを切り換え、第2の高周波スイッチ4は、DCSの受信部Rx d側とPCSの受信部Rx p側とを切り換え、第3の高周波スイッチ5は、GSMの送信部Tx g側と受信部Rx g側とを切り換える役目を担う。第1のフィルタ6は、DCS、PCSの送受信信号を通過させ、2次高調波及び3次高調波を減衰させ、第2のフィルタ7は、GSMの送受信信号を通過させ、3次高調波を減衰させる役目を担う。

【0005】ここで、トリプルバンド携帯電話器の動作について、まず、DCSの場合を説明する。送信の際には、第1の高周波スイッチ3にてPCSと共通の送信部Tx dpをオンにして送信部Tx dpからの送信信号を第1のフィルタ6に送り、第1のフィルタ6を通過した送信信号をダイプレクサ2で合波し、アンテナ1から送信する。受信の際には、アンテナ1から受信した受信信号をダイプレクサ2で分波し、アンテナ1からの受信信号をDCS、PCS側の第1のフィルタ6に送り、第1の高周波スイッチ3にて受信部側をオンにして第1のフィルタ6を通過した受信信号を第2の高周波スイッチ4に送り、第2の高周波スイッチ4にてDCSの受信部Rx dをオンにして第2の高周波スイッチ4を通過した受信信号をDCSの受信部Rx dに送る。なお、PCSを用いる場合にも同様の動作にて送受信される。

【0006】続いて、GSMの場合を説明する。送信の際には、第3の高周波スイッチ5にて送信部Tx gをオンにして送信部Tx gからの送信信号を第2のフィルタ7に送り、第2のフィルタ7を通過した送信信号をダイプレクサ2で合波し、アンテナ1から送信する。受信の際には、アンテナ1から受信した受信信号をダイプレクサ2で分波し、アンテナ1からの受信信号をGSM側の第2のフィルタ7に送り、第3の高周波スイッチ5にて受信部Rx gをオンにして第2のフィルタ7を通過した受信信号を受信部Rx gに送る。

【0007】

【発明が解決しようとする課題】ところが、上記の従来の移動体通信装置の1つであるトリプルバンド携帯電話器によれば、アンテナ、ダイプレクサ、及びDCS系、GSM系を構成する高周波スイッチ、フィルタがディスクリットで1つ、1つ回路基板上に実装されるため、それぞれの部品の整合特性、減衰特性、あるいはアイソレーション特性を確保するために、ダイプレクサと高周波スイッチとの間に整合回路を付加する必要がある。そのため、部品点数の増加、それにとまなう実装面積の増加により、回路基板が大型化し、その結果、トリプルバンド携帯電話器（移動体通信装置）が大型化するという問題があった。

【0008】本発明は、このような問題点を解決するためになされたものであり、整合回路が不要で、かつ回路の小型化が可能な複合高周波部品及びそれを用いた移動体通信装置を提供することを目的とする。

【0009】

【課題を解決するための手段】上述する問題点を解決するため本発明の複合高周波部品は、近接した周波数を備える第1及び第2の通信システムと、該第1及び第2の通信システムと周波数が異なる第3の通信システムとに対応したフロントエンド部を構成する複合高周波部品であって、送信の際には前記第1乃至第3の通信システムからの送信信号を結合し、受信の際には前記第1乃至第3の通信システムに受信信号を分配するダイプレクサと、前記第1及び第2の通信システムの送信部と前記第1及び第2の通信システムの受信部とに分離する第1の高周波スイッチと、前記第1の通信システムの受信部と前記第2の通信システムの受信部とに分離する第2の高周波スイッチと、前記第3の通信システムの送信部と受信部とに分離する第3の高周波スイッチと、前記第1及び第2の通信システムの送受信信号を通過させる第1のフィルタと、前記第3の通信システムの送受信信号を通過させる第2のフィルタとからなり、セラミックスからなる複数のシート層を積層してなるセラミック多層基板に一体化されることを特徴とする。

【0010】また、前記第1及び第2のフィルタの少なくとも1つが、前記高周波スイッチの後段の前記送信部側に配置されることを特徴とする。

【0011】また、前記ダイプレクサが、第1のインダクタンス素子、及び第1のキャパシタンス素子で構成され、前記第1乃至第3の高周波スイッチが、第1及び第2のスイッチング素子、第2のインダクタンス素子、及び第2のキャパシタンス素子で構成され、前記第1及び第2のフィルタが、第3のインダクタンス素子、及び第3のキャパシタンス素子で構成されるとともに、前記第1乃至第3のインダクタンス素子、前記第1乃至第3のキャパシタンス素子、及び前記第1及び第2のスイッチング素子が、前記セラミック多層基板に内蔵、あるいは搭載され、前記セラミック多層基板の内部に形成される

接続手段によって接続されることを特徴とする。

【0012】本発明の移動体通信装置は、上記に記載の複合高周波部品を用いたことを特徴とする。

【0013】本発明の複合高周波部品によれば、複合高周波部品をなすダイプレクサ、第1乃至第3の高周波スイッチ、並びに第1及び第2のフィルタを、セラミックスからなる複数のシート層を積層してなるセラミック多層基板に一体化するため、それぞれの部品の整合特性、減衰特性、あるいはアイソレーション特性を確保することができ、それに伴い、ダイプレクサと第1及び第3の高周波スイッチとの間の整合回路が不要となる。

【0014】本発明の移動体通信装置によれば、整合回路が不要である複合高周波部品を用いるため、3つの通信システムに対応したフロントエンド部を構成する回路基板が小型になる。

【0015】

【発明の実施の形態】以下、図面を参照して本発明の実施例を説明する。図1は、本発明の複合高周波部品の第1の実施例の回路図である。複合高周波部品10は、図5のブロック図に示したダイプレクサ2、第1乃至第3の高周波スイッチ3～5、第1及び第2のフィルタ6、7からなり、第1乃至第3の通信システムであるDCS（1.8GHz帯）、PCS（1.8GHz帯）、GSM（900MHz帯）に対応したフロントエンド部の一部を構成する。

【0016】そして、ダイプレクサ2の第1のポートP21にはアンテナ1が、第2のポートP22には第1のフィルタ6の第1のポートP61が、第3のポートP23には第2のフィルタ7の第1のポートP71がそれぞれ接続される。

【0017】また、第1のフィルタ6の第2のポートP62には第1の高周波スイッチ3の第1のポートP31が接続され、第1の高周波スイッチ3の第2のポートP32にはDCSとPCSとの共通の送信部Tx dpが、第3のポートP33には第2の高周波スイッチ4の第1のポートP41がそれぞれ接続される。

【0018】さらに、第2の高周波スイッチ4の第2のポートP42にはDCSの受信部Rx dが、第3のポートP43にはPCSの受信部Rx pがそれぞれ接続される。

【0019】また、第2のフィルタ7の第2のポートP72には第3の高周波スイッチ5の第1のポートP51が接続され、第3の高周波スイッチ5の第2のポートP52にはGSMの送信部Tx gが、第3のポートP53にはGSMの受信部Rx gがそれぞれ接続される。

【0020】ダイプレクサ2は、第1のインダクタンス素子である第1のインダクタL11、L12、及び第1のキャパシタンス素子である第1のコンデンサC11～C15で構成される。

【0021】そして、第1のポートP21と第2のポ

トP22との間に第1のコンデンサC11、C12が直列接続され、それらの接続点が第1のインダクタL11及び第1のコンデンサC13を介して接地される。

【0022】また、第1のポートP21と第3のポートP23との間に第1のインダクタL12と第1のコンデンサC14とからなる並列回路が接続され、その並列回路の第3のポートP23側が第1のコンデンサC15を介して接地される。

【0023】第1の高周波スイッチ3は、第1のスイッチング素子である第1及び第2のダイオードD1、D2、第2のインダクタンス素子である第2のインダクタL21～L23、及び第2のキャパシタンス素子である第2のコンデンサC21～C23で構成される。

【0024】そして、第1のポートP31と第2のポートP32との間にカソードが第1のポートP31側になるように第1のダイオードD1が接続され、第1のダイオードD1には第2のインダクタL21と第2のコンデンサC21とからなる直列回路が並列に接続される。

【0025】また、第1のダイオードD1の第2のポートP32側、すなわちアノードは第2のインダクタL22及び第2のコンデンサC22を介して接地され、第2のインダクタL22と第2のコンデンサC22との接続点には第1の制御端子Vc31が設けられる。

【0026】さらに、第1のポートP31と第3のポートP33との間に第2のインダクタL23が接続され、第2のインダクタL23の第3のポートP33側は第2のダイオードD2及び第2のコンデンサC23を介して接地され、第2のダイオードD2のカソードと第2のコンデンサC23との接続点に抵抗Rを介して第2の制御端子Vc32が設けられる。

【0027】この際、第1のダイオードD1に並列に接続される第2のインダクタL21は並列トラップコイルであり、第2のインダクタL22はチョークコイルである。

【0028】第1のフィルタ6は、第3のインダクタンス素子である第3のインダクタL31、及び第3のキャパシタンス素子である第3のコンデンサC31、C32で構成される。

【0029】そして、第1のポートP61と第2のポートP62との間に第3のインダクタL31が直列接続され、第3のインダクタL31には第3のコンデンサC31が並列に接続される。

【0030】また、第3のインダクタL31の第2のポートP62側は第3のコンデンサC32を介して接地される。

【0031】なお、第2及び第3の高周波スイッチ4、5は、第1の高周波スイッチ3と同様の構成であり、第2のフィルタ7は第1のフィルタ6と同様の構成である。

【0032】図2は、図1の回路構成を有する複合高周

波部品の要部分解斜視図である。複合高周波部品10は、セラミック多層基板11を含み、セラミック多層基板11には、図示していないが、ダイプレクサ2を構成する第1のインダクタL11、L12、第1のコンデンサC11～C15、第1の高周波スイッチ3の第2のインダクタL21、L23、第2のコンデンサC21、C22、第2の高周波スイッチ4の第2のインダクタL21、L23、第2のコンデンサC21、C22、第3の高周波スイッチ5の第2のインダクタL21、L23、第2のコンデンサC21、C22、第1のフィルタ6を構成する第3のインダクタL31、第3のコンデンサC31、C32、第2のフィルタ7を構成する第3のインダクタL31、第3のコンデンサC31、C32がそれぞれ内蔵される。

【0033】また、セラミック多層基板11の表面には、チップ部品からなる第1の高周波スイッチ3を構成する第1及び第2のダイオードD1、D2、第2のインダクタ（チョークコイル）L22、第2のコンデンサC23、抵抗R、第2の高周波スイッチ4を構成する第1及び第2のダイオードD1、D2、第2のインダクタ（チョークコイル）L22、第2のコンデンサC23、抵抗R、第3の高周波スイッチ5を構成する第1及び第2のダイオードD1、D2、第2のインダクタ（チョークコイル）L22、第2のコンデンサC23、抵抗Rがそれぞれ搭載される。

【0034】さらに、セラミック多層基板11の側面から底面に架けて、14個の外部端子Ta～Tnがスクリーン印刷などでそれぞれ形成される。これらの外部端子Ta～Tnのうち、6個の外部端子Ta～Tfはセラミック多層基板11の一方長辺側、6個の外部端子Th～Tmはセラミック多層基板11の他方長辺側、残りの2個の外部端子Tg、Tnはセラミック多層基板11の相対する短辺のそれぞれの側にスクリーン印刷などにより形成される。

【0035】そして、外部端子Ta～Tnは、それぞれ、ダイプレクサ2の第1のポートP21、第1の高周波スイッチ3の第2のポートP32、第2及び第3の高周波スイッチ4、5の第2及び第3のポートP42、P43、P52、P53、第1～第3の高周波スイッチ3～5の第1及び第2の制御端子Vc31、Vc32、Vc41、Vc42、Vc51、Vc52、グランド端子となる。

【0036】また、セラミック多層基板11上には、セラミック多層基板11の表面を覆うように金属キャップ12が被せられる。この際、金属キャップ12とセラミック多層基板11の相対する短辺のそれぞれの側に設けられるグランド端子となる外部端子Tg、Tnとは接続される。

【0037】ここで、図1の回路構成を有する複合高周波部品10の動作について説明する。まず、DCSある

いはPCS (1.8GHz帯)の送信信号を送信する場合には、第1の高周波スイッチ3において第1の制御端子Vc31に1Vを、第2の制御端子Vc32に0Vをそれぞれ印加して第1の高周波スイッチ3の第1のポートP31と第2のポートP32とを接続することにより、DCSあるいはPCSの送信信号が第1の高周波スイッチ3、第1のフィルタ6及びダイプレクサ2を通過し、アンテナ1から送信される。この際、第1のフィルタ6はDCS、PCSの送信信号を通過させ、2次高調波及び3次高調波を減衰させている。

【0038】なお、第2及び第3の高周波スイッチ4, 5において第1の制御端子Vc41, Vc51に0Vを、第2の制御端子Vc42, Vc52に1Vをそれぞれ印加して第2及び第3の高周波スイッチ4, 5を遮断している。

【0039】次いで、GSM (900MHz帯)の送信信号を送信する場合には、第3の高周波スイッチ5において第1の制御端子Vc51に1Vを、第2の制御端子Vc52に0Vをそれぞれ印加して第3の高周波スイッチ5の第1のポートP51と第2のポートP52とを接続することにより、GSMの送信信号が第3の高周波スイッチ5、第2のフィルタ7及びダイプレクサ2を通過し、アンテナ1から送信される。この際、第2のフィルタ7はGSMの送信信号を通過させ、3次高調波を減衰させている。

【0040】なお、第1及び第2の高周波スイッチ3, 4において第1の制御端子Vc31, Vc41に0Vを、第2の制御端子Vc32, Vc42に1Vをそれぞれ印加して第1及び第2の高周波スイッチ3, 4を遮断している。

【0041】次いで、DCSの受信信号を受信する場合には、第1の高周波スイッチ3において第1の制御端子Vc31に0Vを、第2の制御端子Vc32に1Vをそれぞれ印加して第1の高周波スイッチ3の第1のポートP31と第3のポートP33とを接続し、第2の高周波スイッチ4において第1の制御端子Vc41に0Vを、第2の制御端子Vc42に1Vをそれぞれ印加して第2の高周波スイッチ4の第1のポートP41と第3のポートP43とを接続することにより、アンテナ1から受信されたDCSの受信信号がダイプレクサ2、第1のフィルタ6、並びに第1及び第2の高周波スイッチ3, 4を通過し、DCSの受信部Rx dに送られる。この際、第1のフィルタ6はDCSの受信信号を通過させ、2次高調波及び3次高調波を減衰させている。

【0042】なお、第3の高周波スイッチ5において第1の制御端子Vc51に0Vを、第2の制御端子Vc52に1Vをそれぞれ印加して第3の高周波スイッチ5を遮断している。

【0043】次いで、PCSの受信信号を受信する場合には、第1の高周波スイッチ3において第1の制御端子

Vc31に0Vを、第2の制御端子Vc32に1Vをそれぞれ印加して第1の高周波スイッチ3の第1のポートP31と第3のポートP33とを接続し、第2の高周波スイッチ4において第1の制御端子Vc41に1Vを、第2の制御端子Vc42に0Vをそれぞれ印加して第2の高周波スイッチ4の第1のポートP41と第2のポートP42とを接続することにより、アンテナ1から受信されたPCSの受信信号がダイプレクサ2、第1のフィルタ6、並びに第1及び第2の高周波スイッチ3, 4を通過し、PCSの受信部Rx pに送られる。この際、第1のフィルタ6はPCSの受信信号を通過させ、2次高調波及び3次高調波を減衰させている。

【0044】なお、第3の高周波スイッチ5において第1の制御端子Vc51に0Vを、第2の制御端子Vc52に1Vをそれぞれ印加して第3の高周波スイッチ5を遮断している。

【0045】次いで、GSMの受信信号を受信する場合には、第3の高周波スイッチ5において第1の制御端子Vc51に0Vを、第2の制御端子Vc52に1Vをそれぞれ印加して第3の高周波スイッチ5の第1のポートP51と第3のポートP53とを接続することにより、アンテナ1から受信されたGSMの受信信号がダイプレクサ2、第2のフィルタ7、及び第3の高周波スイッチ5を通過し、GSMの受信部Rx gに送られる。この際、第2のフィルタ7はGSMの受信信号を通過させ、3次高調波を減衰させている。

【0046】なお、第1及び第2の高周波スイッチ3, 4において第1の制御端子Vc31, Vc41に0Vを、第2の制御端子Vc32, Vc42に1Vをそれぞれ印加して第1及び第2の高周波スイッチ3, 4を遮断している。

【0047】上述の第1の実施例の複合高周波部品によれば、複合高周波部品をなすダイプレクサ、第1乃至第3の高周波スイッチ、並びに第1及び第2のフィルタを、セラミックスからなる複数のシート層を積層してなるセラミック多層基板に一体化するため、それぞれの部品の整合特性、減衰特性、あるいはアイソレーション特性を確保することができ、それに伴い、ダイプレクサと第1及び第3の高周波スイッチとの間の整合回路が不要となる。

【0048】したがって、複合高周波部品の小型化が可能となる。ちなみに、ダイプレクサ、第1乃至第3の高周波スイッチ、並びに第1及び第2のフィルタを6.3mm×5mm×2mmの大きさのセラミック多層基板に一体化することが可能となった。

【0049】また、ダイプレクサが、第1のインダクタ、第1のコンデンサで構成され、第1乃至第3の高周波スイッチが、第1及び第2のダイオード、第2のインダクタ、第2のコンデンサで構成され、第1及び第2のフィルタが、第3のインダクタ、第3のコンデンサで構

成されるとともに、それらがセラミック多層基板に内蔵、あるいは搭載され、セラミック多層基板の内部に形成される接続手段によって接続されるため、複合高周波部品が1つのセラミック多層基板で構成でき、小型化が実現できる。加えて、部品間の配線による損失を改善することができ、その結果、複合高周波部品全体の損失を改善することが可能となる。

【0050】さらに、波長短縮効果により、インダクタとなるストリップライン電極の長さを短縮することができるため、これらのストリップライン電極の挿入損失を向上させることができる。その結果、複合高周波部品の小型化及び低損失化を実現することができる。したがって、この複合高周波部品を搭載する移動体通信装置の小型化及び高性能化も同時に実現できる。

【0051】図3は、本発明の複合高周波部品の第2の実施例のブロック図である。複合高周波部品20は、第1の実施例の複合高周波部品10（図1）と比較して第1及び第2のフィルタ6, 7の配置位置が異なる。

【0052】すなわち、第1のフィルタ6が第1の高周波スイッチ3とDCS、PCSの共通の送信部Tx dpとの間に、第2のフィルタ7が第3の高周波スイッチ4とGSMの送信部Tx gとの間にそれぞれ配置される。

【0053】上述の第2の実施例の複合高周波部品によれば、フィルタが高周波スイッチと送信部との間に配置されるため、送信の際に、送信部にある高出力増幅器の歪みをこのフィルタで減衰させることができる。したがって、受信側の挿入損失を改善することができる。

【0054】図4は、移動体通信機であるトリプルバンド携帯電話器の構成の一部を示すブロック図であり、1.8GHz帯のDCS及びPCSと900MHz帯のGSMとを組み合わせた一例を示したものである。トリプルバンド携帯電話器30は、アンテナ1及び複合高周波部品10（図1）を備える。

【0055】そして、複合高周波部品10のポートP11にはアンテナ1が、ポートP32, P42, P43, P52, P53には、DCS、PCSの共通の送信部Tx dp、PCSの受信部Rx p、DCSの受信部Rx d、GSMの送信部Tx g、GSMの受信部Rx gが、それぞれ接続される。

【0056】上述のトリプルバンド携帯電話器によれば、小型でかつ低損失の複合高周波部品を用いているため、この複合高周波部品を搭載する移動体通信装置の小型化及び高性能化が実現できる。

【0057】なお、複合高周波部品10に複合高周波部品20（図3）を用いても同様の効果が得られる。

【0058】

【発明の効果】請求項1の複合高周波部品によれば、複合高周波部品をなすダイプレクサ、第1乃至第3の高周波スイッチ、並びに第1及び第2のフィルタを、セラミックスからなる複数のシート層を積層してなるセラミッ

ク多層基板に一体化するため、それぞれの部品の整合特性、減衰特性、あるいはアイソレーション特性を確保することができ、それに伴い、ダイプレクサと第1及び第3の高周波スイッチとの間の整合回路が不要となる。

【0059】したがって、部品点数を減らすことができるため、第1乃至第3の通信システムに対応したフロントエンド部を構成する複合高周波部品の小型化が可能となる。

【0060】請求項2の複合高周波部品によれば、フィルタが高周波スイッチと送信部との間に配置されるため、送信部に構成する高出力増幅器による送信信号の歪みを減衰させることができる。したがって、受信部の挿入損失を改善することができる。

【0061】請求項3の複合高周波部品によれば、ダイプレクサが、第1のインダクタンス素子、第1のキャパシタンス素子で構成され、第1乃至第3の高周波スイッチが、第1及び第2のスイッチング素子、第2のインダクタンス素子、第2のキャパシタンス素子で構成され、第1及び第2のフィルタが、第3のインダクタンス素子、第3のキャパシタンス素子で構成されるとともに、それらがセラミック多層基板に内蔵、あるいは搭載され、セラミック多層基板の内部に形成される接続手段によって接続されるため、複合高周波部品が1つのセラミック多層基板で構成でき、さらに小型化が実現できる。加えて、部品間の配線による損失を改善することができ、その結果、複合高周波部品全体の損失を改善することが可能となる。

【0062】また、波長短縮効果により、各インダクタンス素子となるストリップライン電極の長さを短縮することができるため、これらのストリップライン電極の挿入損失を向上させることができる。その結果、複合高周波部品の小型化及び低損失化を実現することができる。

【0063】請求項5の移動体通信装置によれば、小型でかつ低損失の複合高周波部品を用いているため、この複合高周波部品を搭載する移動体通信装置の小型化及び高性能化が実現できる。

【図面の簡単な説明】

【図1】本発明の複合高周波部品に係る第1の実施例の回路図である。

【図2】図1の複合高周波部品の要部分解斜視図である。

【図3】本発明の複合高周波部品に係る第2の実施例の回路図である。

【図4】図1の複合高周波部品を用いた移動体通信機の構成の一部を示すブロック図である。

【図5】一般的なトリプルバンド携帯電話器（移動体通信装置）のフロントエンド部の構成を示すブロック図である。

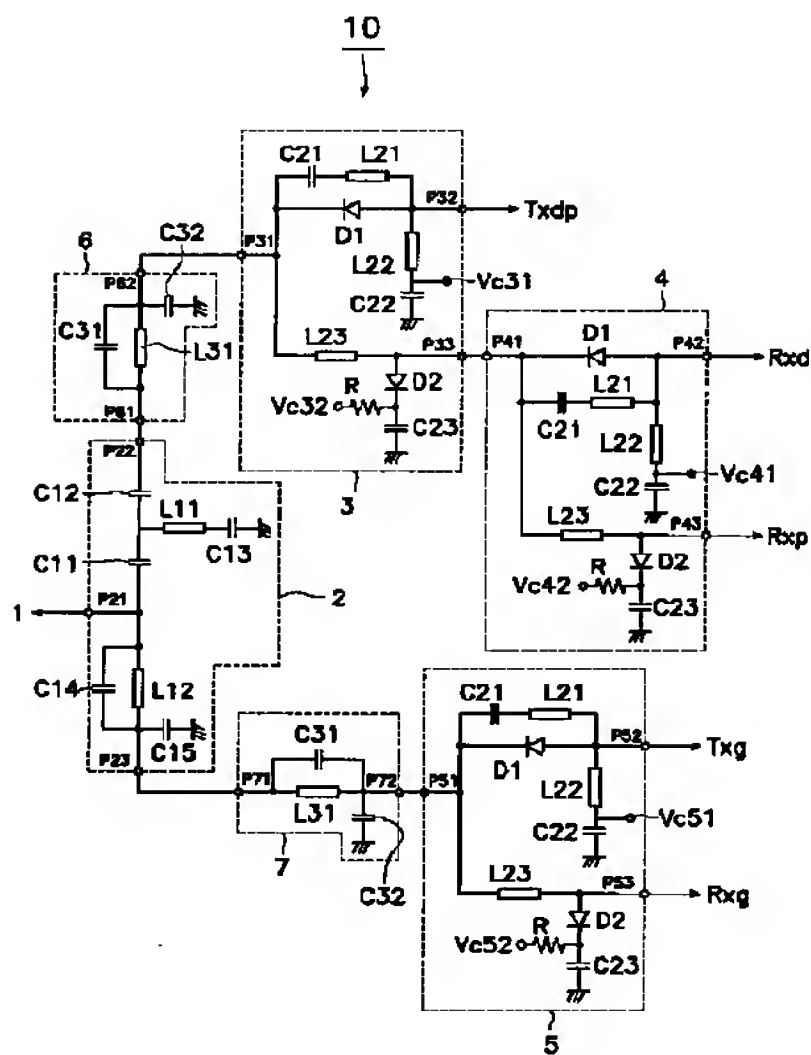
【符号の説明】

10, 20 複合高周波部品

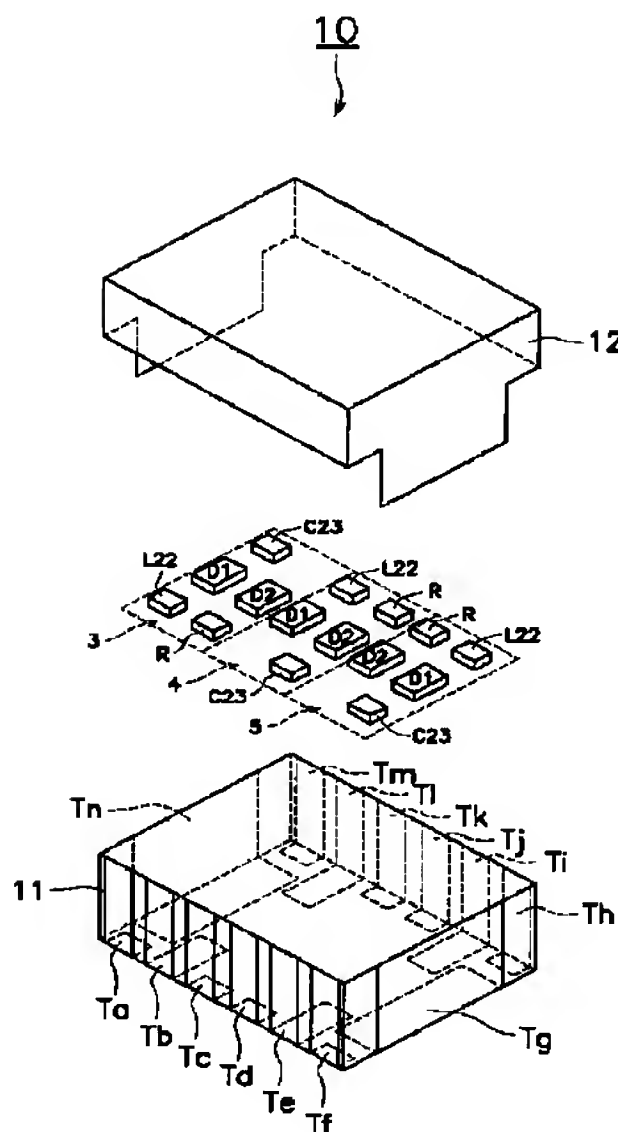
- 2 ダイプレクサ
 3～5 第1～第3の高周波スイッチ
 6, 7 第1、第2のフィルタ
 11 セラミック多層基板
 30 移動体通信機 (トリプルバンド携帯電話器)
 C11～C15, C21～C23, C31, C32

- 第1～第3のキャパシタンス素子
 D1, D2 第1、第2のスイッチング素子
 L11, L12, L21～L23, L31 第1～第3のインダクタ素子
 Txdp, Txg 送信部
 Rxd, Rxp, Rxg 受信部

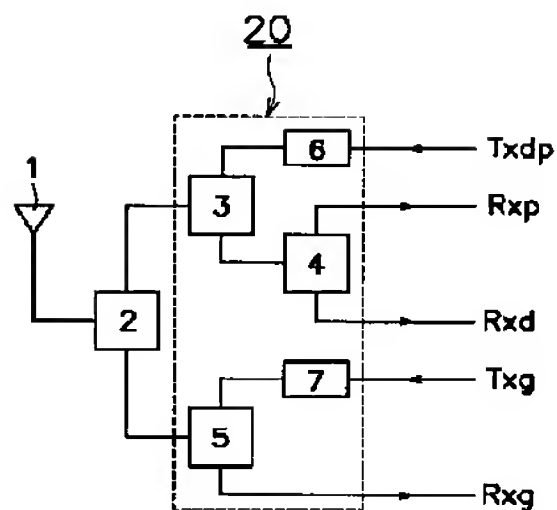
【図1】



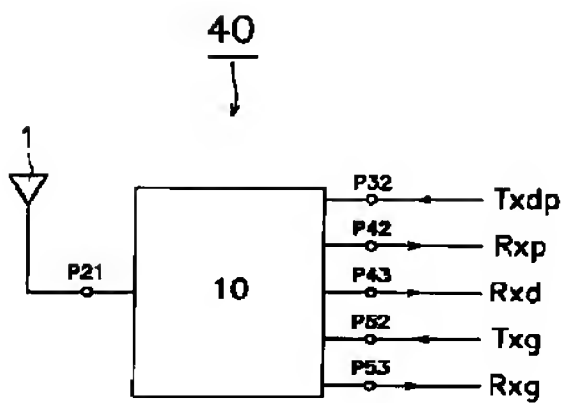
【図2】



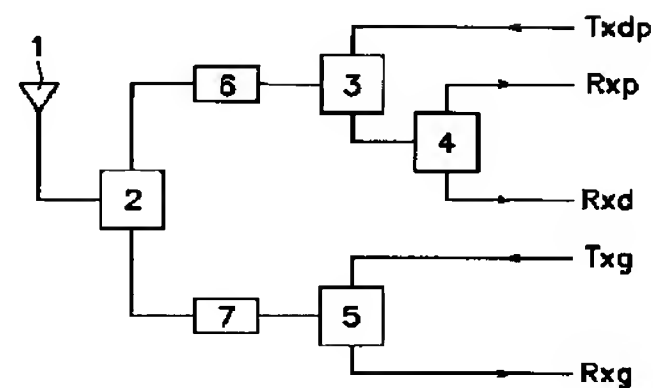
【図3】



【図4】



【図5】



PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2001-044884

(43)Date of publication of application : 16.02.2001

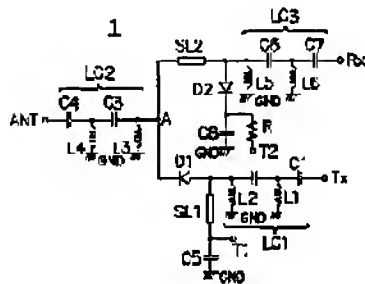
(51)Int. CI. H04B 1/44

H01P 1/15

(21)Application number : 11-215013 (71)Applicant : MURATA MFG CO LTD

(22)Date of filing : 29.07.1999 (72)Inventor : MUTO HIDEKI
TANAKA KOJI
FURUYA KOJI
WATANABE TAKAHIRO
UEJIMA TAKANORI
NAKAJIMA NORIO

(54) HIGH FREQUENCY SWITCHING COMPONENT



(57)Abstract:

PROBLEM TO BE SOLVED: To provide a high frequency switching component where noise including electrostatic surge is countermeasured, while preventing increase in the mount area.

SOLUTION: LC filters LC1, LC2 and LC3 for noise removal are placed to a signal line with respect to an antenna terminal ANT, a transmission circuit terminal Tx and a reception circuit terminal Rx of the high frequency switch component 1 respectively. Inductors L1-L6 and capacitors C1-C4, C6, C7, provided to the inside of a multi-layered circuit board provided to the high frequency switch component 1, are

employed for the LC filters LC1-LC3.

LEGAL STATUS

[Date of request for examination] 26.07.2000
[Date of sending the examiner's decision of rejection] 27.08.2002
[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]
[Date of final disposal for application]
[Patent number]
[Date of registration]
[Number of appeal against examiner's decision of rejection] 2002-18817
[Date of requesting appeal against examiner's decision of rejection] 26.09.2002
[Date of extinction of right]

Copyright (C); 1998, 2003 Japan Patent Office

* NOTICES *

JPO and NCIP are not responsible for any damages caused by the use of this translation.

1. This document has been translated by computer. So the translation may not reflect the original precisely.
2. **** shows the word which can not be translated.
3. In the drawings, any words are not translated.

CLAIMS

[Claim(s)]

[Claim 1] Are used in order to switch to the condition that the condition that connected between the sending circuit and the receiving circuit, and the antenna, and said sending circuit and said antenna were connected, said receiving circuit, and said antenna were connected. Are a high frequency part of switch, have a multilayered circuit board, and it relates to said multilayered circuit board. The sending-circuit

terminal for connection with said sending circuit, and the receiving-circuit terminal for connection with said receiving circuit, The antenna terminal and ground terminal for connection with said antenna, The 1st diode by which an anode is connected to said sending-circuit terminal side, and a cathode is connected to said antenna terminal side, The 2nd diode by which an anode is connected to said receiving-circuit terminal side, and a cathode is connected to said ground terminal side, The signal line which connects said sending-circuit terminal and said receiving-circuit terminal, and said antenna terminal through said 1st diode, The circuit containing the LC filter for noise rejection inserted on said signal line is constituted. Said sending-circuit terminal, said receiving-circuit terminal, said antenna terminal, said ground terminal, said 1st diode, and said 2nd diode are formed on the front face of said multilayered circuit board. The high frequency part of switch with which said a part of signal line [at least] is prepared in the interior of said multilayered circuit board, and said LC filter is prepared in the front-face top of said multilayered circuit board, or the interior.

[Claim 2] Said LC filter is a high frequency part of switch according to claim 1 prepared in the interior of said multilayered circuit board.

[Claim 3] Said LC filter is a high frequency part of switch according to claim 1 or 2 inserted on the part connected to said antenna terminal of said signal line.

[Translation done.]

* NOTICES *

JPO and NCIP are not responsible for any damages caused by the use of this translation.

1. This document has been translated by computer. So the translation may not reflect the original precisely.
2. **** shows the word which can not be translated.
3. In the drawings, any words are not translated.

DETAILED DESCRIPTION

[Detailed Description of the Invention]

[0001]

[Field of the Invention] This invention relates to the cure against a noise in the high frequency part of switch especially constituted with a

multilayered circuit board about a high frequency part of switch.

[0002]

[Description of the Prior Art] In the a digital cellular phone terminal etc., the high frequency switch is used in order to switch to the condition that the condition that connected between the sending circuit and the receiving circuit, and the antenna, and the sending circuit and the antenna were connected, the receiving circuit, and the antenna were connected.

[0003] It is the components which constitute such a high frequency switch, and there are some which were indicated by JP, 7-202502, A as an interesting high frequency part of switch for this invention.

[0004] The circuit element which this high frequency part of switch has a multilayered circuit board, is constituted, and constitutes a high frequency switch is prepared on the interior of a multilayered circuit board, and a front face, and reduction of an area required since the miniaturization of a high frequency part of switch is attained, it responds and a high frequency part of switch is mounted by it is achieved.

[0005]

[Problem(s) to be Solved by the Invention] In the high frequency circuit where the above high frequency switches are used, it is important to take a cure which reduces a noise including the electrostatic surge in the signal line.

[0006] Using the components for a noise cure other than a high frequency part of switch, and mounting this on a proper wiring substrate with a high frequency part of switch conventionally, for such a cure against a noise, is performed.

[0007] However, according to such a cure against a noise, it is the cause of a cost rise from the component-side product for the components for a noise cure on a wiring substrate being needed, checking the miniaturization of a wiring substrate, and needing the components for a noise cure as another components.

[0008] Moreover, as other cures against a noise, resin coating etc. is performed to an antenna and preventing the electrostatic surge which invades from an antenna etc. is also performed.

[0009] However, as the cure against a noise by this resin coating, coating exfoliates by degradation of resin etc., when an electrostatic surge invades in that condition, a serious damage is given to a latter circuit, and in being the worst, a latter circuit is sometimes even destroyed.

[0010] In addition, since capacity between terminals must be enlarged as

components for a noise cure when using these varistors and zener diode as components for an electrostatic surge cure although a varistor and zener diode are known, it cannot be used by the signal line and cannot be used for the cure against an electrostatic surge in a high frequency circuit equipped with such a high frequency switch.

[0011] Then, the purpose of this invention is offering the high frequency part of switch which can solve a problem which was mentioned above.

[0012]

[Means for Solving the Problem] This invention is a high frequency part of switch used in order to switch to the condition that the condition that connected between the sending circuit and the receiving circuit, and the antenna, and the sending circuit and the antenna were connected, the receiving circuit, and the antenna were connected, and is turned to a thing equipped with a multilayered circuit board.

[0013] It relates to an above-mentioned multilayered circuit board. The sending-circuit terminal for connection with a sending circuit, The receiving-circuit terminal for connection with a receiving circuit, and the antenna terminal for connection with an antenna, The 1st diode by which an anode is connected to a ground terminal and sending-circuit terminal side, and a cathode is connected to an antenna terminal side, The circuit for the high frequency switch containing the 2nd diode by which an anode is connected to a receiving-circuit terminal side, and a cathode is connected to a ground terminal side, and the signal line which connects a sending-circuit terminal and a receiving-circuit terminal, and an antenna terminal through the 1st diode is constituted.

[0014] Moreover, a sending-circuit terminal, a receiving-circuit terminal, an antenna terminal, a ground terminal, the 1st diode, and the 2nd diode are formed on the front face of a multilayered circuit board, and a part of signal line [at least] is prepared in the interior of a multilayered circuit board.

[0015] In such a high frequency part of switch, in order to solve the technical technical problem mentioned above, by this invention, it is characterized by inserting the LC filter for noise rejection and preparing this LC filter on the front face of a multilayered circuit board, or to the interior on a signal line.

[0016] The LC filter mentioned above is preferably prepared in the interior of a multilayered circuit board.

[0017] Moreover, as for especially an LC filter, in this invention, it is desirable to be inserted on the part connected to the antenna terminal of a signal line.

[0018]

[Embodiment of the Invention] Drawing 1 thru/or drawing 3 are for explaining the high frequency part of switch 1 by 1 operation gestalt of this invention.

[0019] First, with reference to drawing 1, the configuration of the circuit with which the high frequency part of switch 1 is equipped is explained.

[0020] The high frequency part of switch 1 is equipped with the sending-circuit terminal Tx for connection with a sending circuit, the receiving-circuit terminal Rx for connection with a receiving circuit, the antenna terminal ANT for connection with an antenna, and the ground terminal GND. Furthermore, this high frequency part of switch 1 is equipped with the 1st and 2nd control terminals T1 and T2.

[0021] The anode of the 1st diode D1 is connected to the sending-circuit terminal Tx through the 1st and 2nd capacitors C1 and C2 connected to the serial. The cathode of the 1st diode D1 is connected to the antenna terminal ANT through the 3rd and 4th capacitors C3 and C4 connected to the serial.

[0022] Moreover, the anode of the 1st diode D1 minds the series circuit which consists of the 1st transmission-line SL1 and 5th capacitor C5, and is connected namely, grounded by the ground terminal GND. Moreover, the 1st control terminal T1 is connected to the midpoint of 1st transmission-line SL1 and the 5th capacitor C5. The control circuit for performing the switch performed with this high frequency part of switch 1 is connected to the 1st control terminal T1.

[0023] The receiving-circuit terminal Rx is connected to the 3rd and 4th capacitors C3 and C4 connected to the antenna terminal ANT through the series circuit which consists of the 2nd transmission-line SL2 and 6th and 7th capacitors C6 and C7.

[0024] Moreover, the anode of the 2nd diode D2 is connected to the midpoint of 2nd transmission-line SL2 and the 6th capacitor C6. The cathode of the 2nd diode D2 minds the 8th capacitor C8, and is connected namely, grounded by the ground terminal GND. The 2nd control terminal T2 is connected to the midpoint of the 2nd diode D2 and the 8th capacitor C8 through Resistance R. Other control circuits for performing the switch performed in this high frequency part of switch 1 are connected to the 2nd control terminal T2.

[0025] In such a high frequency part of switch 1, when transmitting by connecting a sending circuit and an antenna, a forward electrical potential difference is impressed to the 1st control terminal T1 from the control circuit which is not illustrated. By this, the 1st and 2nd

diodes D1 and D2 are turned [both] on. While an in one direction flowed part is cut by the 1st the 8th capacitor C1 thru/or C5 at this time, the electrical potential difference impressed to the 1st control terminal T1 is impressed only to the circuit containing the 1st and 2nd diodes D1 and D2.

[0026] As mentioned above, if the 1st and 2nd diodes D1 and D2 are turned on, the signal given to the sending-circuit terminal Tx will be transmitted to an antenna through the antenna terminal ANT from a sending circuit. Moreover, the signal from a sending circuit resonates by grounding 2nd transmission-line SL2 through the 2nd diode D2, and since the impedance seen from Node A to the receiving-circuit terminal Rx side becomes very large, it is not transmitted to the receiving-circuit terminal Rx.

[0027] On the other hand, in this high frequency part of switch 1, when receiving by connecting a receiving circuit and an antenna, an electrical potential difference is not impressed to the 1st control terminal T1, but a forward electrical potential difference is impressed to the 2nd control terminal T2. By this, the 1st and 2nd diodes D1 and D2 will be [both] in an OFF state. Consequently, the input signal received through the antenna terminal ANT from the antenna is transmitted to a receiving circuit through the receiving-circuit terminal Rx. On the other hand, this input signal is not transmitted to a sending-circuit side through the sending-circuit terminal Tx.

[0028] Thus, according to this high frequency part of switch 1, it can switch to the condition that the condition that the sending circuit and the antenna were connected, the receiving circuit, and the antenna were connected, by controlling the electrical potential difference impressed to the 1st and 2nd control terminals T1 and T2, respectively.

[0029] In the high frequency part of switch 1 explained above, it is characterized by having the 1st the 6th inductor L1 thru/or L6 so that collaboration with the 1st, 2nd, 3rd, 4th, 6th, and 7th capacitors C1, C2, C3, C4, C6, and C7 mentioned above may constitute LC filters LC1, LC2, and LC3 from this operation gestalt. These LC filters LC1, LC2, and LC3 all constitute the 4th high-pass filter.

[0030] 1st LC filter LC1 is constituted by the 1st and 2nd capacitors C1 and C2 and 1st and 2nd inductors L1 and L2, and inductors L1 and L2 are inserted between the signal lines 3 and the ground terminals GND which pass along capacitors C1 and C2.

[0031] 2nd LC filter LC2 is constituted by the 3rd and 4th capacitors C3 and C4 and 3rd and 4th inductors L3 and L4, and inductors L3 and L4 are inserted between the signal lines 3 and the ground terminals GND which

pass along capacitors C3 and C4.

[0032] 3rd LC filter LC3 is constituted by the 6th and 7th capacitors C6 and C7, 5th and 6th inductors L5, and L6, and an inductor L5 and L6 are inserted between the signal lines 3 and the ground terminals GND which pass along capacitors C6 and C7.

[0033] Since these LC filter LC1 thru/or LC3 constitute the high-pass filter as mentioned above, it acts like an electrostatic surge so that the noise component of a frequency lower than the signal frequency on a signal line 3 may be removed effectively.

[0034] According to 2nd LC filter LC2 especially inserted near the antenna terminal ANT, the electrostatic surge which has invaded from the antenna is attenuated effectively, it acts so that invasion of an electrostatic surge to this high frequency part of switch 1 and the both sides of a latter circuit may be prevented, and it prevents that a damage is done about the high frequency part of switch 1 and the both sides of a latter circuit.

[0035] In addition, the function for the matching adjustment between the sending-circuit terminal Tx in this high frequency part of switch 1, the receiving-circuit terminal Rx, and the antenna terminal ANT can also be given to these LC filter LC1 thru/or LC3.

[0036] Drawing 2 is the perspective view showing the appearance of the high frequency part of switch 1 which constitutes the circuit shown in drawing 1 , and drawing 3 is the perspective view decomposing and showing the multilayered circuit board 2 with which the high frequency part of switch 1 shown in drawing 2 is equipped. He gives the same reference mark to the element equivalent to the element shown in drawing 1 , and it enables it to understand easily the correspondence relation between drawing 1 , drawing 2 , and drawing 3 in drawing 2 and drawing 3 .

[0037] The multilayered circuit board 2 with which this high frequency part of switch 1 is equipped is constituted by carrying out the laminating of two or more insulating layers 4-13, as shown in drawing 3 . Insulating layers 4-13 consist of dielectrics.

[0038] If it explains from the bottom insulating layer 4 in drawing 3 , on the 1st insulating layer 4, one capacitor electrodes 14, 15, and 16 for [each] the 1st, 4th, and 7th capacitors C1, C4, and C7 will be formed. The capacitor electrode 14 for the 1st capacitor C1 is connected to the sending-circuit terminal Tx shown in drawing 2 R> 2. The capacitor electrode 15 for the 4th capacitor C4 is connected to the antenna terminal ANT shown in drawing 2 . The capacitor electrode 16 for the 7th capacitor C7 is connected to the receiving-circuit terminal Rx

shown in drawing 2 .

[0039] On the 2nd insulating layer 5, the capacitor electrodes 17, 18, and 19 of each another side of the 1st, 4th, and 7th capacitors C1, C4, and C7 are formed. These capacitor electrodes 17, 18, and 19 have countered with the capacitor electrodes 14, 15, and 16 mentioned above through an insulating layer 5, respectively.

[0040] On the 3rd insulating layer 6, the 1st, 4th, and 6th inductors L1 and L4 and L6 have the Rhine electrode, respectively, and are formed. The Rhine electrode for forming each of these 1st, 4th, and 6th inductors L1 and L4 and L6 has given microstrip line structure with the ground electrode 20 mentioned later. Moreover, the 4th and 6th inductors L4 and L6 are given with a series of Rhine electrodes.

[0041] On the 4th insulating layer 7, one [each] capacitor electrodes 21, 22, and 23 of the 2nd, 3rd, and 6th capacitors C2, C3, and C6 are formed.

[0042] On the 5th insulating layer 8, the capacitor electrodes 24, 25, and 26 of each another side of the 2nd, 3rd, and 6th capacitors C2, C3, and C6 are formed. These capacitor electrodes 24, 25, and 26 have countered with the capacitor electrodes 21, 22, and 23 mentioned above through an insulating layer 8, respectively.

[0043] On the 6th insulating layer 9, the 2nd, 3rd, and 5th inductors L2, L3, and L5 have the Rhine electrode, respectively, and are formed. The Rhine electrode for forming each of these 2nd, 3rd, and 5th inductors L2, L3, and L5 has given microstrip line structure with the ground electrode 20 mentioned later. Moreover, the 3rd and 5th inductors L3 and L5 are given with a series of Rhine electrodes.

[0044] On the 7th insulating layer 10, it migrates to the whole surface mostly and the ground electrode 20 is formed. This ground electrode 20 is connected to the ground terminal GND shown in drawing 2 .

[0045] On the 8th insulating layer 11, one capacitor electrode 27 for the 5th capacitor C5 is formed. The capacitor electrode of another side for this 5th capacitor C5 is given with the above-mentioned ground electrode 20.

[0046] On the 9th insulating layer 12, the Rhine electrode for [each] the 1st and 2nd transmission lines SL1 and SL2 is formed. These 1st and 2nd transmission lines SL1 and SL2 have given microstrip line structure with these Rhine electrode and the ground electrode 20.

[0047] On the 10th insulating layer 12 located in the top, the electric conduction lands 28, 29, 30, 31, 32, 33, and 34 are formed, respectively. The 1st control terminal T1 shown in drawing 2 is connected to the electric conduction land 28. The 2nd control terminal T2 shown in

drawing 2 is connected to the electric conduction land 29. The ground terminal GND shown in drawing 2 is connected to the electric conduction land 31.

[0048] Moreover, explanation of connection between insulating layers 4-13 connects mutually the electric conduction land 28, 1st transmission-line SL1, and the capacitor electrode 27 for the 5th capacitor C5 through a beer hall 35.

[0049] The electric conduction land 30, 2nd transmission-line SL2, an inductor L3, and the capacitor electrode 25 for the 3rd capacitor C3 are mutually connected through a beer hall 36.

[0050] The electric conduction land 32, 1st transmission-line SL1, the 2nd inductor L2, and the capacitor 24 for the 2nd capacitor C2 are mutually connected through a beer hall 37.

[0051] The electric conduction land 34, 2nd transmission-line SL2, the 5th inductor L5, and the capacitor electrode 26 for the 6th capacitor C6 are mutually connected through a beer hall 38.

[0052] The 1st inductor L1 and 2nd inductor L2 are both connected to the ground electrode 20 through a beer hall 39, and the 3rd, 4th, 5th, and 6th inductors L3, L4, and L5 and L6 are both connected to the ground electrode 20 through a beer hall 40.

[0053] The capacitor electrode 21 for the 2nd capacitor C2, the 1st inductor L1, and the capacitor electrode 17 for the 1st capacitor C1 are mutually connected through a beer hall 41.

[0054] The capacitor electrode 22 for the 3rd capacitor C3, the 4th inductor L4, and the capacitor electrode 18 for the 4th capacitor C4 are mutually connected through a beer hall 42.

[0055] The capacitor electrode 23 for the 6th capacitor C6, 6th inductor L6, and the capacitor electrode 19 for the 7th capacitor C7 are mutually connected through a beer hall 43.

[0056] The 8th capacitor C8 shown in drawing 1, the 1st and 2nd diodes D1 and D2, and Resistance R consist of chips, respectively. The 8th capacitor C8 is mounted so that between the electric conduction land 31 and 33 may be connected, so that it may understand, if the both sides of drawing 2 and drawing 3 R> 3 are set and referred to. Moreover, the 1st diode D1 is mounted so that between the electric conduction land 30 and 32 may be connected. Moreover, the 2nd diode D2 is mounted so that between the electric conduction land 33 and 34 may be connected. Moreover, resistance R is mounted so that between the electric conduction land 29 and 33 may be connected.

[0057] Thus, the high frequency part of switch 1 has given the circuitry shown in drawing 1. In this high frequency part of switch 1, the

sending-circuit terminal Tx, the receiving-circuit terminal Rx, the antenna terminal ANT, the ground terminal GND, the 1st diode D1, the 2nd diode D2, the 8th capacitor C8, and Resistance R are formed on the front face of a multilayered circuit board 2 as well shown in drawing 2 .

Moreover, a part of signal line [at least] 3 which connects the sending-circuit terminal Tx and the receiving-circuit terminal Rx, and the antenna terminal ANT is formed in the interior of a multilayered circuit board 2. Moreover, the 1st thru/or 3rd LC filter LC1 thru/or LC3 given by the 1st the 4th, 6th, and 7th capacitors C1 thru/or C4, C6 and C7, respectively is prepared in the interior of a multilayered circuit board 2. [the 1st the 6th inductor L1 thru/or L6, and]

[0058] As mentioned above, although this invention was explained in relation to the carried-out operation gestalt, various modifications are possible within the limits of this invention.

[0059] For example, although the 1st thru/or 3rd LC filter LC1 thru/or LC3 was given by the inductor L1 thru/or L6 prepared in the interior of a multilayered circuit board 2, a capacitor C1, or C4, C6 and C7 with the illustrated operation gestalt At least one of these LC filter LC1 thru/or the LCs3 is made into the gestalt of chip-like filter components, or Or it may be mounted on the front face of a multilayered circuit board 2, either [at least] the inductor which constitutes at least one of these LC filter LC1 thru/or the LCs3, or a capacitor being used as the gestalt of a chip. This is being able to say also about the 5th capacitor C5 formed in the interior of a multilayered circuit board 2. Moreover, you may make it prepare conversely the 5th capacitor C5 and/or Resistance R which were constituted as a chip in the interior of a multilayered circuit board 2.

[0060] Moreover, with the operation gestalt of illustration, although the 1st thru/or 3rd LC filter LC1 thru/or LC3 was prepared in relation to each of the antenna terminal ANT, the sending-circuit terminal Tx, and the receiving-circuit terminal Rx, some of these three LC filter LCs1 thru/or LCs3 may be omitted.

[0061] Moreover, with the operation gestalt of illustration, although LC filter LC1 thru/or LC3 constituted the 4th high-pass filter, even if it is the filter of what order, according to the frequency of the noise which it is going to remove, what constitutes a low pass filter or a band pass filter may be used for it.

[0062]

[Effect of the Invention] As mentioned above, according to this invention, in a high frequency part of switch, since the LC filter for noise rejection is inserted on a signal line, it can let an LC filter

pass and the noise component contained in the high frequency signal on a signal line can be removed. Therefore, a noise like an electrostatic surge can be reduced, for example, the damage to the high frequency circuit by the electrostatic surge can be reduced effectively. In addition, what is necessary is just to increase the number of stages of an LC filter, in order to heighten the noise rejection effectiveness. [0063] Moreover, the LC filter for such noise rejection Since it is prepared in the front-face top of the multilayered circuit board with which a high frequency part of switch is equipped, or the interior While being able to prevent increasing an area required since this high frequency part of switch is mounted for an LC filter The component-side product which the wiring substrate for constituting the high frequency circuit containing a high frequency part of switch compared with the case where another components for a noise cure are used must give can be made small, and a cost cut can be aimed at.

[0064] Moreover, although the noise rejection effectiveness is heightened the more the more an inductance value is small when an inductor tends to be inserted between a signal line and a ground and it is going to aim at the cure against a noise On the contrary, although an insertion loss becomes large and will have a bad influence on the property of a RF circuit Since it will be easy to take matching like this invention even if it makes an inductance value small if an LC filter is used, satisfactory, an inductance value can be made small and the noise rejection effectiveness can be heightened.

[0065] Moreover, since an LC filter can be operated also as a matching equalization circuit, a matching equalization circuit can be made unnecessary, or it can simplify, and it becomes possible to make it contribute to reduction and a cost cut of a component-side product also by this.

[0066] In this invention, if the LC filter for noise rejection is prepared in the interior of a multilayered circuit board, it can attain the own miniaturization of a high frequency part of switch.

[0067] Moreover, in this invention, if an LC filter is inserted on the part connected to the antenna terminal of a signal line, while being able to act effectively to the electrostatic surge which invades from an antenna and being able to reduce the damage to the high frequency switch by such electrostatic surge, the damage to a latter circuit can be reduced.

* NOTICES *

JPO and NCIP are not responsible for any damages caused by the use of this translation.

1. This document has been translated by computer. So the translation may not reflect the original precisely.
2. **** shows the word which can not be translated.
3. In the drawings, any words are not translated.

DESCRIPTION OF DRAWINGS

[Brief Description of the Drawings]

[Drawing 1] It is the circuit diagram showing the circuitry with which the high frequency part of switch 1 by 1 operation gestalt of this invention is equipped.

[Drawing 2] It is the perspective view showing the appearance of the high frequency part of switch 1 equipped with the circuitry shown in drawing 1 .

[Drawing 3] It is the perspective view decomposing and showing the multilayered circuit board 2 shown in drawing 2 .

[Description of Notations]

1 High Frequency Part of Switch

2 Multilayered Circuit Board

3 Signal Line

4-13 Insulating layer

14-19, 21-27 Capacitor electrode

20 Ground Electrode

28-34 Electric conduction land

35-43 Beer hall

Tx Sending-circuit terminal

Rx Receiving-circuit terminal

ANT Antenna terminal

GND Ground terminal

C1-C8 Capacitor

D1 The 1st diode

D2 The 2nd diode

SL1 The 1st transmission line

SL2 The 2nd transmission line

R Resistance

L1 - L6 Inductor
LC1-LC3 LC filter

[Translation done.]

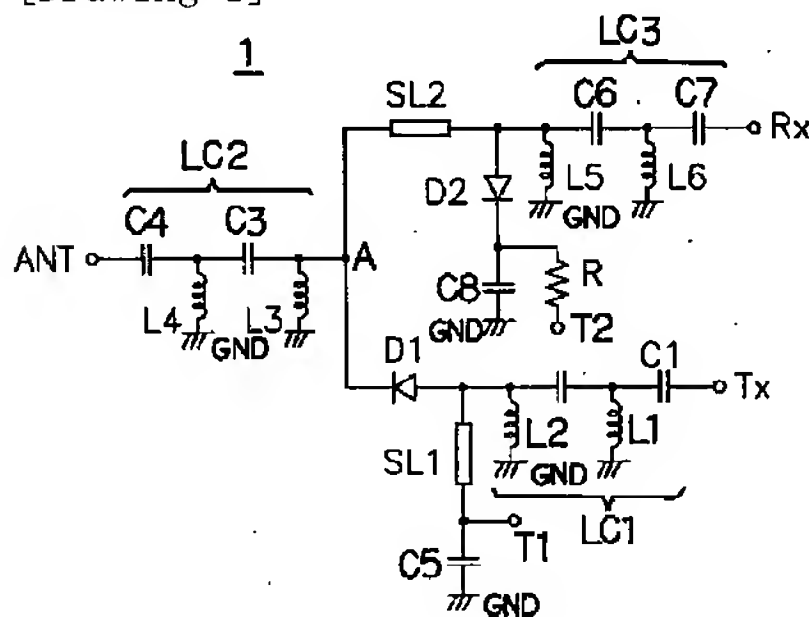
* NOTICES *

JPO and NCIP are not responsible for any
damages caused by the use of this translation.

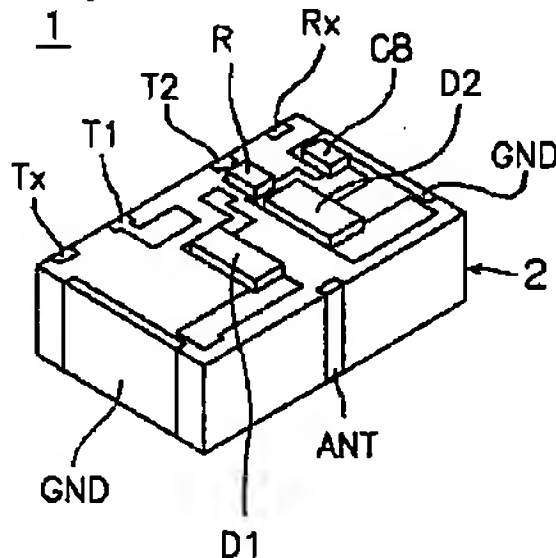
1. This document has been translated by computer. So the translation may not reflect the original precisely.
2. **** shows the word which can not be translated.
3. In the drawings, any words are not translated.

DRAWINGS

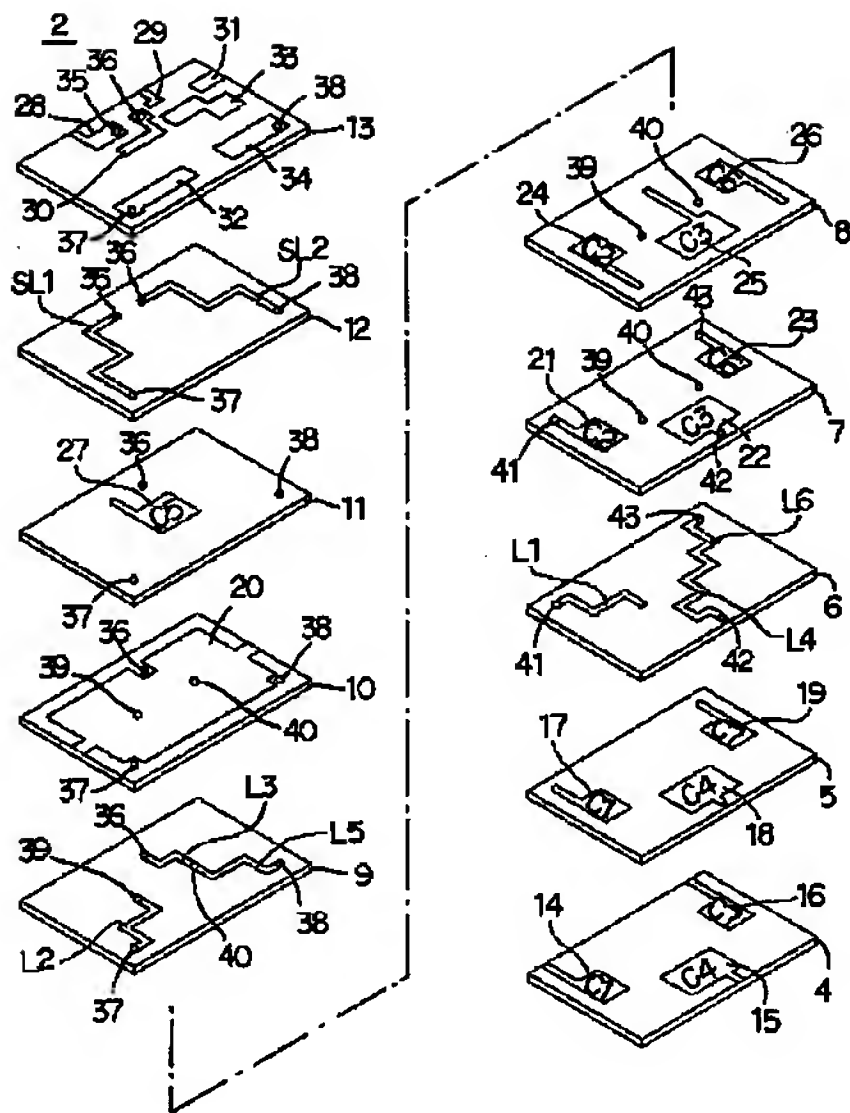
[Drawing 1]



[Drawing 2]



[Drawing 3]



[Translation done.]

(19) 日本国特許庁 (J P)

(12) 公 開 特 許 公 報 (A)

(11) 特許出願公開番号
特開2001-44884
(P2001-44884A)

(43) 公開日 平成13年2月16日 (2001.2.16)

(51) Int.Cl. ⁷	識別記号	F I	テーマコード* (参考)
H 0 4 B 1/44		H 0 4 B 1/44	5 J 0 1 2
H 0 1 P 1/15		H 0 1 P 1/15	5 K 0 1 1

審査請求 有 請求項の数 3 O L (全 7 頁)

(21) 出願番号 特願平11-215013

(22) 出願日 平成11年7月29日 (1999.7.29)

(71) 出願人 000006231

株式会社村田製作所

京都府長岡京市天神二丁目26番10号

(72) 発明者 武藤 英樹

京都府長岡京市天神二丁目26番10号 株式会社村田製作所内

(72) 発明者 田中 浩二

京都府長岡京市天神二丁目26番10号 株式会社村田製作所内

(74) 代理人 100085143

弁理士 小柴 雅昭 (外1名)

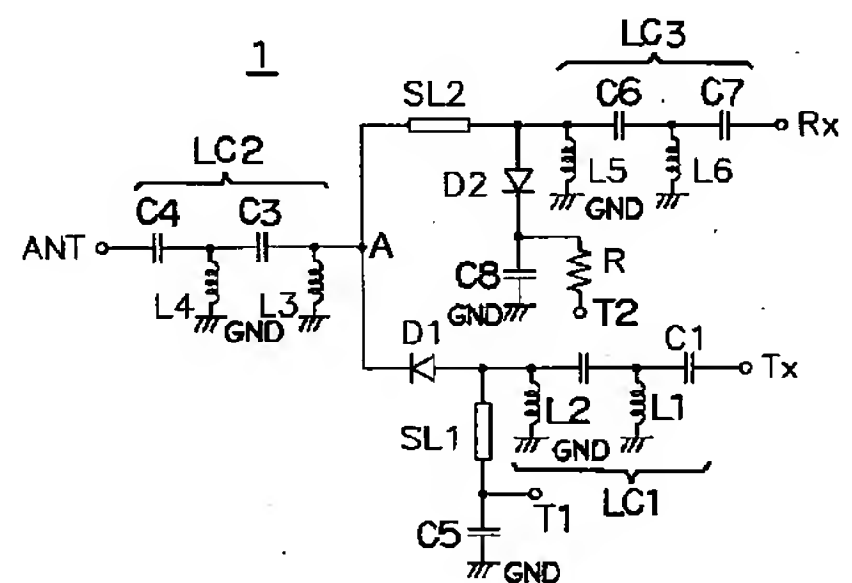
最終頁に続く

(54) 【発明の名称】 高周波スイッチ部品

(57) 【要約】

【課題】 実装面積の増大を防止しながら、静電サージを含むノイズ対策が施された高周波スイッチ部品を提供する。

【解決手段】 アンテナ端子 A N T、送信回路端子 T x および受信回路端子 R x の各々に関連して、信号ライン 3 上に、ノイズ除去のための L C フィルタ L C 1、L C 2 および L C 3 を挿入する。これら L C フィルタ L C 1 ~ L C 3 は、高周波スイッチ部品 1 に備える多層回路基板の内部に設けられるインダクタ L 1 ~ L 6 およびコンデンサ C 1 ~ C 4、C 6、C 7 によって与えられる。



【特許請求の範囲】

【請求項1】 送信回路および受信回路とアンテナとの間に接続され、前記送信回路と前記アンテナとが接続された状態と前記受信回路と前記アンテナとが接続された状態とに切り換えるために用いられる、高周波スイッチ部品であって、
多層回路基板を備え、
前記多層回路基板に関連して、
前記送信回路への接続のための送信回路端子と、
前記受信回路への接続のための受信回路端子と、
前記アンテナへの接続のためのアンテナ端子と、
グラウンド端子と、
前記送信回路端子側にアノードが接続されかつ前記アンテナ端子側にカソードが接続される第1のダイオードと、
前記受信回路端子側にアノードが接続されかつ前記グラウンド端子側にカソードが接続される第2のダイオードと、
前記第1のダイオードを介して前記送信回路端子および前記受信回路端子と前記アンテナ端子とを接続する信号ラインと、
前記信号ライン上に挿入される、ノイズ除去のためのLCフィルタを含む回路が構成され、
前記送信回路端子と前記受信回路端子と前記アンテナ端子と前記グラウンド端子と前記第1のダイオードと前記第2のダイオードとが前記多層回路基板の表面上に設けられ、
前記信号ラインの少なくとも一部が前記多層回路基板の内部に設けられ、
前記LCフィルタが前記多層回路基板の表面上または内部に設けられる、高周波スイッチ部品。

【請求項2】 前記LCフィルタは、前記多層回路基板の内部に設けられる、請求項1に記載の高周波スイッチ部品。

【請求項3】 前記LCフィルタは、前記信号ラインの、前記アンテナ端子に接続される部分上に挿入される、請求項1または2に記載の高周波スイッチ部品。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】この発明は、高周波スイッチ部品に関するもので、特に、多層回路基板をもって構成される高周波スイッチ部品におけるノイズ対策に関するものである。

【0002】

【従来の技術】高周波スイッチは、デジタル携帯電話機などにおいて、送信回路および受信回路とアンテナとの間に接続され、送信回路とアンテナとが接続された状態と受信回路とアンテナとが接続された状態とに切り換えるために用いられている。

【0003】このような高周波スイッチを構成する部品

であって、この発明にとって興味ある高周波スイッチ部品として、たとえば特開平7-202502号公報に記載されたものがある。

【0004】この高周波スイッチ部品は、多層回路基板をもって構成されるもので、高周波スイッチを構成する回路要素が多層回路基板の内部および表面上に設けられ、それによって、高周波スイッチ部品の小型化が図られ、応じて、高周波スイッチ部品を実装するために必要な面積の低減が図られている。

【0005】

【発明が解決しようとする課題】上述のような高周波スイッチが用いられる高周波回路においては、その信号ラインにおける静電サージを含むノイズを減らすような対策を講じることが重要である。

【0006】このようなノイズ対策のために、従来は、高周波スイッチ部品とは別のノイズ対策用部品を用い、これを高周波スイッチ部品とともに適宜の配線基板上に実装することが行なわれている。

【0007】しかしながら、このようなノイズ対策によれば、配線基板上でのノイズ対策用部品のための実装面積が必要となり、そのため、配線基板の小型化を阻害し、また、別部品としてのノイズ対策用部品を必要とすることから、コストアップの原因となっている。

【0008】また、他のノイズ対策として、アンテナに樹脂コーティングなどを施し、アンテナなどから侵入する静電サージを防止することも行なわれている。

【0009】しかしながら、この樹脂コーティングによるノイズ対策では、樹脂の劣化等によってコーティングが剥離したりして、その状態で、静電サージが侵入した場合には、後段の回路に大きなダメージを与え、最悪の場合には、後段の回路を破壊することすらある。

【0010】なお、ノイズ対策用部品として、バリスタやツェナーダイオードが知られているが、これらバリスタやツェナーダイオードを静電サージ対策用部品として使用する場合には、端子間容量を大きくしなければならぬため、信号ラインで使用することができず、このような高周波スイッチを備える高周波回路における静電サージ対策のためには使用することができない。

【0011】そこで、この発明の目的は、上述したような問題を解決し得る高周波スイッチ部品を提供しようとするところである。

【0012】

【課題を解決するための手段】この発明は、送信回路および受信回路とアンテナとの間に接続され、送信回路とアンテナとが接続された状態と受信回路とアンテナとが接続された状態とに切り換えるために用いられる、高周波スイッチ部品であって、多層回路基板を備えるものに向けられる。

【0013】上述の多層回路基板に関連して、送信回路への接続のための送信回路端子と、受信回路への接続の

ための受信回路端子と、アンテナへの接続のためのアンテナ端子と、グラウンド端子と、送信回路端子側にアノードが接続されかつアンテナ端子側にカソードが接続される第1のダイオードと、受信回路端子側にアノードが接続されかつグラウンド端子側にカソードが接続される第2のダイオードと、第1のダイオードを介して送信回路端子および受信回路端子とアンテナ端子とを接続する信号ラインとを含む高周波スイッチのための回路が構成される。

【0014】また、送信回路端子と受信回路端子とアンテナ端子とグラウンド端子と第1のダイオードと第2のダイオードとは、多層回路基板の表面上に設けられ、信号ラインの少なくとも一部は、多層回路基板の内部に設けられる。

【0015】このような高周波スイッチ部品において、前述した技術的課題を解決するため、この発明では、信号ライン上に、ノイズ除去のためのLCフィルタが挿入され、このLCフィルタが多層回路基板の表面上または内部に設けられることを特徴としている。

【0016】上述したLCフィルタは、好ましくは、多層回路基板の内部に設けられる。

【0017】また、この発明において、LCフィルタは、特に、信号ラインの、アンテナ端子に接続される部分上に挿入されることが好ましい。

【0018】

【発明の実施の形態】図1ないし図3は、この発明の一実施形態による高周波スイッチ部品1を説明するためのものである。

【0019】まず、図1を参照して、高周波スイッチ部品1に備える回路の構成を説明する。

【0020】高周波スイッチ部品1は、送信回路への接続のための送信回路端子Txと、受信回路への接続のための受信回路端子Rxと、アンテナへの接続のためのアンテナ端子ANTと、グラウンド端子GNDとを備えている。さらに、この高周波スイッチ部品1は、第1および第2のコントロール端子T1およびT2を備えている。

【0021】送信回路端子Txには、直列に接続された第1および第2のコンデンサC1およびC2を介して、第1のダイオードD1のアノードが接続される。第1のダイオードD1のカソードは、直列に接続された第3および第4のコンデンサC3およびC4を介して、アンテナ端子ANTに接続される。

【0022】また、第1のダイオードD1のアノードは、第1の伝送ラインSL1および第5のコンデンサC5からなる直列回路を介して、グラウンド端子GNDに接続、すなわち接地される。また、第1の伝送ラインSL1と第5のコンデンサC5との中間点には、第1のコントロール端子T1が接続される。第1のコントロール端子T1には、この高周波スイッチ部品1で実行される

切り換えを行なうためのコントロール回路が接続される。

【0023】アンテナ端子ANTに接続された第3および第4のコンデンサC3およびC4には、第2の伝送ラインSL2と第6および第7のコンデンサC6およびC7とからなる直列回路を介して、受信回路端子Rxが接続される。

【0024】また、第2の伝送ラインSL2と第6のコンデンサC6との中間点には、第2のダイオードD2のアノードが接続される。第2のダイオードD2のカソードは、第8のコンデンサC8を介して、グラウンド端子GNDに接続、すなわち接地される。第2のダイオードD2と第8のコンデンサC8との中間点には、抵抗Rを介して、第2のコントロール端子T2が接続される。第2のコントロール端子T2には、この高周波スイッチ部品1において実行される切り換えを行なうための他のコントロール回路が接続される。

【0025】このような高周波スイッチ部品1において、送信回路とアンテナとを接続し、送信を行なう場合には、図示しないコントロール回路から第1のコントロール端子T1に正の電圧が印加される。これによって、第1および第2のダイオードD1およびD2は、ともに、オン状態になる。このとき、第1ないし第8のコンデンサC1ないしC5によって直流分がカットされながら、第1のコントロール端子T1に印加された電圧が、第1および第2のダイオードD1およびD2を含む回路にのみ印加される。

【0026】前述のように、第1および第2のダイオードD1およびD2がオン状態になると、送信回路から送信回路端子Txに与えられた信号は、アンテナ端子ANTを介して、アンテナに送信される。また、送信回路からの信号は、第2の伝送ラインSL2が第2のダイオードD2を介して接地されていることによって共振し、接続点Aから受信回路端子Rx側に見たインピーダンスが非常に大きくなるため、受信回路端子Rxには伝達されない。

【0027】他方、この高周波スイッチ部品1において、受信回路とアンテナとを接続して、受信を行なう場合には、第1のコントロール端子T1には電圧が印加されず、第2のコントロール端子T2に正の電圧が印加される。これによって、第1および第2のダイオードD1およびD2は、ともに、オフ状態となる。その結果、アンテナからアンテナ端子ANTを介して受信された受信信号は、受信回路端子Rxを介して受信回路に伝達される。他方、この受信信号は、送信回路端子Txを介して送信回路側に伝達されることはない。

【0028】このように、この高周波スイッチ部品1によれば、第1および第2のコントロール端子T1およびT2にそれぞれ印加される電圧をコントロールすることによって、送信回路とアンテナとが接続された状態と受

信回路とアンテナとが接続された状態とに切り換えることができる。

【0029】以上説明した高周波スイッチ部品1において、この実施形態では、前述した第1、第2、第3、第4、第6および第7のコンデンサC1、C2、C3、C4、C6およびC7との協働によってLCフィルタLC1、LC2およびLC3を構成するように、第1ないし第6のインダクタL1ないしL6を備えることを特徴としている。これらLCフィルタLC1、LC2およびLC3は、いずれも、4次のハイパスフィルタを構成している。

【0030】第1のLCフィルタLC1は、第1および第2のコンデンサC1およびC2と第1および第2のインダクタL1およびL2とによって構成され、インダクタL1およびL2は、コンデンサC1およびC2を通る信号ライン3とグラウンド端子GNDとの間に挿入される。

【0031】第2のLCフィルタLC2は、第3および第4のコンデンサC3およびC4と第3および第4のインダクタL3およびL4とによって構成され、インダクタL3およびL4は、コンデンサC3およびC4を通る信号ライン3とグラウンド端子GNDとの間に挿入される。

【0032】第3のLCフィルタLC3は、第6および第7のコンデンサC6およびC7と第5および第6のインダクタL5およびL6とによって構成され、インダクタL5およびL6は、コンデンサC6およびC7を通る信号ライン3とグラウンド端子GNDとの間に挿入される。

【0033】これらLCフィルタLC1ないしLC3は、前述したように、ハイパスフィルタを構成しているので、静電サージのように、信号ライン3上の信号周波数より低い周波数のノイズ成分を効果的に除去するように作用する。

【0034】特に、アンテナ端子ANTの近傍に挿入された第2のLCフィルタLC2によれば、アンテナから侵入してきた静電サージを効果的に減衰させ、この高周波スイッチ部品1および後段の回路の双方への静電サージの侵入を防ぐように作用し、高周波スイッチ部品1および後段の回路の双方についてダメージが及ぼされることを防止する。

【0035】なお、これらLCフィルタLC1ないしLC3には、この高周波スイッチ部品1における送信回路端子Tx、受信回路端子Rxおよびアンテナ端子ANT間のマッチング調整のための機能をもたせることができる。

【0036】図2は、図1に示した回路を構成する高周波スイッチ部品1の外観を示す斜視図であり、図3は、図2に示した高周波スイッチ部品1に備える多層回路基板2を分解して示す斜視図である。図2および図3にお

いて、図1に示した要素に相当する要素には同様の参照符号を付し、図1と図2および図3との対応関係が容易に理解できるようにされている。

【0037】この高周波スイッチ部品1に備える多層回路基板2は、図3に示すように、複数の絶縁層4～13を積層することによって構成される。絶縁層4～13は、たとえば誘電体から構成される。

【0038】図3において最も下の絶縁層4から説明すると、第1の絶縁層4上には、第1、第4および第7のコンデンサC1、C4およびC7の各々のための一方のコンデンサ電極14、15および16が形成される。第1のコンデンサC1のためのコンデンサ電極14は、図2に示した送信回路端子Txに接続される。第4のコンデンサC4のためのコンデンサ電極15は、図2に示したアンテナ端子ANTに接続される。第7のコンデンサC7のためのコンデンサ電極16は、図2に示した受信回路端子Rxに接続される。

【0039】第2の絶縁層5上には、第1、第4および第7のコンデンサC1、C4およびC7の各々の他方のコンデンサ電極17、18および19が形成される。これらコンデンサ電極17、18および19は、それぞれ、絶縁層5を介して、上述したコンデンサ電極14、15および16と対向している。

【0040】第3の絶縁層6上には、第1、第4および第6のインダクタL1、L4およびL6が、それぞれ、ライン電極をもって形成される。これら第1、第4および第6のインダクタL1、L4およびL6の各々を形成するためのライン電極は、後述するグラウンド電極20とともにマイクロストリップライン構造を与えている。また、第4および第6のインダクタL4およびL6は、一連のライン電極によって与えられている。

【0041】第4の絶縁層7上には、第2、第3および第6のコンデンサC2、C3およびC6の各々の一方のコンデンサ電極21、22および23が形成される。

【0042】第5の絶縁層8上には、第2、第3および第6のコンデンサC2、C3およびC6の各々の他方のコンデンサ電極24、25および26が形成される。これらコンデンサ電極24、25および26は、それぞれ、絶縁層8を介して、上述したコンデンサ電極21、22および23と対向している。

【0043】第6の絶縁層9上には、第2、第3および第5のインダクタL2、L3およびL5が、それぞれ、ライン電極をもって形成される。これら第2、第3および第5のインダクタL2、L3およびL5の各々を形成するためのライン電極は、後述するグラウンド電極20とともにマイクロストリップライン構造を与えている。また、第3および第5のインダクタL3およびL5は、一連のライン電極によって与えられている。

【0044】第7の絶縁層10上には、ほぼ全面にわたって、グラウンド電極20が形成される。このグラウン

ド電極20は、図2に示したグラウンド端子GNDに接続される。

【0045】第8の絶縁層11上には、第5のコンデンサC5のための一方のコンデンサ電極27が形成される。この第5のコンデンサC5のための他方のコンデンサ電極は、上述のグラウンド電極20によって与えられる。

【0046】第9の絶縁層12上には、第1および第2の伝送ラインSL1およびSL2の各々のためのライン電極が形成される。これら第1および第2の伝送ラインSL1およびSL2は、これらライン電極とグラウンド電極20とによってマイクロストリップライン構造を与えている。

【0047】最も上に位置する第10の絶縁層12上には、導電ランド28、29、30、31、32、33および34がそれぞれ形成される。導電ランド28には、図2に示した第1のコントロール端子T1が接続される。導電ランド29には、図2に示した第2のコントロール端子T2が接続される。導電ランド31には、図2に示したグラウンド端子GNDが接続される。

【0048】また、絶縁層4〜13間の接続について説明すると、導電ランド28と第1の伝送ラインSL1と第5のコンデンサC5のためのコンデンサ電極27とは、ビアホール35を介して、互いに接続される。

【0049】導電ランド30と第2の伝送ラインSL2とインダクタL3と第3のコンデンサC3のためのコンデンサ電極25とは、ビアホール36を介して、互いに接続される。

【0050】導電ランド32と第1の伝送ラインSL1と第2のインダクタL2と第2のコンデンサC2のためのコンデンサ24とは、ビアホール37を介して、互いに接続される。

【0051】導電ランド34と第2の伝送ラインSL2と第5のインダクタL5と第6のコンデンサC6のためのコンデンサ電極26とは、ビアホール38を介して、互いに接続される。

【0052】第1のインダクタL1と第2のインダクタL2とは、ともに、ビアホール39を介して、グラウンド電極20に接続され、また、第3、第4、第5および第6のインダクタL3、L4、L5およびL6は、ともに、ビアホール40を介して、グラウンド電極20に接続される。

【0053】第2のコンデンサC2のためのコンデンサ電極21と第1のインダクタL1と第1のコンデンサC1のためのコンデンサ電極17とは、ビアホール41を介して、互いに接続される。

【0054】第3のコンデンサC3のためのコンデンサ電極22と第4のインダクタL4と第4のコンデンサC4のためのコンデンサ電極18とは、ビアホール42を介して、互いに接続される。

【0055】第6のコンデンサC6のためのコンデンサ電極23と第6のインダクタL6と第7のコンデンサC7のためのコンデンサ電極19とは、ビアホール43を介して、互いに接続される。

【0056】図1に示した第8のコンデンサC8、第1および第2のダイオードD1およびD2、ならびに抵抗Rは、それぞれ、チップ部品から構成される。図2と図3との双方を合わせて参照すればわかるように、第8のコンデンサC8は、導電ランド31および33間を連結するように実装される。また、第1のダイオードD1は、導電ランド30および32間を連結するように実装される。また、第2のダイオードD2は、導電ランド33および34間を連結するように実装される。また、抵抗Rは、導電ランド29および33間を連結するように実装される。

【0057】このようにして、高周波スイッチ部品1は、図1に示した回路構成を与えている。この高周波スイッチ部品1において、図2によく示されているように、送信回路端子Txと受信回路端子Rxとアンテナ端子ANTとグラウンド端子GNDと第1のダイオードD1と第2のダイオードD2と第8のコンデンサC8と抵抗Rとが、多層回路基板2の表面上に設けられている。また、送信回路端子Txおよび受信回路端子Rxとアンテナ端子ANTとを接続する信号ライン3の少なくとも一部は、多層回路基板2の内部に設けられている。また、第1ないし第6のインダクタL1ないしL6と、第1ないし第4、第6および第7のコンデンサC1ないしC4、C6およびC7とによってそれぞれ与えられる、第1ないし第3のLCフィルタLC1ないしLC3は、多層回路基板2の内部に設けられている。

【0058】以上、この発明を、実施した実施形態に関連して説明したが、この発明の範囲内において、その他、種々の変形例が可能である。

【0059】たとえば、図示した実施形態では、第1ないし第3のLCフィルタLC1ないしLC3は、多層回路基板2の内部に設けられるインダクタL1ないしL6とコンデンサC1ないしC4、C6およびC7とによって与えられたが、これらLCフィルタLC1ないしLC3の少なくとも1つがチップ状のフィルタ部品の形態とされたり、あるいは、これらLCフィルタLC1ないしLC3の少なくとも1つを構成するインダクタおよびコンデンサの少なくとも一方がチップ部品の形態とされたりして、多層回路基板2の表面上に実装されてもよい。このことは、多層回路基板2の内部に設けられた第5のコンデンサC5についても言えることである。また、逆に、チップ部品として構成された第5のコンデンサC5および／または抵抗Rを、多層回路基板2の内部に設けるようにしてもよい。

【0060】また、図示の実施形態では、アンテナ端子ANT、送信回路端子Txおよび受信回路端子Rxの各

々に関連して、第1ないし第3のLCフィルタLC1ないしLC3が設けられたが、これら3つのLCフィルタLC1ないしLC3のいくつかが省略されてもよい。

【0061】また、図示の実施形態では、LCフィルタLC1ないしLC3は、4次のハイパスフィルタを構成するものであったが、何次のフィルタであっても、また、除去しようとするノイズの周波数に応じて、ローパスフィルタまたはバンドパスフィルタを構成するものを用いてもよい。

【0062】

【発明の効果】以上のように、この発明によれば、高周波スイッチ部品において、信号ライン上に、ノイズ除去のためのLCフィルタが挿入されるので、信号ライン上の高周波信号に含まれるノイズ成分を、LCフィルタを通して、除去することができる。そのため、たとえば静電サージのようなノイズを低減することができ、たとえば静電サージによる高周波回路へのダメージを効果的に低減することができる。なお、ノイズ除去効果を高めるためには、LCフィルタの段数を増やすようにすればよい。

【0063】また、このようなノイズ除去のためのLCフィルタは、高周波スイッチ部品に備える多層回路基板の表面上または内部に設けられるので、この高周波スイッチ部品を実装するために必要な面積を、LCフィルタのために増大させることを防止できるとともに、別のノイズ対策用部品を用いる場合に比べて、高周波スイッチ部品を含む高周波回路を構成するための配線基板が与えなければならない実装面積を小さくすることができ、かつコストダウンを図ることができる。

【0064】また、インダクタを信号ラインとグラウンドとの間に挿入してノイズ対策を図ろうとする場合、インダクタンス値が小さければ小さいほど、ノイズ除去効果が高められるが、逆に、挿入損失が大きくなり、高周波回路の特性に悪影響を及ぼすことになるが、この発明のように、LCフィルタを用いれば、インダクタンス値を小さくしても、マッチングを取りやすいので、問題なく、インダクタンス値を小さくして、ノイズ除去効果を高めることができる。

【0065】また、LCフィルタは、マッチング調整回路としても機能させることができるので、マッチング調整回路を不要としたり、簡略化したりすることができ、

このことによっても、実装面積の低減およびコストダウンに寄与させることが可能になる。

【0066】この発明において、ノイズ除去のためのLCフィルタが、多層回路基板の内部に設けられるようにすると、高周波スイッチ部品自身の小型化を図ることができる。

【0067】また、この発明において、LCフィルタが、信号ラインの、アンテナ端子に接続される部分上に挿入されると、アンテナから侵入する静電サージに対して効果的に作用し、このような静電サージによる高周波スイッチへのダメージを低減することができるとともに、後段の回路へのダメージを低減することができる。

【図面の簡単な説明】

【図1】この発明の一実施形態による高周波スイッチ部品1に備える回路構成を示す回路図である。

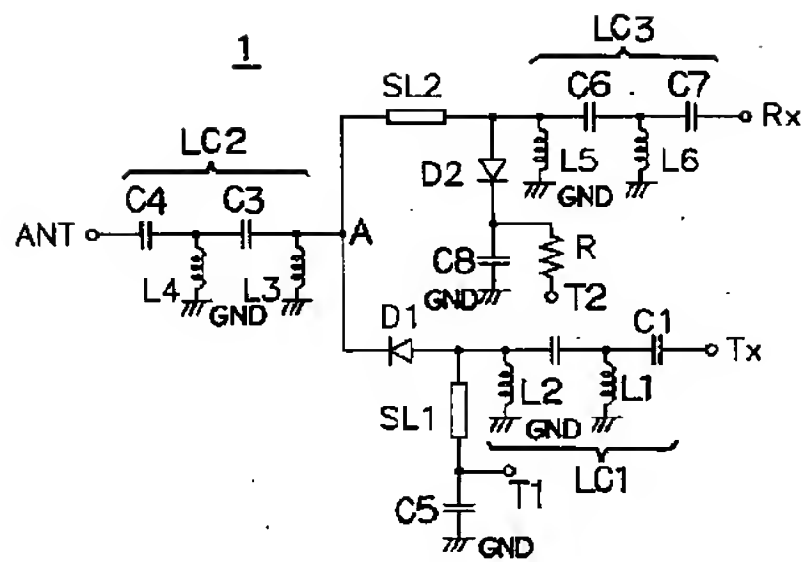
【図2】図1に示した回路構成を備える高周波スイッチ部品1の外観を示す斜視図である。

【図3】図2に示した多層回路基板2を分解して示す斜視図である。

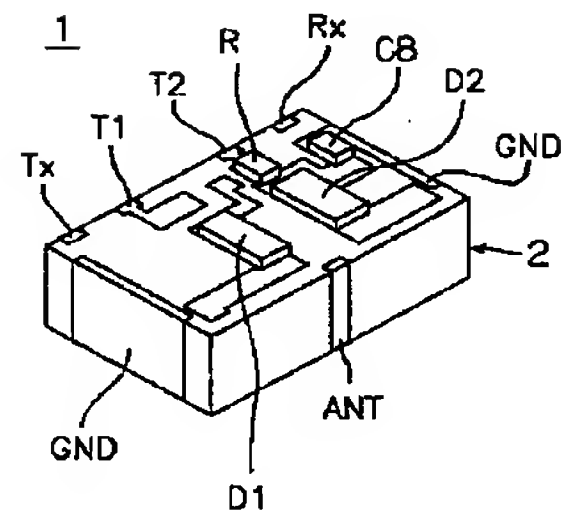
【符号の説明】

- 1 高周波スイッチ部品
- 2 多層回路基板
- 3 信号ライン
- 4～13 絶縁層
- 14～19, 21～27 コンデンサ電極
- 20 グラウンド電極
- 28～34 導電ランド
- 35～43 ビアホール
- Tx 送信回路端子
- Rx 受信回路端子
- ANT アンテナ端子
- GND グラウンド端子
- C1～C8 コンデンサ
- D1 第1のダイオード
- D2 第2のダイオード
- SL1 第1の伝送ライン
- SL2 第2の伝送ライン
- R 抵抗
- L1～L6 インダクタ
- LC1～LC3 LCフィルタ

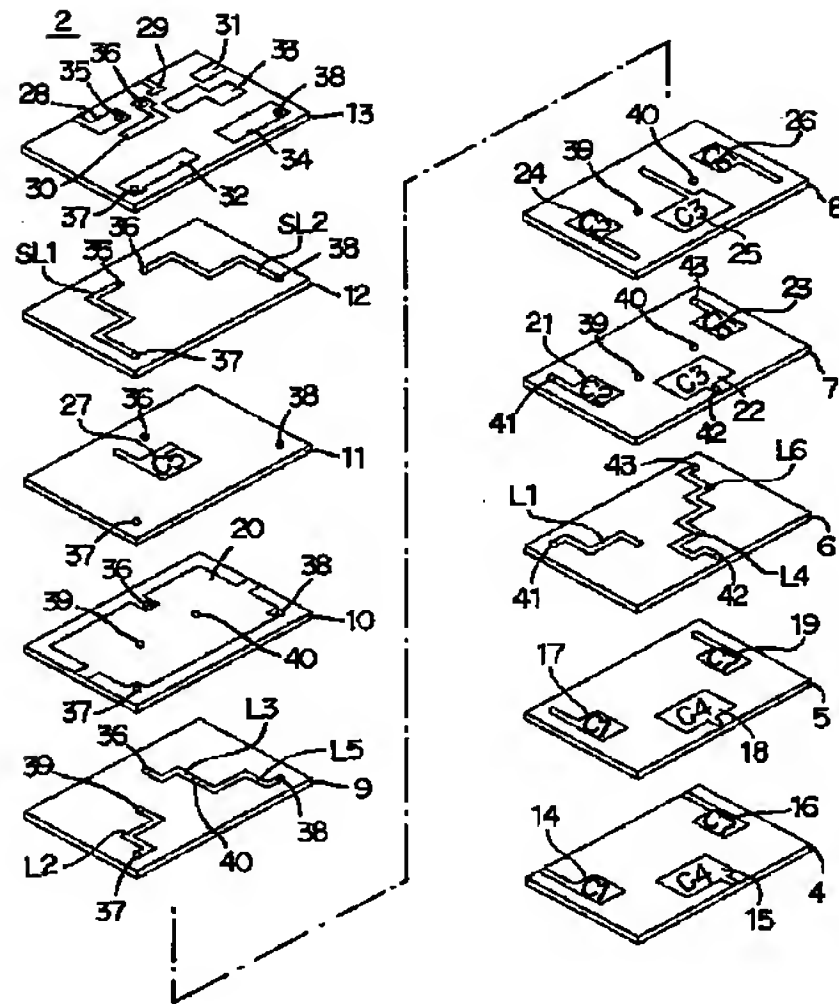
【図1】



【図2】



【図3】



フロントページの続き

(72)発明者 降谷 孝治
京都府長岡京市天神二丁目26番10号 株式
会社村田製作所内
(72)発明者 渡辺 貴洋
京都府長岡京市天神二丁目26番10号 株式
会社村田製作所内

(72)発明者 上嶋 孝紀
京都府長岡京市天神二丁目26番10号 株式
会社村田製作所内
(72)発明者 中島 規巨
京都府長岡京市天神二丁目26番10号 株式
会社村田製作所内

Fターム(参考) 5J012 BA02
5K011 AA16 DA00 DA21 DA27 FA01
JA01 KA04

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2003-101436

(43)Date of publication of application : 04.04.2003

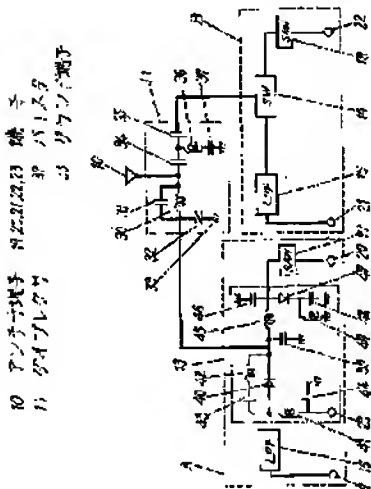
(51)Int. CI. H04B 1/40

H01C 7/10

(21)Application number : 2001-288663 (71)Applicant : MATSUSHITA ELECTRIC
IND CO LTD

(22)Date of filing : 21.09.2001 (72)Inventor : SUZUKI KOTARO
OMORI YOSHIHARU
SASAKI RIHO

(54) HIGH FREQUENCY DEVICE



(57)Abstract:

PROBLEM TO BE SOLVED: To provide a high frequency device with which a circuit connected at the back of an antenna terminal can be surely protected even when a high voltage noise invades.

SOLUTION: A diplexer 11 is connected to an antenna terminal 10, the frequency components of a GSM band and a DCS band are multiplexed/demultiplexed, and a circuit for handling the frequency component of the GSM band and a circuit for handling the frequency component of the DCS band are connected to the diplexer 11. In the circuit for the GSM band, a switch 13 for separating transmission and reception signals to the diplexer 11 is formed by using a diode 40, the diplexer 11 serially connects inductance 30 between the antenna terminal 10 and the switch 13

on the GSM side and parallelly connects a capacitor 31 and a varistor 32 and further, one terminal of the varistor 32 is connected to a ground terminal 33.

LEGAL STATUS

[Date of request for examination] 29.07.2003
[Date of sending the examiner's decision of rejection] 28.06.2005
[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]
[Date of final disposal for application]
[Patent number]
[Date of registration]
[Number of appeal against examiner's decision of rejection]
[Date of requesting appeal against examiner's decision of rejection]
[Date of extinction of right]

Copyright (C); 1998, 2003 Japan Patent Office

* NOTICES *

JPO and NCIP are not responsible for any damages caused by the use of this translation.

1. This document has been translated by computer. So the translation may not reflect the original precisely.
2. **** shows the word which can not be translated.
3. In the drawings, any words are not translated.

CLAIMS

[Claim(s)]

[Claim 1] It is the high frequency device which was equipped with an antenna terminal, the diplexer linked to this antenna terminal, two or more switches linked to this diplexer, and the SAW filter and low pass filter linked to this switch, said switch used diode, and said diplexer

used the varistor, formed, and connected said varistor to juxtaposition between said diodes and said antenna terminals.

[Claim 2] A varistor is a high frequency device according to claim 1 arranged on the circuit board.

[Claim 3] A varistor is a high frequency device according to claim 2 which is the laminating component which carried out the laminating of a ceramic layer and the electrode layer by turns.

[Claim 4] A diplexer is the high frequency device according to claim 3 which had the inductance, and a varistor and an inductance are one laminating component which carried out the laminating of a ceramic layer and the conductor layer by turns, and mounted this laminating component on the circuit board.

[Claim 5] A varistor is a high frequency device according to claim 2 by which printing formation is carried out.

[Claim 6] A varistor is a high frequency device according to claim 1 constituted inside the circuit board which carried out the laminating of an electric conduction pattern and the ceramic layer.

[Claim 7] A varistor is a high frequency device according to claim 1 whose capacity rate of change in -10-75 degrees C is $\leq 0.1\%$ or less.

[Claim 8] A varistor is a high frequency device according to claim 1 which specific inductive capacity forms using 30 or less ceramic ingredient.

[Claim 9] A varistor is a high frequency device according to claim 8 which uses a zinc oxide as a principal component and adds Si compound as an accessory constituent.

[Claim 10] It is the high frequency device according to claim 1 which is that to which a varistor carries out the laminating of a ceramic layer and the internal electrode layer by turns, a ceramic layer uses a zinc oxide as a principal component, and an internal electrode layer uses Ag as a principal component.

[Claim 11] A diplexer is a high frequency device according to claim 1 which has the varistor and capacitor linked to a grand terminal, and carries out parallel connection of the varistor between an antenna terminal and diode in the direction near said antenna terminal.

[Translation done.]

* NOTICES *

JPO and NCIP are not responsible for any damages caused by the use of this translation.

1. This document has been translated by computer. So the translation may not reflect the original precisely.
2. **** shows the word which can not be translated.
3. In the drawings, any words are not translated.

DETAILED DESCRIPTION

[Detailed Description of the Invention]

[0001]

[Field of the Invention] This invention relates to the high frequency device which can be used for the antenna common vessel part of mobile communication equipment, such as a cellular phone, especially **, and a reception change.

[0002]

[Description of the Prior Art] Recently, in mobile communication equipment, such as a cellular phone, a noise which becomes a high voltage from an antenna terminal in an instant, such as static electricity, inputs, and it is recognized that there is risk of destroying an internal electrical circuit.

[0003] Then, in JP, 2001-127663, A, as shown in drawing 6, the high-pass filter 3 which consists of a capacitor and an inductance between the antenna terminal 1 and a switching circuit 2 is connected, and protection of a switching circuit 2 is aimed at.

[0004]

[Problem(s) to be Solved by the Invention] In mobile communication equipment, such as a cellular phone, a miniaturization progresses every year and the miniaturization is called for also for the device contained in inside.

[0005] Moreover, in the above-mentioned high-pass filter 3, if it is going to enlarge the magnitude of attenuation outside a passband, a capacitor and an inductance must be connected to multistage. Moreover, an insertion loss not only becomes large, but a device will become large, if it connects with multistage in order to enlarge the magnitude of attenuation out of band. Therefore, it must compromise on a certain amount of property.

[0006] However, when the high-voltage noise of the frequency near the signal passband invades, this high-pass filter 3 is passed and there is a possibility of trespassing upon the switching circuit 2 linked to the antenna terminal 1, and destroying.

[0007] Then, this invention will aim at offering the high frequency

device which can protect the circuit connected behind certainly, even if the high-voltage noise of the frequency near a signal passband invades.

[0008]

[Means for Solving the Problem] It has the following configurations, in order to attain the above-mentioned purpose.

[0009] Especially invention of this invention according to claim 1 can protect the circuit containing diode in the high frequency device which has a diplexer using the switch and varistor which used diode by absorbing the high-voltage noise which connects a varistor to juxtaposition and invaded from the antenna between an antenna terminal and diode by the varistor.

[0010] Invention of this invention according to claim 2 can arrange especially a varistor on the laminating ceramic substrate which carried out the laminating of a conductor pattern and the ceramic layer, and can form easily the high frequency device which has a varistor.

[0011] Especially invention of this invention according to claim 3 can use the varistor of a desired property using the laminating varistor which carried out the laminating of a ceramic layer and the electrode layer by turns.

[0012] As for a diplexer, in addition to a varistor, especially invention of this invention according to claim 4 has an inductance, a varistor and an inductance are formed with one laminating component which carried out the laminating of a ceramic layer and the conductor layer by turns, and it mounts on the circuit board, and while being able to attain a miniaturization, the high frequency device which has a desired property can be obtained.

[0013] Printing formation especially of the varistor can be carried out on the circuit board, invention of this invention according to claim 5 can attain low back-ization, and the applicability of mobile communication equipment spreads.

[0014] Especially invention of this invention according to claim 6 constitutes a varistor inside the laminating ceramic circuit board, productivity is good, low back-ization can be attained and the applicability of mobile communication equipment spreads.

[0015] Since capacity rate of change is small using $\pm 0.1\%$ or less of varistor, capacity rate of change [in / in especially invention of this invention according to claim 7 / $-10-75$ degrees C] can make an insertion loss small, and it has the stable property.

[0016] Using the varistor which specific inductive capacity formed especially using 30 or less ceramic ingredient, electrostatic capacity becomes small with 3pF or less, and invention of this invention

according to claim 8 can control property degradation of a high frequency device.

[0017] Especially invention of this invention according to claim 9 uses a zinc oxide as a principal component, produces a varistor using the ingredient which added Si compound as an accessory constituent, and becomes what has as small electrostatic capacity as 3pF or less.

[0018] An internal electrode layer becomes what has a small insertion loss by using Ag with conductivity small as an internal electrode using the varistor which uses Ag as a principal component by especially invention of this invention according to claim 10 carrying out the laminating of a ceramic layer and the internal electrode layer by turns, and a ceramic layer using a zinc oxide as a principal component.

[0019] Especially a diplexer has the varistor and capacitor linked to a grand terminal, and invention of this invention according to claim 11 can carry out parallel connection of the varistor between an antenna terminal and diode in the direction near said antenna terminal, and can remove a high-voltage noise more certainly.

[0020]

[Embodiment of the Invention] (Gestalt 1 of operation) Hereafter, the gestalt 1 of operation is used and invention of this invention which is a publication especially claims 1-4, and 7-10 is explained.

[0021] Drawing 1 is the circuit diagram of the high frequency device in the gestalt 1 of operation, and can be used as an antenna common machine in the GSM/DCS dual band cellular phone of the Europe cellular-phone specification. In drawing 1, it is the diplexer (part enclosed with a drawing middle point line) which connected 10 to the antenna terminal and connected 11 to the antenna terminal 10, and the frequency component of a GSM band and a DCS band is separated spectrally and multiplexed. Moreover, the left-hand side of the part surrounded by the dotted line in drawing 1 is a circuit (inside A of drawing) which deals with the frequency component of a GSM band, and right-hand side is a circuit (inside B of drawing) which deals with the frequency component of a DCS band. In each circuit, the switches 13 (part enclosed with the alternate long and short dash line in drawing) and 14 which carve ** and an input signal into a diplexer 11 are connected, and the low pass filters (it considers as Following LPF) 15 and 16 from which the harmonic content of a sending signal is removed, and SAW filters 17 and 18 which make each band a passband are connected to these switches 13 and 14. And terminals 19, 20, 21, and 22 are connected to each filters 15, 16, 17, and 18.

[0022] A diplexer 11 is seen from the antenna terminal 10, connects an inductance 30 to a serial between the antenna terminal 10 and a switch

13 at the GSM side, and connects a capacitor 31 and a varistor 32 to juxtaposition. Moreover, while seeing from the antenna terminal 10 and connecting capacitors 34 and 35 to a serial between the antenna terminal 10 and a switch 14 at the DCS side, the series circuit of an inductance 36 and a capacitor 37 is connected to juxtaposition between a capacitor 34 and 35. Furthermore, the end of a varistor 32 is connected to the grand terminal 33.

[0023] A switch 13 connected the series circuit of an inductance 42 and a capacitor 43 to diode 40 and juxtaposition, and has connected the capacitor 44 to juxtaposition between an inductance 41 and a terminal 23 while it connects diode 40 and an inductance 41 to a serial between the antenna terminal 10 and a terminal 23. Moreover, while connecting an inductance 45 to a serial between the antenna terminal 10 and SAW filter 17, the circuit which becomes juxtaposition from a capacitor 46, diode 47, a capacitor 48, and an inductance 49 is connected. And the capacitor 50 is connected to juxtaposition between diode 40 and an inductance 45.

[0024] The sectional view of the high frequency device in the gestalt 1 of this operation to drawing 2 is shown.

[0025] In drawing, 60 is the laminating ceramic circuit board and forms the antenna terminal 10, switches 13 (except for diode 64), and 14, and LPF 15 and 16 in the interior and a peripheral face by carrying out the laminating of the ceramic layer 62 and the conductor pattern 63 by turns (not shown). Moreover, the diplexer 11 forms the part except a varistor 32 and an inductance 36 in the interior of the laminating ceramic circuit board 60. And the laminating compound device 61 of diode 64, SAW filter 65, a varistor 32, and an inductance 36 was formed in the front face, and the circuit shown in drawing 1 is realized.

[0026] As for the laminating compound device 61, an external electrode is formed in the both-ends side of a layered product where the laminating of a ceramic layer and the internal electrode layer was carried out by turns. Specific inductive capacity is as small as 30 or less, specifically uses a zinc oxide as a principal component, and forms the ceramic layer which constitutes a varistor 32 using the varistor ingredient which added Si compound as an accessory constituent. Moreover, an internal electrode layer is formed using the metal which uses low Ag or low Ag of conductivity as a principal component. And not only electrostatic capacity is small, but by taking such a configuration, the capacity rate of change in -10-75 degrees C can obtain $\leq 0.1\%$ or less and the small varistor 32 with 3pF or less. When it usually acts as a capacitor at the time of use and the high-voltage noise has invaded, a varistor 32 demonstrates the function of varistor original and removes a

high-voltage noise.

[0027] That is, when high-voltage noises, such as static electricity, have invaded from the antenna terminal 10, this high-voltage noise can be first removed by the varistor 32, and only the required signal can be transmitted to the switch 13.

[0028] Therefore, the high diodes 40 and 47 and high SAW filter 17 of possibility that a property will deteriorate by the high-voltage noise can be protected certainly, and the high frequency device excellent in dependability can be obtained.

[0029] As a cure against a high-voltage noise, even if it connects a varistor to juxtaposition between the antenna terminal 10 and a diplexer 11, it can carry out here. However, if it becomes very difficult to take adjustment with other circuits which constitute a high frequency device if the electrostatic capacity which a varistor has is large and the capacity rate of change to a temperature change is large and adjustment cannot be taken, an insertion loss will become large and the property of a high frequency device will deteriorate. However, in the gestalt 1 of this operation, in consideration of the electrostatic capacity of this varistor 32, it will design for the configuration on which a varistor 32 is made to act also as a capacitor, and since it becomes the thing excellent also in adjustment with other circuits, it becomes the small high frequency device of an insertion loss not to mention removal of a high-voltage noise.

[0030] Furthermore, that a varistor 32 acts as a capacitor, and by constituting a varistor 32 and an inductance 36 from one laminating component, the functions formed in the laminating ceramic circuit board 60 can be reduced, and a miniaturization can be attained.

[0031] Moreover, in the gestalt 1 of this operation, a varistor 32 is formed only in the circuit by the side of GSM whose passage frequency band is about 900MHz, and it has not prepared in the circuit by the side of DCS whose passage frequency band is about 1.8GHz. This originates in the circuitry of a diplexer 11. That is, the high-pass filter is formed in the part nearest to the antenna terminal 10 of a DCS side circuit by the inductance 36 and the capacitor 34. That is, the high-voltage noise of a frequency with a usually as low frequency as about 500MHz can be invaded no longer. When the high-pass filter is not temporarily formed in the part near the antenna terminal 10, after also taking the electrostatic capacity into consideration, it is desirable like the circuit by the side of GSM in the gestalt 1 of this operation to carry out parallel connection of the varistor.

[0032] In addition, SAW filter 65 contains SAW filters 17 and 18 in one

package.

[0033] (Gestalt 2 of operation) the gestalt 2 of following book operation -- using -- this invention -- especially claim 5 is explained.

[0034] Drawing 3 is the plan of the high frequency device in the gestalt 2 of this operation. Since the circuitry is the same as that of what was shown with the gestalt 1 of operation, explanation is omitted.

[0035] The difference between the gestalt 2 of this operation and the gestalt 1 of operation is the configuration of a varistor 32.

[0036] In the gestalt 2 of this operation, after a varistor 32 prints the varistor ingredient shown with the gestalt 1 of operation and prints an electrode on this, it is formed in the front face of the laminating ceramic circuit board 60 by heat-treating.

[0037] Therefore, a high frequency device can be formed into the low back as compared with the gestalt 1 of operation, and the applicability of mobile communication equipment will spread.

[0038] (Gestalt 3 of operation) the gestalt 3 of the following and operation -- using -- this invention -- especially invention according to claim 6 is explained.

[0039] Drawing 4 is the sectional view of the high frequency device in the gestalt 3 of this operation. Since the circuitry is the same as that of what was shown with the gestalt 1 of operation, explanation is omitted.

[0040] The difference between the gestalt 3 of this operation and the gestalt 1 of operation is the configuration of a varistor 32.

[0041] In the gestalt 3 of this operation, as shown in drawing 4 , the laminating of the ceramic layer 62 and the conductor pattern 63 is carried out, in case the laminating ceramic circuit board 60 which has the antenna terminal 10, a diplexer 11, switches 13 and 14, and LPF 15 and 16 in the interior or a peripheral face is formed, the laminating of the ceramic layer 66 and the internal electrode layer 67 which were formed with the varistor ingredient is carried out similarly, and the varistor 32 is formed in the interior of the laminating ceramic circuit board 60.

[0042] Therefore, a high frequency device can be formed into the low back as compared with the gestalt 1 of operation, and since there is no need of forming a varistor 32, specially as well as the ability to extend application to mobile communication equipment after forming the laminating ceramic circuit board 60, it becomes the thing excellent in productivity.

[0043] (Gestalt 4 of operation) the gestalt 4 of the following and operation -- using -- this invention -- especially invention according

to claim 11 is explained.

[0044] Drawing 5 is the circuit diagram of the high frequency device in the gestalt 4 of operation, and can be used as an antenna common machine in the GSM/DCS dual band cellular phone of the Europe cellular-phone specification. In drawing 5, it is the diplexer (part enclosed with a drawing middle point line) which connected 10 to the antenna terminal and connected 11 to the antenna terminal 10, and the frequency component of a GSM band and a DCS band is separated spectrally and multiplexed. Moreover, the left-hand side of the part surrounded by the dotted line in drawing 5 is a circuit (inside A of drawing) which deals with the frequency component of a GSM band, and right-hand side is a circuit (inside B of drawing) which deals with the frequency component of a DCS band. In each circuit, the switches 13 (part enclosed with the alternate long and short dash line in drawing) and 14 which carve ** and an input signal into a diplexer 11 are connected, and LPF 15 and 16 which removes the harmonic content of a sending signal, and SAW filters 17 and 18 which make each band a passband are connected to these switches 13 and 14. And terminals 19, 20, 21, and 22 are connected to each filters 15, 16, 17, and 18.

[0045] A diplexer 11 connects an inductance 30 to a serial between the antenna terminal 10 and a switch 13 at the GSM side, when it sees from the antenna terminal 10, and it connects Capacitors 31a and 31b and a varistor 32 to juxtaposition. Moreover, while seeing from the antenna terminal 10 and connecting capacitors 34 and 35 to a serial between the antenna terminal 10 and a switch 14 at the DCS side, the series circuit of an inductance 36 and a capacitor 37 is connected to juxtaposition between a capacitor 34 and 35. The end of a varistor 32 and capacitor 31b is connected to the grand terminals 33 and 38.

[0046] Since a switch 13 is the same configuration as the gestalt 1 of operation, it omits the explanation.

[0047] In the gestalt 4 of this operation, it has the varistor 32 and capacitor 31b which connect an end to the grand terminals 33 and 38 in a diplexer 11 into the part which the signal by the side of GSM is *(ed), and is received. Thus, in the part which a signal is *(ed) the GSM side of a diplexer 11 and is received, when there are two or more capacitor 31b and the varistors 32 which connect an end to the grand terminals 33 and 38, a high-voltage noise can be more quickly removed by arranging a varistor 32 into the part nearest to the antenna terminal 10.

[0048] Also in the gestalt 4 of this operation, a varistor 32 becomes the small thing of an insertion loss by usually acting as a capacitor at the time of use, and designing a high frequency device in consideration

of electrostatic capacity.

[0049] Moreover, the concrete configuration of a high frequency device may take which gestalt shown in the gestalten 1-3 of the above-mentioned implementation in this case.

[0050] In addition, in the gestalten 1-4 of the above-mentioned implementation, although shown taking the case of the application to GSM / DCS dual band system Even if this invention is not limited to this and are a single band and a triple band, about the required thing of a cure to the high-voltage noise which invades from an antenna terminal The same effectiveness is acquired by connecting a varistor to juxtaposition between an antenna terminal and the circuit linked to this antenna terminal.

[0051]

[Effect of the Invention] Even if the high-voltage noise of the frequency near a signal passband invades from an antenna terminal above according to this invention, the high frequency device which can protect certainly the circuit connected behind can be offered. Furthermore, it becomes the small thing of an insertion loss by making a varistor usually act as a capacitor at the time of use.

[Translation done.]

* NOTICES *

JPO and NCIP are not responsible for any damages caused by the use of this translation.

1. This document has been translated by computer. So the translation may not reflect the original precisely.
2. **** shows the word which can not be translated.
3. In the drawings, any words are not translated.

DESCRIPTION OF DRAWINGS

[Brief Description of the Drawings]

[Drawing 1] The circuit diagram of the high frequency device in the gestalten 1-3 of operation of this invention

[Drawing 2] The sectional view of the high frequency device in the gestalt 1 of operation of this invention

[Drawing 3] The plan of the high frequency device in the gestalt 2 of operation of this invention

[Drawing 4] The sectional view of the high frequency device in the gestalt 3 of operation of this invention

[Drawing 5] The circuit diagram of the high frequency device in the gestalt 4 of operation of this invention

[Drawing 6] The circuit diagram of the conventional high frequency device

[Description of Notations]

10 Antenna Terminal

11 Diplexer

13 Switch

14 Switch

15 LPF

16 LPF

17 SAW Filter

18 SAW Filter

19 Terminal

20 Terminal

21 Terminal

22 Terminal

23 Terminal

30 Inductance

31 Capacitor

32 Varistor

33 Grand Terminal

34 Capacitor

35 Capacitor

36 Inductance

37 Capacitor

40 Diode

41 Inductance

42 Inductance

43 Capacitor

44 Capacitor

45 Inductance

46 Capacitor

47 Diode

48 Capacitor

49 Inductance

50 Capacitor

60 Laminating Ceramic Circuit Board

61 Laminating Compound Device

62 Ceramic Layer
63 Conductor Pattern
64 Diode
65 SAW Filter
66 Ceramic Layer
67 Internal Electrode Layer

[Translation done.]

* NOTICES *

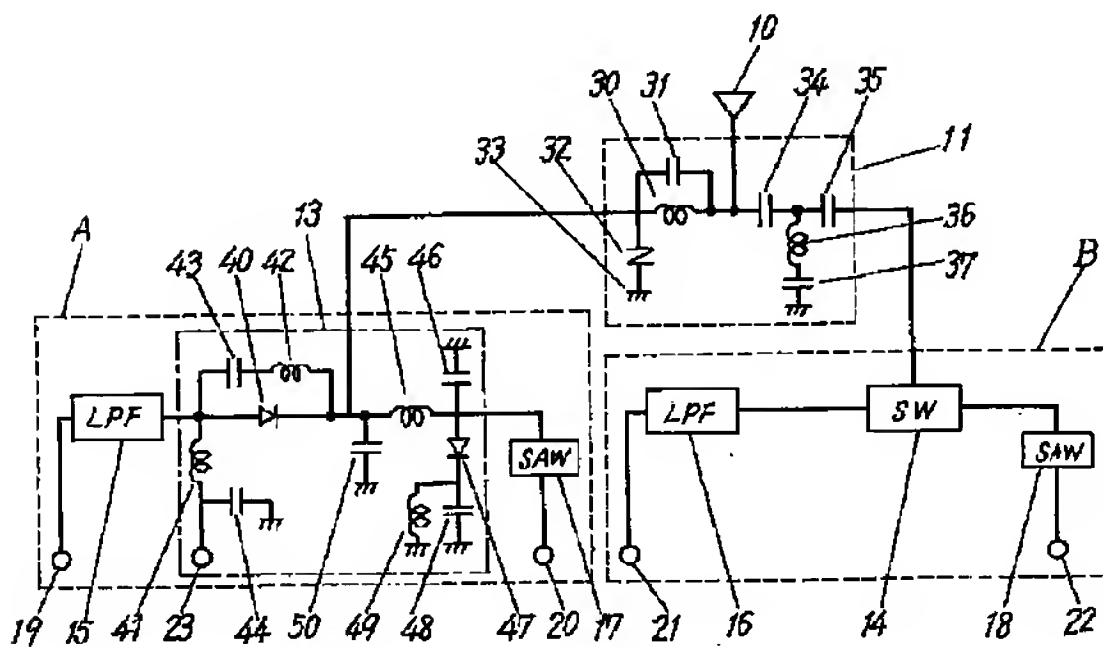
JPO and NCIP are not responsible for any damages caused by the use of this translation.

1. This document has been translated by computer. So the translation may not reflect the original precisely.
2. **** shows the word which can not be translated.
3. In the drawings, any words are not translated.

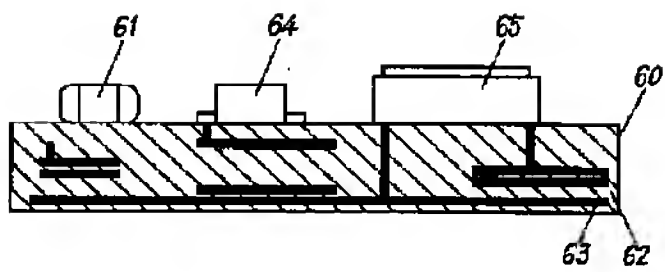
DRAWINGS

[Drawing 1]

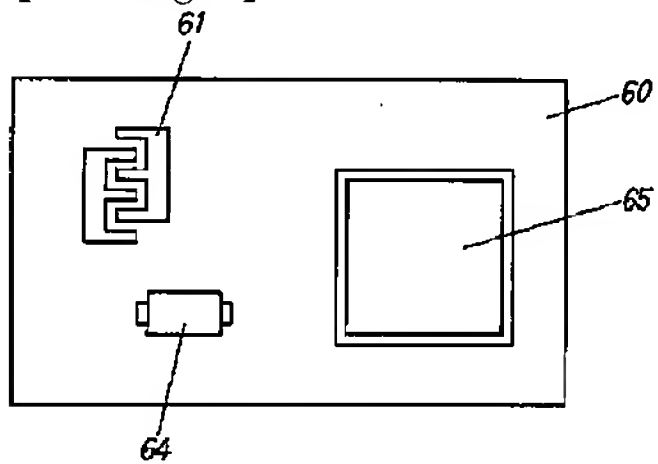
10 アンテナ端子 19,20,21,22,23 端子
11 ダイプレクサ 32 バリスタ
33 グランド端子



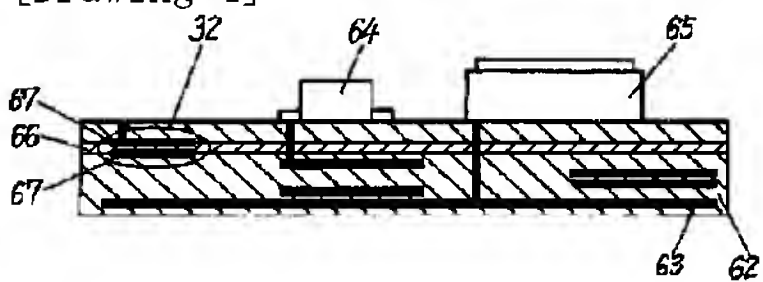
[Drawing 2]



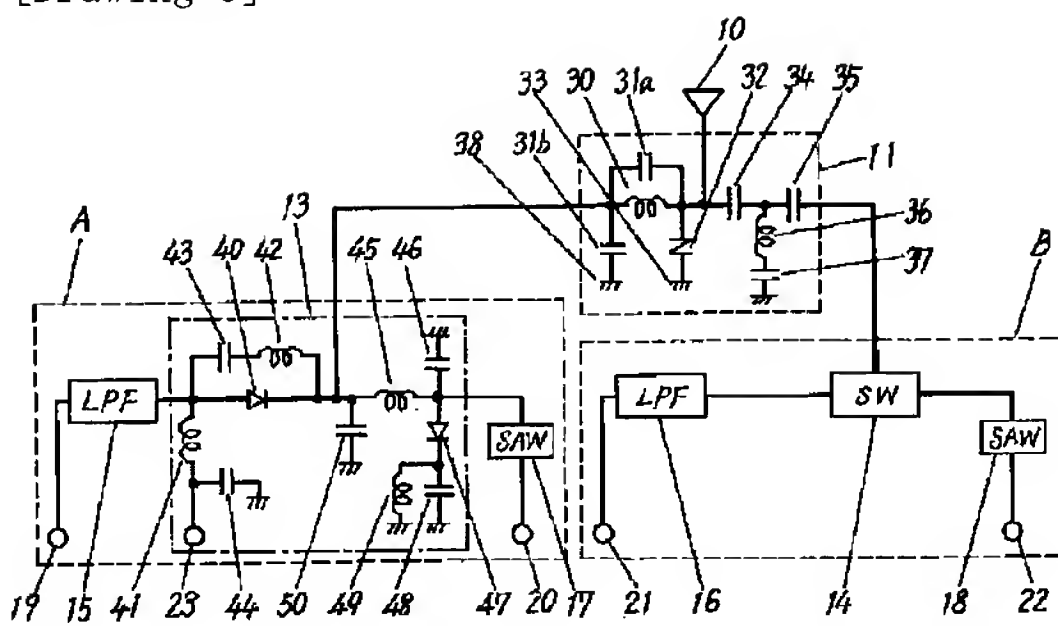
[Drawing 3]



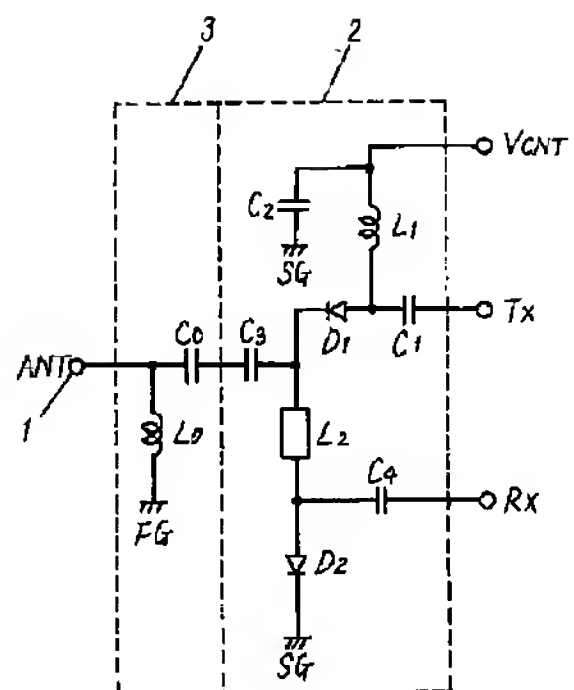
[Drawing 4]



[Drawing 5]



[Drawing 6]



[Translation done.]

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開2003-101436

(P2003-101436A)

(43) 公開日 平成15年4月4日 (2003. 4. 4)

(51) Int.Cl.⁷

識別記号

F I

データベース* (参考)

H 0 4 B 1/40

H 0 4 B 1/40

5 E 0 3 4

H 0 1 C 7/10

H 0 1 C 7/10

5 K 0 1 1

審査請求 未請求 請求項の数11 O L (全 7 頁)

(21) 出願番号 特願2001-288663 (P2001-288663)

(22) 出願日 平成13年9月21日 (2001. 9. 21)

(71) 出願人 000005821

松下電器産業株式会社

大阪府門真市大字門真1006番地

(72) 発明者 鈴木 孝太郎

大阪府門真市大字門真1006番地 松下電器
産業株式会社内

(72) 発明者 大森 吉晴

大阪府門真市大字門真1006番地 松下電器
産業株式会社内

(74) 代理人 100097445

弁理士 岩橋 文雄 (外 2 名)

最終頁に続く

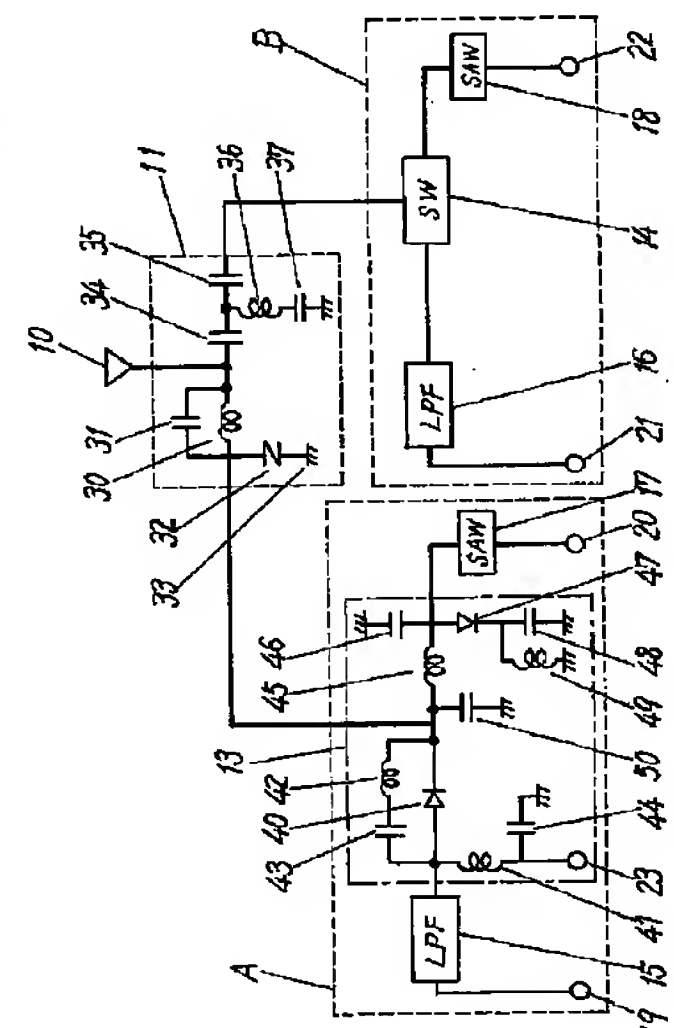
(54) 【発明の名称】 高周波デバイス

(57) 【要約】

【課題】 高電圧雑音が侵入したとしても、確実にアンテナ端子の後に接続された回路を保護することのできる高周波デバイスを提供することを目的とする。

【解決手段】 アンテナ端子10にダイプレクサ11を接続し、GSM帯とDCS帯の周波数成分を分波・合波し、ダイプレクサ11には、GSM帯の周波数成分を取扱う回路とDCS帯の周波数成分を取扱う回路を接続し、GSM帯の回路においては、ダイプレクサ11に送、受信信号を切り分けるスイッチ13をダイオード40を用いて形成し、ダイプレクサ11は、GSM側において、アンテナ端子10とスイッチ13との間に直列にインダクタンス30を接続し、並列にコンデンサ31とバリスタ32を接続し、さらにバリスタ32の一端はグラウンド端子33に接続している。

10 アンテナ端子
11 ダイプレクサ
19, 20, 21, 22, 23 端子
32 バリスタ
33 グラウンド端子



【特許請求の範囲】

【請求項1】 アンテナ端子と、このアンテナ端子に接続したダイプレクサと、このダイプレクサに接続した複数のスイッチと、このスイッチに接続したSAWフィルタ及びローパスフィルタとを備え、前記スイッチはダイオードを、前記ダイプレクサはバリスタを用いて形成したものであり、前記バリスタは前記ダイオードと前記アンテナ端子間に並列に接続した高周波デバイス。

【請求項2】 バリスタは回路基板上に配設したものである請求項1に記載の高周波デバイス。

【請求項3】 バリスタはセラミック層と電極層とを交互に積層した積層素子である請求項2に記載の高周波デバイス。

【請求項4】 ダイプレクサはインダクタンスを有し、バリスタとインダクタンスとはセラミック層と導体層とを交互に積層した一つの積層素子であり、この積層素子を回路基板上に実装した請求項3に記載の高周波デバイス。

【請求項5】 バリスタは印刷形成されたものである請求項2に記載の高周波デバイス。

【請求項6】 バリスタは導電パターンとセラミック層とを積層した回路基板の内部に構成されたものである請求項1に記載の高周波デバイス。

【請求項7】 バリスタは $-10\sim 75^{\circ}\text{C}$ における容量変化率が $\pm 0.1\%$ 以下である請求項1に記載の高周波デバイス。

【請求項8】 バリスタは比誘電率が30以下のセラミック材料を用いて形成したものである請求項1に記載の高周波デバイス。

【請求項9】 バリスタは酸化亜鉛を主成分とし、副成分としてSi化合物を添加したものである請求項8に記載の高周波デバイス。

【請求項10】 バリスタはセラミック層と内部電極層とを交互に積層したものであり、セラミック層は酸化亜鉛を主成分としたものであり、内部電極層はAgを主成分とするものである請求項1に記載の高周波デバイス。

【請求項11】 ダイプレクサは、グランド端子に接続するバリスタ及びコンデンサを有するものであり、アンテナ端子とダイオード間において前記アンテナ端子に近い方にバリスタを並列接続する請求項1に記載の高周波デバイス。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は携帯電話などの移動体通信機器、特に送、受信切り替えのアンテナ共用器部に用いることのできる高周波デバイスに関するものである。

【0002】

【従来の技術】最近、携帯電話などの移動体通信機器においては、アンテナ端子から静電気など瞬時に高電圧に

なるような雑音が入力し、内部の電気回路を破壊する危険があることが認識されている。

【0003】そこで、特開2001-127663号公報においては、図6に示されるようにアンテナ端子1とスイッチ回路2との間にコンデンサとインダクタンスとからなるハイパスフィルタ3を接続し、スイッチ回路2の保護を図っている。

【0004】

【発明が解決しようとする課題】携帯電話などの移動体通信機器においては、年々小型化が進み、中に収納されるデバイスも小型化が求められている。

【0005】また、上記ハイパスフィルタ3において、通過帯域外減衰量を大きくしようとすると、コンデンサとインダクタンスとを多段に接続しなければならない。また帯域外減衰量を大きくするために多段に接続すると、挿入損失が大きくなるだけでなく、デバイスも大きくなってしまふ。従って、ある程度で妥協しなければならない。

【0006】しかしながら、信号通過帯域近傍の周波数の高電圧雑音が入力すると、このハイパスフィルタ3を通過し、アンテナ端子1に接続したスイッチ回路2に侵入して破壊してしまう恐れがある。

【0007】そこで本発明は、たとえ信号通過帯域に近い周波数の高電圧雑音が入力したとしても、確実に後に接続された回路を保護することのできる高周波デバイスを提供することを目的とするものである。

【0008】

【課題を解決するための手段】上記目的を達成するため、以下の構成を有するものである。

【0009】本発明の請求項1に記載の発明は、特に、ダイオードを用いたスイッチとバリスタを用いたダイプレクサを有する高周波デバイスにおいて、アンテナ端子とダイオードとの間にバリスタを並列に接続するものであり、アンテナから侵入した高電圧雑音をバリスタで吸収することにより、ダイオードを含む回路を保護することができる。

【0010】本発明の請求項2に記載の発明は、特に、バリスタは導体パターンとセラミック層とを積層した積層セラミック基板上に配設したものであり、バリスタを有する高周波デバイスを容易に形成することができる。

【0011】本発明の請求項3に記載の発明は、特に、セラミック層と電極層とを交互に積層した積層バリスタを用いるものであり、所望の特性のバリスタを使用することができる。

【0012】本発明の請求項4に記載の発明は、特に、ダイプレクサはバリスタに加えてインダクタンスを有し、バリスタとインダクタンスとはセラミック層と導体層とを交互に積層した一つの積層素子で形成し、回路基板上に実装したものであり、小型化が図れると共に所望の特性を有する高周波デバイスを得ることができる。

【0013】本発明の請求項5に記載の発明は、特にバリスタは回路基板の上に印刷形成したものであり、低背化を図ることができ、移動体通信機器への適用範囲が広がるものである。

【0014】本発明の請求項6に記載の発明は、特に、バリスタを積層セラミック回路基板の内部に構成するものであり、生産性良く、低背化を図ることができ、移動体通信機器への適用範囲が広がるものである。

【0015】本発明の請求項7に記載の発明は、特に、 $-10\sim 75^{\circ}\text{C}$ における容量変化率が $\pm 0.1\%$ 以下のバリスタを用いるものであり、容量変化率が小さいので、挿入損失を小さくすることができ、安定した特性を有するものとなる。

【0016】本発明の請求項8に記載の発明は、特に、比誘電率が30以下のセラミック材料を用いて形成したバリスタを用いるものであり、静電容量が3pF以下と小さくなり、高周波デバイスの特性劣化を抑制することができる。

【0017】本発明の請求項9に記載の発明は、特に、酸化亜鉛を主成分とし、副成分としてSi化合物を添加した材料を用いてバリスタを作製したものであり、静電容量が3pF以下と小さいものとなる。

【0018】本発明の請求項10に記載の発明は、特に、セラミック層と内部電極層とを交互に積層したものであり、セラミック層は酸化亜鉛を主成分としたものであり、内部電極層はAgを主成分とするバリスタを用いるものであり、内部電極として導電率の小さいAgを用いることにより、挿入損失が小さいものとなる。

【0019】本発明の請求項11に記載の発明は、特に、ダイプレクサは、グランド端子に接続するバリスタ及びコンデンサを有するものであり、アンテナ端子とダイオード間において前記アンテナ端子に近い方にバリスタを並列接続するものであり、より確実に高電圧雑音を除去することができる。

【0020】

【発明の実施の形態】（実施の形態1）以下、実施の形態1を用いて、本発明の特に請求項1～4、7～10に記載の発明について説明する。

【0021】図1は実施の形態1における高周波デバイスの回路図であり、欧州携帯電話規格のGSM/DCSデュアルバンド携帯電話におけるアンテナ共用器として用いることができる。図1において、10はアンテナ端子、11はアンテナ端子10に接続したダイプレクサ

（図中点線で囲んだ部分）であり、GSM帯とDCS帯の周波数成分を分波・合波する。また図1において点線で囲んだ部分の左側は、GSM帯の周波数成分を取扱う回路（図中A）であり、右側はDCS帯の周波数成分を取扱う回路（図中B）である。それぞれの回路においては、ダイプレクサ11に送、受信信号を切り分けるスイッチ13（図中一点鎖線で囲んだ部分）、14を接続

し、このスイッチ13、14には送信信号の高調波成分を除去するローパスフィルタ（以下LPFとする）15、16及び、それぞれの帯域を通過帯域とするSAWフィルタ17、18が接続されている。そして各フィルタ15、16、17、18には端子19、20、21、22が接続されている。

【0022】ダイプレクサ11は、アンテナ端子10から見てGSM側においては、アンテナ端子10とスイッチ13との間に直列にインダクタンス30を接続し、並列にコンデンサ31とバリスタ32を接続したものである。またアンテナ端子10から見てDCS側においては、アンテナ端子10とスイッチ14との間に直列にコンデンサ34、35を接続するとともに、コンデンサ34、35間に並列にインダクタンス36とコンデンサ37との直列回路を接続している。さらにバリスタ32の一端はグランド端子33に接続している。

【0023】スイッチ13は、アンテナ端子10と端子23間に直列にダイオード40及びインダクタンス41を接続するとともに、ダイオード40と並列にインダクタンス42とコンデンサ43の直列回路を接続し、インダクタンス41と端子23間に並列にコンデンサ44を接続している。またアンテナ端子10とSAWフィルタ17との間には直列にインダクタンス45を接続するとともに、並列にコンデンサ46、ダイオード47、コンデンサ48、インダクタンス49からなる回路を接続している。そしてダイオード40とインダクタンス45との間に並列にコンデンサ50を接続している。

【0024】図2に本実施の形態1における高周波デバイスの断面図を示す。

【0025】図において、60は積層セラミック回路基板であり、セラミック層62と導体パターン63とを交互に積層することにより内部及び外周面にアンテナ端子10、スイッチ13（ダイオード64を除く）、14、LPF15、16を形成している（図示せず）。またダイプレクサ11はバリスタ32及びインダクタンス36を除いた部分を積層セラミック回路基板60の内部に形成している。そして表面にダイオード64、SAWフィルタ65、バリスタ32とインダクタンス36の積層複合素子61を形成し、図1に示す回路を実現している。

【0026】積層複合素子61は、セラミック層と内部電極層とが交互に積層された積層体の両端面に外部電極が形成されたものである。バリスタ32を構成するセラミック層は、比誘電率が30以下と小さいものであり、具体的には酸化亜鉛を主成分とし、副成分としてSi化合物を添加したバリスタ材料を用いて形成したものである。また内部電極層は、導電率の低いAgあるいはAgを主成分とする金属を用いて形成されたものである。そしてこのような構成を取ることで、静電容量が3pF以下と小さいだけでなく、 $-10\sim 75^{\circ}\text{C}$ における容量変化率も $\pm 0.1\%$ 以下と小さいバリスタ32を得る

ことができるのである。バリスタ32は、通常使用時にはコンデンサとして作用し、高電圧雑音が入り込んできたときに、バリスタ本来の機能を発揮し、高電圧雑音を除去するのである。

【0027】つまり、アンテナ端子10から静電気などの高電圧雑音が入り込んできた場合、まずバリスタ32にてこの高電圧雑音を除去し、必要な信号のみをスイッチ13に送信することができるのである。

【0028】従って、高電圧雑音により特性が劣化する可能性の高いダイオード40、47及びSAWフィルタ17を確実に保護し、信頼性に優れた高周波デバイスを取得することができるのである。

【0029】ここで高電圧雑音対策としては、アンテナ端子10とダイプレクサ11との間に並列にバリスタを接続しても行うことができる。しかしながらバリスタの有する静電容量が大きく、また温度変化に対する容量変化率が大きいと、高周波デバイスを構成する他の回路との整合性を取るのが非常に困難となり、整合性が取れないと挿入損失が大きくなり、高周波デバイスの特性が劣化する。しかしながら本実施の形態1においては、バリスタ32をコンデンサとしても作用させる構成のため、このバリスタ32の静電容量を考慮して設計することとなり、他の回路との整合性にも優れたものとなるため、高電圧雑音の除去はもちろんのこと、挿入損失の小さい高周波デバイスとなるのである。

【0030】さらに、バリスタ32がコンデンサとして作用すること、およびバリスタ32とインダクタンス36とを一つの積層部品で構成することにより、積層セラミック回路基板60内に形成する機能を削減することができ、小型化を図ることができる。

【0031】また本実施の形態1においては、通過周波数帯域が約900MHzのGSM側の回路にのみバリスタ32を設け、通過周波数帯域が約1.8GHzのDCS側の回路には設けていない。これは、ダイプレクサ11の回路構成に起因するのである。即ち、DCS側回路の最もアンテナ端子10に近い部分には、インダクタンス36とコンデンサ34によりハイパスフィルタが形成されている。つまり通常周波数が約500MHzと低い周波数の高電圧雑音が入り込めないようになっている。仮にアンテナ端子10に近い部分にハイパスフィルタが形成されていないような場合は、本実施の形態1におけるGSM側の回路と同様に、その静電容量も考慮した上で、バリスタを並列接続することが望ましい。

【0032】なお、SAWフィルタ65は、SAWフィルタ17、18を一つのパッケージに収納したものである。

【0033】(実施の形態2)以下本実施の形態2を用いて、本発明の特に請求項5について説明する。

【0034】図3は、本実施の形態2における高周波デバイスの上面図である。その回路構成は実施の形態1で

示したものと同様であるので説明を省略する。

【0035】本実施の形態2と実施の形態1との相違点は、バリスタ32の形状である。

【0036】本実施の形態2においては、バリスタ32は積層セラミック回路基板60の表面に、実施の形態1で示したバリスタ材料を印刷し、この上に電極を印刷した後、熱処理することにより形成している。

【0037】従って、実施の形態1と比較すると、高周波デバイスを低背化することができ、移動体通信機器への適用範囲が広がることとなる。

【0038】(実施の形態3)以下、実施の形態3を用いて、本発明の特に請求項6に記載の発明について説明する。

【0039】図4は、本実施の形態3における高周波デバイスの断面図である。その回路構成は実施の形態1で示したものと同様であるので説明を省略する。

【0040】本実施の形態3と実施の形態1との相違点は、バリスタ32の形状である。

【0041】本実施の形態3においては、図4に示すようにセラミック層62と導体パターン63とを積層し、内部や外周面にアンテナ端子10、ダイプレクサ11、スイッチ13、14、LPF15、16を有する積層セラミック回路基板60を形成する際、バリスタ材料で形成したセラミック層66と内部電極層67とを同様に積層し、バリスタ32を積層セラミック回路基板60の内部に形成しているのである。

【0042】従って、実施の形態1と比較すると、高周波デバイスを低背化することができ、移動体通信機器への適用を広げることができるのはもちろん、積層セラミック回路基板60を形成した後、わざわざ、バリスタ32を形成する必要が無いので、生産性に優れたものとなる。

【0043】(実施の形態4)以下、実施の形態4を用いて、本発明の特に請求項11に記載の発明について説明する。

【0044】図5は実施の形態4における高周波デバイスの回路図であり、欧州携帯電話規格のGSM/DCSデュアルバンド携帯電話におけるアンテナ共用器として用いることができる。図5において、10はアンテナ端子、11はアンテナ端子10に接続したダイプレクサ(図中点線で囲んだ部分)であり、GSM帯とDCS帯の周波数成分を分波・合波する。また図5において点線で囲んだ部分の左側は、GSM帯の周波数成分を取扱う回路(図中A)であり、右側はDCS帯の周波数成分を取扱う回路(図中B)である。それぞれの回路においては、ダイプレクサ11に送、受信信号を切り分けるスイッチ13(図中一点鎖線で囲んだ部分)、14を接続し、このスイッチ13、14には送信信号の高調波成分を除去するLPF15、16及び、それぞれの帯域を通過帯域とするSAWフィルタ17、18が接続されてい

る。そして各フィルタ15, 16, 17, 18には端子19, 20, 21, 22が接続されている。

【0045】ダイプレクサ11は、アンテナ端子10から見たときGSM側においては、アンテナ端子10とスイッチ13との間に直列にインダクタンス30を接続し、並列にコンデンサ31a, 31bとバリスタ32を接続したものである。またアンテナ端子10から見てDCS側においては、アンテナ端子10とスイッチ14との間に直列にコンデンサ34, 35を接続するとともに、コンデンサ34, 35間に並列にインダクタンス36とコンデンサ37との直列回路を接続している。バリスタ32、コンデンサ31bの一端はグランド端子33, 38に接続している。

【0046】スイッチ13は、実施の形態1と同様の構成であるのでその説明を省略する。

【0047】本実施の形態4においては、ダイプレクサ11において、GSM側の信号を送、受信する部分に、一端をグランド端子33, 38に接続するバリスタ32とコンデンサ31bとを有するものである。このようにダイプレクサ11のGSM側と信号を送、受信する部分において、一端をグランド端子33, 38に接続するコンデンサ31bやバリスタ32が複数ある場合は、アンテナ端子10に最も近い部分にバリスタ32を配置することにより、より俊敏に高電圧雑音を除去することができる。

【0048】本実施の形態4においても、バリスタ32は通常使用時にはコンデンサとして作用するものであり、静電容量を考慮して、高周波デバイスを設計することにより、挿入損失の小さいものとなる。

【0049】またこの場合、高周波デバイスの具体的な構成は上記実施の形態1～3に示したいずれの形態を取っても構わない。

【0050】なお、上記実施の形態1～4においては、GSM/DCSデュアルバンドシステムへの応用を例にとって示したが、本発明はこれに限定されるものではなく、たとえばシングルバンド、トリプルバンドであっても、アンテナ端子から侵入する高電圧雑音に対する対策の必要なものについては、アンテナ端子と、このアンテナ端子に接続する回路との間に並列にバリスタを接続することにより、同様の効果が得られるものである。

【0051】

【発明の効果】以上本発明によると、たとえ信号通過帯域に近い周波数の高電圧雑音がアンテナ端子から侵入したとしても、後に接続された回路を確実に保護することができる。高周波デバイスを提供することができる。さらに、バリスタを通常使用時にはコンデンサとして作用させることにより、挿入損失の小さいものとなる。

【図面の簡単な説明】

【図1】本発明の実施の形態1～3における高周波デバイスの回路図

【図2】本発明の実施の形態1における高周波デバイスの断面図

【図3】本発明の実施の形態2における高周波デバイスの上面図

【図4】本発明の実施の形態3における高周波デバイスの断面図

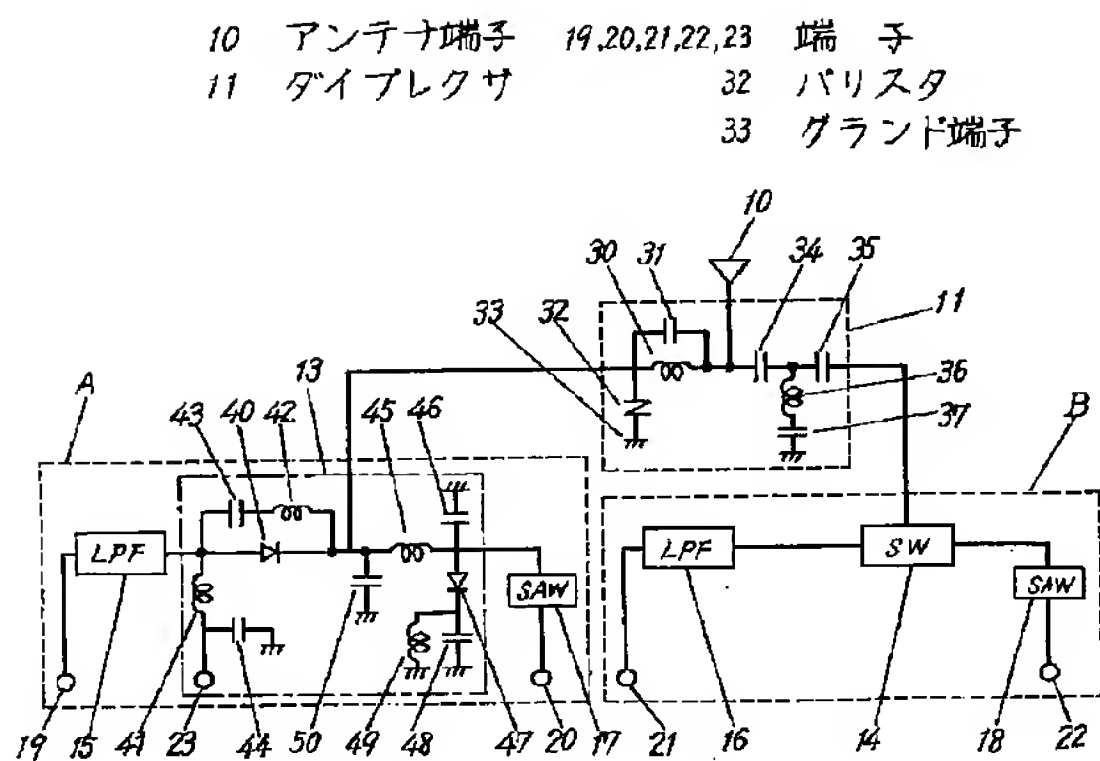
【図5】本発明の実施の形態4における高周波デバイスの回路図

【図6】従来の高周波デバイスの回路図

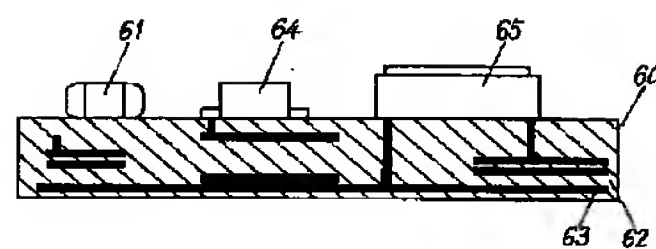
【符号の説明】

- 10 アンテナ端子
- 11 ダイプレクサ
- 13 スイッチ
- 14 スイッチ
- 15 LPF
- 16 LPF
- 17 SAWフィルタ
- 18 SAWフィルタ
- 19 端子
- 20 端子
- 21 端子
- 22 端子
- 23 端子
- 30 インダクタンス
- 31 コンデンサ
- 32 バリスタ
- 33 グランド端子
- 34 コンデンサ
- 35 コンデンサ
- 36 インダクタンス
- 37 コンデンサ
- 40 ダイオード
- 41 インダクタンス
- 42 インダクタンス
- 43 コンデンサ
- 44 コンデンサ
- 45 インダクタンス
- 46 コンデンサ
- 47 ダイオード
- 48 コンデンサ
- 49 インダクタンス
- 50 コンデンサ
- 60 積層セラミック回路基板
- 61 積層複合素子
- 62 セラミック層
- 63 導体パターン
- 64 ダイオード
- 65 SAWフィルタ
- 66 セラミック層
- 67 内部電極層

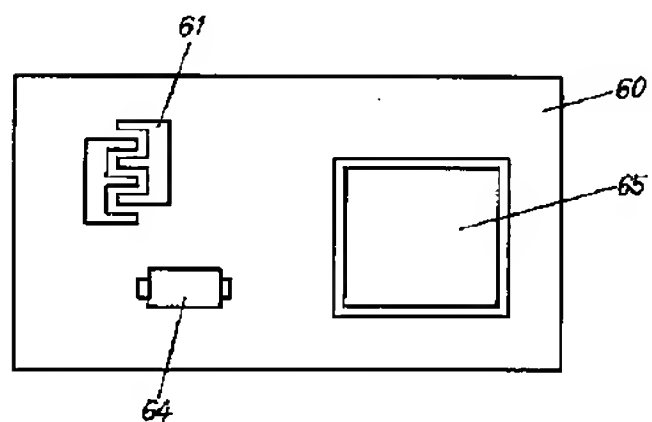
【図1】



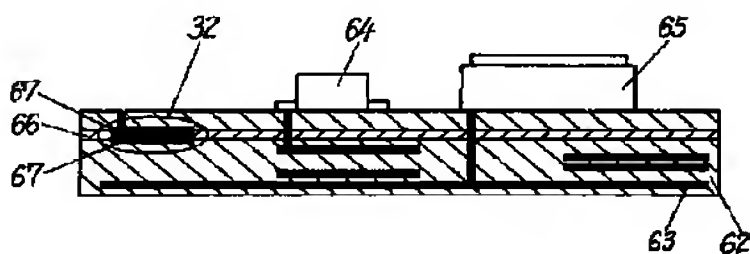
【図2】



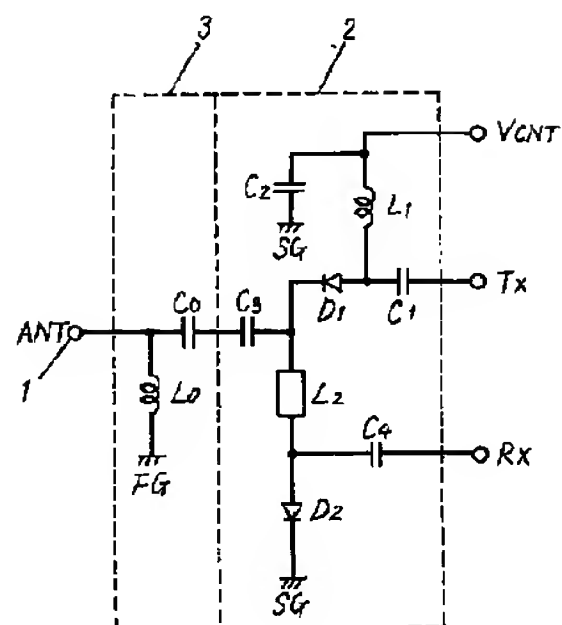
【図3】



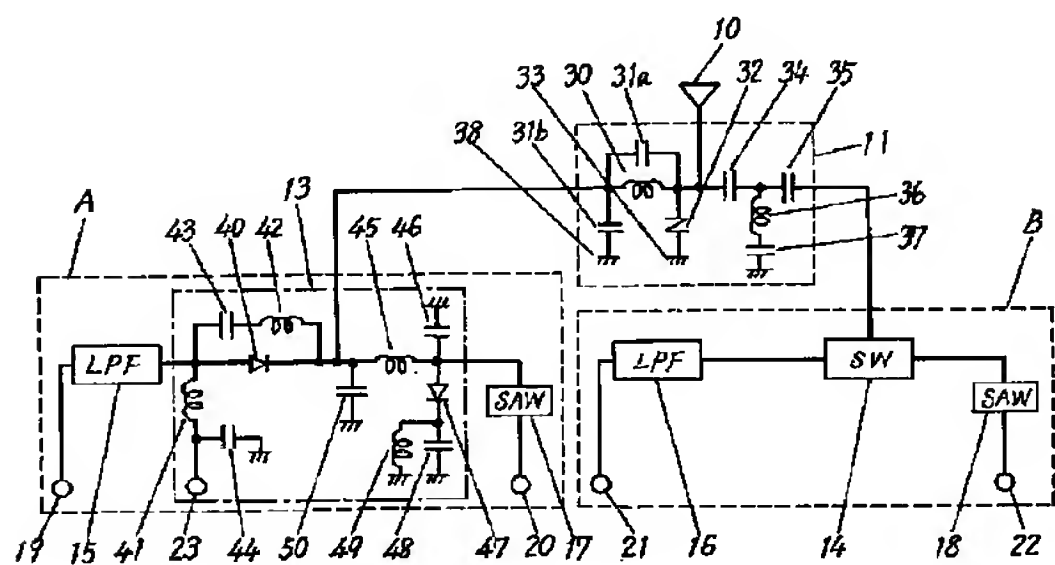
【図4】



【図6】



【図5】



フロントページの続き

(72)発明者 佐々木 理穂

大阪府門真市大字門真1006番地 松下電器
産業株式会社内

Fターム(参考) 5E034 DB15 DE07

5K011 AA06 DA21 KA03 KA11

* NOTICES *

JPO and NCIP are not responsible for any damages caused by the use of this translation.

1. This document has been translated by computer. So the translation may not reflect the original precisely.
2. **** shows the word which can not be translated.
3. In the drawings, any words are not translated.

CLAIMS

[Claim(s)]

[Claim 1] In order to protect an electrical circuit from a high-voltage pulse, it is the electrical filter which filters low frequency. Said electrical filter (1) is inserted in the signal path between the electrical circuits (3) containing an antenna connector (2) and a radio frequency eliminator at a serial. Said electrical filter (1) is an electrical filter characterized by having the high-pass filter which has cut-off frequency lower than the minimum cut-off frequency of said radio frequency eliminator in said electrical circuit.

[Claim 2] It is an electrical filter according to claim 1. It is characterized by said antenna connectors (2) and said electrical circuits (3) being some communication devices.

[Claim 3] It is an electrical filter according to claim 2. It is characterized by said communication device being a mobile phone.

[Claim 4] It is an electrical filter according to claim 3. It is characterized by said mobile phone being a mobile phone of a single frequency band or n frequency band (n= 1, 2 and 3, --).

[Claim 5] It is an electrical filter according to claim 3. It is characterized by said mobile phone being a mobile phone in a single mode or n mode (n= 1, 2 and 3, --).

[Claim 6] It is an electrical filter according to claim 2. It is characterized by said communication device being a cordless telephone.

[Claim 7] It is an electrical filter according to claim 2. It is characterized by said communication device being a satellite telephone.

[Claim 8] It is an electrical filter according to claim 2. It is characterized by said communication device being a card telephone.

[Claim 9] It is an electrical filter given in any 1 term of claim 3 thru/or claim 8. Said radio frequency eliminator is characterized by separating at least two different radio frequencies.

[Claim 10] It is a communication device according to claim 2. It is

characterized by the 1st part of said electrical circuit (3) being a radio-signal filter, transmission/reception switch, a radio-signal transmitter, or a reception input.

[Claim 11] It is a high-pass filter according to claim 2. It is characterized by including at least one inductance in a serial path at a juxtaposition path including at least one capacitance.

[Claim 12] It is a high-pass filter according to claim 2. It is characterized by including at least one resistance in a serial path at a juxtaposition path including at least one capacitance.

[Claim 13] It is a high-pass filter according to claim 2. It is characterized by including at least one inductance in a serial path at a juxtaposition path including at least one resistance.

[Claim 14] It is a high-pass filter according to any 1 term of claim 11 thru/or claim 13. It is characterized by including the combination of a component given in a serial path and a juxtaposition path at said claim.

[Claim 15] It is a high-pass filter according to any 1 term of claim 11 thru/or claim 14. It is characterized by consisting of discrete devices of the signal path between said antenna connectors and said electrical circuits.

[Claim 16] It is a high-pass filter according to any 1 term of claim 11 thru/or claim 14. It is characterized by being accumulated into a radio frequency eliminator as a single multilayer component.

[Claim 17] It is a high-pass filter according to any 1 term of claim 11 thru/or claim 14. It is characterized by being accumulated into a radio frequency eliminator as a thin film.

[Claim 18] It is a high-pass filter according to claim 15 or claim 17. It is characterized by a high-pass filter and said radio frequency eliminator concerned consisting of same ingredients.

[Claim 19] It is an electrical filter according to any 1 term of claim 11 thru/or claim 14. Said high-pass filter is characterized by being the combination of a discrete device, a multilayer component, or a thin film.

[Claim 20] It is an electrical filter according to claim 4. Said high-pass filter has one capacitance for a serial path. It is the configuration of having one inductor for a juxtaposition path. The first element is most characterized by being a diplexer for a dual band telephone in said electrical circuit.

[Claim 21] It is an electrical filter according to claim 4. Said high-pass filter has one capacitance for a serial path. It is the configuration of having one inductor for a juxtaposition path. The first element is most characterized by being a transmit/receive switch for a dual band telephone in said electrical circuit.

[Translation done.]

* NOTICES *

JPO and NCIP are not responsible for any damages caused by the use of this translation.

1. This document has been translated by computer. So the translation may not reflect the original precisely.
2. **** shows the word which can not be translated.
3. In the drawings, any words are not translated.

DETAILED DESCRIPTION

[Detailed Description of the Invention]

[0001]

[Field of the Invention]

This invention relates to the electrical filter for filtering low frequency, in order to protect an electronic circuitry from a high-voltage pulse. Furthermore, this invention relates to protection of the electrical circuit inside a communication device.

[0002]

[Description of the Prior Art]

Building the 1st main antenna connector and the communication device (for example, mobile phone) which has another antenna connector further in order to extend an antenna is known for the conventional technique. The 1st main antenna is usually offered with telephone, and is in the condition of generally having connected in almost all cases. The antenna of another, for example, the external antenna used in an environment in the car, is removed ** picking mostly, and when using in the car at the time of a drive, only in the case of a special application, it is connected to a communication device. But an antenna connector must be able to be simply used, in order to enable it to attach one more antenna quickly. Therefore, it is installed by being thrust through an additional antenna connector or being inserted mostly, in the outside front face of a communication device by the antenna.

[0003]

The antenna connector on the front face of an outside is a high-voltage pulse, for example, the interface which cannot be influenced very easily of ESD. ESD may reduce the sensibility and output voltage of a receiver. Furthermore, ESD may give a damage to the component inside a

communication device.

[0004]

Moreover, a dual band mobile phone is appearing on the market in a commercial scene increasingly. For example, a dual band mobile phone can treat two different frequencies, such as 900MHz, 1800MHz or 900MHz, and 1900MHz. In this low frequency band field or the range of a high-frequency band receiver, the same problem as the above-mentioned about ESD arises. This is for using a surface acoustic filter. In order to lower the sensibility to ESD, a nonlinear device is added in a signal path. Diode, a varistor, or a spark gap can be used for a nonlinear device.

[0005]

[Problem(s) to be Solved by the Invention]

The addition of a nonlinear device can become the cause which a higher harmonic produces in a transmitter path. When the tolerance of these capacitance, an inductance, and the actual value of resistance is large, loss will be changed, therefore the sensibility of a receiver will be changed.

[0006]

Furthermore, no matter what component it may add, the increment in loss, and the sensibility of a receiver and the fall of output power are brought about. The increment in loss takes place for the mismatching produced by the power losses by the Q value to which the component was limited, or these components.

[0007]

Therefore, the purpose of this invention is offering the electrical filter which decreases ESD sensibility, without causing the increment in loss, and generating of a higher harmonic.

[0008]

[Means for Solving the Problem]

Instruction of claim 1 can attain the above-mentioned purpose.

[0009]

According to claim 1, there is an advantage that ESD protection is offered about a low frequency band, a high-frequency band, or other frequencies that exist between them.

[0010]

Furthermore, an electrical filter has the advantage that it may be built with a discrete device, and you may be accumulated and built.

[0011]

Moreover, the electrical filter for ESD protection has the advantage that operation is easy and does not need the mechanical means for more

than this, for example, protection. Furthermore, the user of a mobile phone has the advantage of remaining as it is and being in the condition that it can already use, for example, even if the user itself does not have to do management of protection and does not give a safeguard any more by the user.

[0012]

Furthermore, the gestalt of advantageous operation is included in claim 1 - claim 21.

[0013]

According to claim 15, there is an advantage that a discrete device can arrange near the antenna connector. An electronic circuitry can be further protected from all high-voltage pulses by this.

[0014]

It is because this with the advantage that a single multilayer component can be used can adjust the high-pass filter component accumulated by the multilayer circuit or the thin film with low pass filter crossroads and high-pass filter crossroads according to an individual, respectively according to claim 16 and claim 17.

[0015]

Therefore, it is rare for constraint of a design to arise by the limited component constant. Furthermore, when built with the same ingredient, the same temperature, and variation, this is applied to all components.

[0016]

[Embodiment of the Invention]

Hereafter, in drawing 1 a and drawing 1 b, this invention is shown in a detail.

[0017]

The antenna connector 2 and electrical circuit 3 for connecting an antenna are connected through the signal path. The antenna connector 2 is connected to the signal path through the port 11. Here, an antenna connector connects similarly the antenna of one antenna or the interior, and the exterior, and is used. When the antenna of the interior and the exterior needs to be connected and used, in order to switch the antenna of the interior and the exterior, the additional antenna switch SW is required. This is shown in drawing 1 b and the antenna switch SW accomplishes some antenna connectors 2. The further port 12 is formed in order to connect an electrical circuit 3 to a signal path.

[0018]

furthermore, drawing 1 b -- half a block diagram -- it is drawing which expressed typically. Here, in the gestalt of suitable operation, the No. 1 first component of the electrical circuit 3 connected to a signal path

through a port 12 is a diplexer 30.

[0019]

Here, the arrangement of the typical diplexer 30 which has the low pass filter crossroads 31 which provide with a 900MHz frequency band the output port 3 which dissociates and corresponds, for example, and the high-pass filter crossroads 32 which provide with the bandwidth of 1800MHz the output port 2 which dissociates and corresponds is shown. Since arrangement of a diplexer is well found with the conventional technique, the arrangement of a diplexer shown here is what [only] was chosen as an example. Special arrangement of such a diplexer 30 is indicated by the specification of "Dual band (GSM-DCS1800) Chip Multilayer Frequency Separator SLF-090 EN from Hitachi Metals, Ltd., and Tottori Works."

[0020]

However, selection of arrangement of the diplexer as an electrical circuit says again that it is not what limits the range of invention. Arrangement like a triplexer or an equivalent throat may be used similarly. This invention may be used about all the cases required to protect an electrical circuit to the high-voltage pulse from an antenna connector where it is assumed.

[0021]

Furthermore, a high-pass filter can be used about an electrical circuit 3. The first element of No. 1 in this electrical circuit 3 is a single band eliminator or n band eliminator (n is 1, 2, and 3 here -- the frequency band for multiplex is meant), and has GSM900 which has the bandwidth of 890MHz - 960MHz, GSM1800 which has the bandwidth of 1710MHz - 1880MHz, or PCS1900 which has the bandwidth of 1850MHz - 1990MHz.

[0022]

Furthermore, the above-mentioned arrangement may be combined and used, and in this case, the No. 1 first element of an electrical circuit is a single mode or n mode-separation machine (n is 1, 2, and 3 -- the multiplex mode is meant), and it has GSM, AMPS, IS-95, DECT, a satellite telephone, or UMTS as such an element.

[0023]

The No. 1 first element of such an electrical circuit may be all kinds of the transmitter or receiver for all switch matrices like transmission/reception switch, or radio-signal processing again.

[0024]

An example of the example which can realize this invention is use in the PC environment, and if a card telephone (for example, PCMCIA card telephone) is inserted in the PC environment, it can use all the above-

mentioned various modes and methods by the card telephone.

[0025]

In the suitable operation gestalt of this invention, the electrical filter for ESD protection is a high-pass filter which consists of the 1st capacitor C1 and 1st inductor L1, as shown in drawing 1 b. Series connection of this capacitor C1 is carried out to a signal path, and the direct-current decoupling between the common antenna connector 11 and the electrical circuit port 12 is obtained by this. An inductor L1 is connected between a common signal path and a ground, and the main effect of ESD protection is acquired by this. Close differentiates first the ESD pulse to which it came by C1, and connects it with a ground too hastily by L1. It depends on the inductivity and Q value of L1 for the energy connected with a ground too hastily greatly. Therefore, C1 and L1 need to be designed careful so that an ESD pulse may be lowered even to safe level, at the same time it suppresses insertion to the minimum. of course, the high-pass filter which consists of C1 and L1 is a very simple high-pass filter, it can also come out and realize using additional capacitance, an inductance, and resistance, and, thereby, ESD protection can raise a highpass property. Furthermore, the line loss characterized to resistance, all parasitic capacitance, or an inductance arises according to the serial of a there, and a juxtaposition path. Anyway, capacitance and an inductance can be replaced by Resistance R and a high-pass filter property can be acquired.

[0026]

According to the suitable configuration, the No. 1 first element of the electrical circuit 3 inside a dual band mobile phone is a diplexer 30 as mentioned above. This diplexer 30 may be realized by the discrete device, the single multilayer component, or the thin film. Such a diplexer 30 means that it is single equipment realized with the same ingredient including all required elements. In "Dual band (GSM-DCS1800) Chip Multilayer Frequency Separator SLF-090 EN from Hitachi Metals, Ltd., and Tottori Works", an example is describing this on specification again.

[0027]

The further side face of this invention is included in such [a high-pass filter 1 / again] a diplexer 30. The same ingredient as the element of a diplexer 30 can be used for all the elements of a high-pass filter 1, and the further advantage is acquired by this. It can actually be considered that a high-pass filter 1 and a diplexer 30 are one new equipment which has an output port 2 and an output port 3 in an input port list. The advantage of such new equipment is not needing the discrete device beyond this for implementation.

[0028]

However, in order to realize a high-pass filter, it can use combining a discrete device and a multilayer component. This is realized as follows. That is, the inductance of a juxtaposition path is realized inside the multilayer component in the diplexer of the next step to the capacitance of a serial path being a discrete device. In addition, all combination can be assumed.

[0029]

Another further side face of this invention can also make each element from the high-pass filter within a switch matrix, for example, the unit which has a multilayer component like transmission/reception switch built with the GaAs ingredient.

[0030]

With the gestalt of suitable operation of this invention, a high-pass filter 1 is realized using C1 whose a capacitance value is 6.8pF, and L1 whose an inductance value is 0.015 microhenries. Moreover, the diplexer 30 in the conventional technique currently described on the specification of "Dual band (GSM-DCS1800) Chip Multilayer Frequency Separator SLF-090 EN from Hitachi Metals, Ltd., and Tottori Works" is used. However, it should not pass over this to what was chosen as an example, but it should be said that it is only an example of selection of a value.

[0031]

Hereafter, this invention is described to a detail by drawing 2 .

[0032]

Drawing 2 is drawing showing the curves V2 and V3 of the output characteristics of operation obtained from the port 2 and the port 3 about the above-mentioned configuration shown by drawing 1 b. A x axis expresses frequency "FREQUENCY" (a unit is measured by Hertz), and the y-axis expresses electrical-potential-difference "VOUT". Finally, two curves are seen in drawing 2 . Here, V2_dB shows the electrical potential difference in the output port 2 in high-pass filter crossroads, and V3_dB shows the electrical potential difference in the output port 3 in low filter crossroads. According to this invention, the cut-off frequency of the added high-pass filter 1 is 498MHz. The cut-off frequency of this high-pass filter is a frequency lower than the lowest frequency in both diplexer filter crossroads. This means that the effect decreases and the attenuation to a diplexer from a high bandwidth filter actually decreases, so that spacing of the cut-off frequency of the added high-pass filter 1 and the cut-off frequency of a diplexer 30 is large. In the example which chose the point, attenuation is 0.3dB or

less.

[0033]

In drawing 4 , a high-pass filter is used combining transmission/reception switch as the No. 1 first component of an electrical circuit [in / in the gestalt of another suitable operation of this invention / the interior of GSM900 / 1800 dual band mobile phone]. Here, the high-pass filter 1 which has C2 of a with Ca 1 of with a capacitance value [of 22pF], L1 [with an inductance value / of 0.1 microhenries], and a capacitance value [of 22pF] addition in a serial path is realized. The combination of such a high-pass filter [in / most / the signal path to the first element (here transmit/receive switch 4)] 1 of an electrical circuit 3 is shown in drawing 4 from the antenna connector 2.

[0034]

In following drawing 3 a and drawing 3 b, a x axis expresses time amount "TIME" (a unit is a second), and the y-axis expresses electrical-potential-difference "VOUT" in both ports. Furthermore, sign v (1) means the electrical potential difference of a port 1, and as shown in drawing like the point, v (2) and v (3) mean the electrical potential difference of a port 2 and a port 3, respectively.

[0035]

In drawing 3 a, the simulation result of an ESD pulse is shown and it normalizes like the output signal wave of an ESD generator. The waveform characteristic of such a normalized ESD pulse is an international standard IEC. 61000-4-2 and 1995-01 It sets and is describing in the detail. Drawing 3 b is drawing showing an improvement of the ESD protection realized using the configuration chosen as mentioned above. In the case of the above-mentioned diplexer 30 which has any value, an ESD pulse is spread, without decreasing almost through the low pass filter crossroads 31 of a diplexer 30. The ESD pulse which passed through the high-pass filter crossroads 32 decreases to about 1/2.5. In the case of the above-mentioned diplexer 30, the ESD pulse which passed through the low pass filter crossroads 31 decreases to about 1/8, and the ESD pulse which passed through the high-pass filter crossroads 32 also decreases to about 1/8.

[0036]

Furthermore, it is said again that this invention is not what is restricted to the gestalt and example of the specific operation indicated on these specifications. That is, correction and modification of this invention do based on the instruction included in detailed explanation.

[Brief Description of the Drawings]

In the component and port which were displayed all over different drawing, the element of the same display means the same element.

[Drawing 1 a]

It is drawing which expressed the block diagram containing claim 1 typically.

[Drawing 1 b]

half the block diagram of the signal path of a dual band mobile phone -- it is drawing which expressed typically.

[Drawing 2]

It is drawing showing the curves V2 and V3 of the output characteristics of a diplexer of operation.

[Drawing 3 a]

It is drawing showing the simulation result of the normalized ESD pulse.

[Drawing 3 b]

It is drawing showing the simulation result and pulse response result of an ESD pulse in the output port of a diplexer which were used by this invention, and which were normalized.

[Drawing 4]

half the block diagram of the signal path of a dual band mobile phone -- it is drawing 2 which expressed typically.

[Translation done.]

* NOTICES *

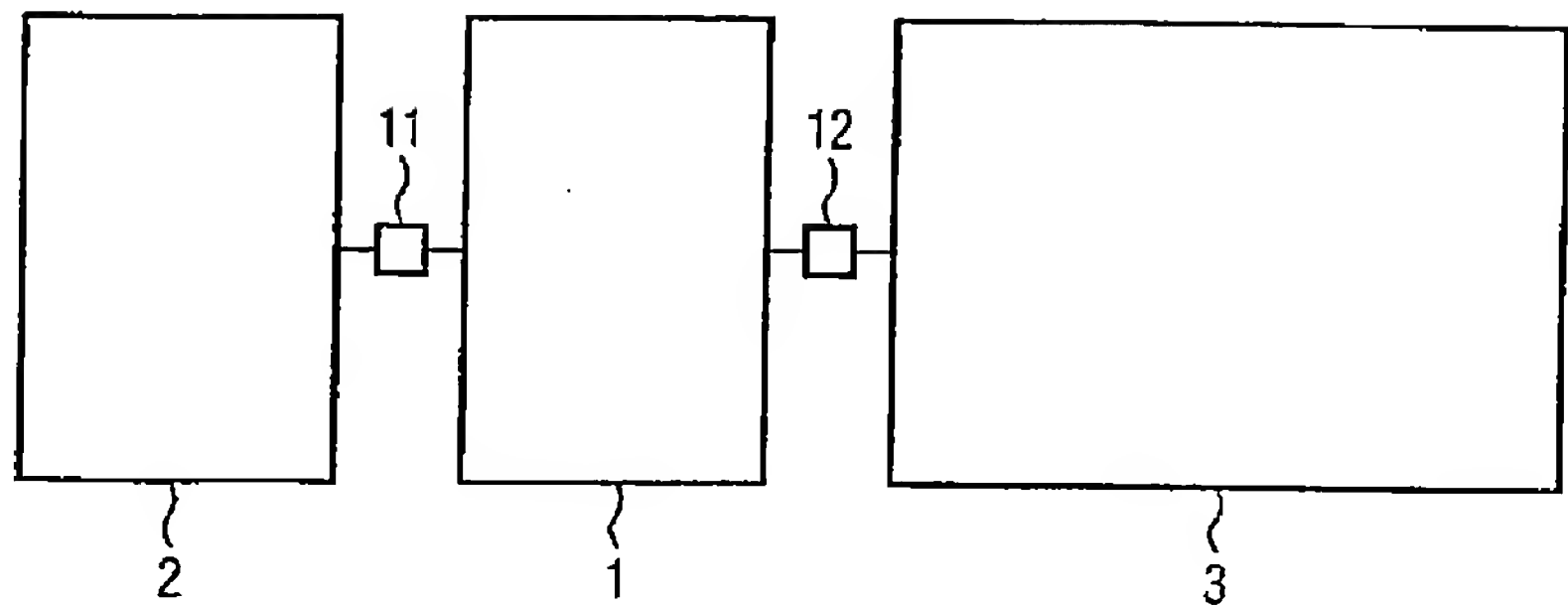
JPO and NCIP are not responsible for any damages caused by the use of this translation.

1. This document has been translated by computer. So the translation may not reflect the original precisely.
2. **** shows the word which can not be translated.
3. In the drawings, any words are not translated.

DRAWINGS

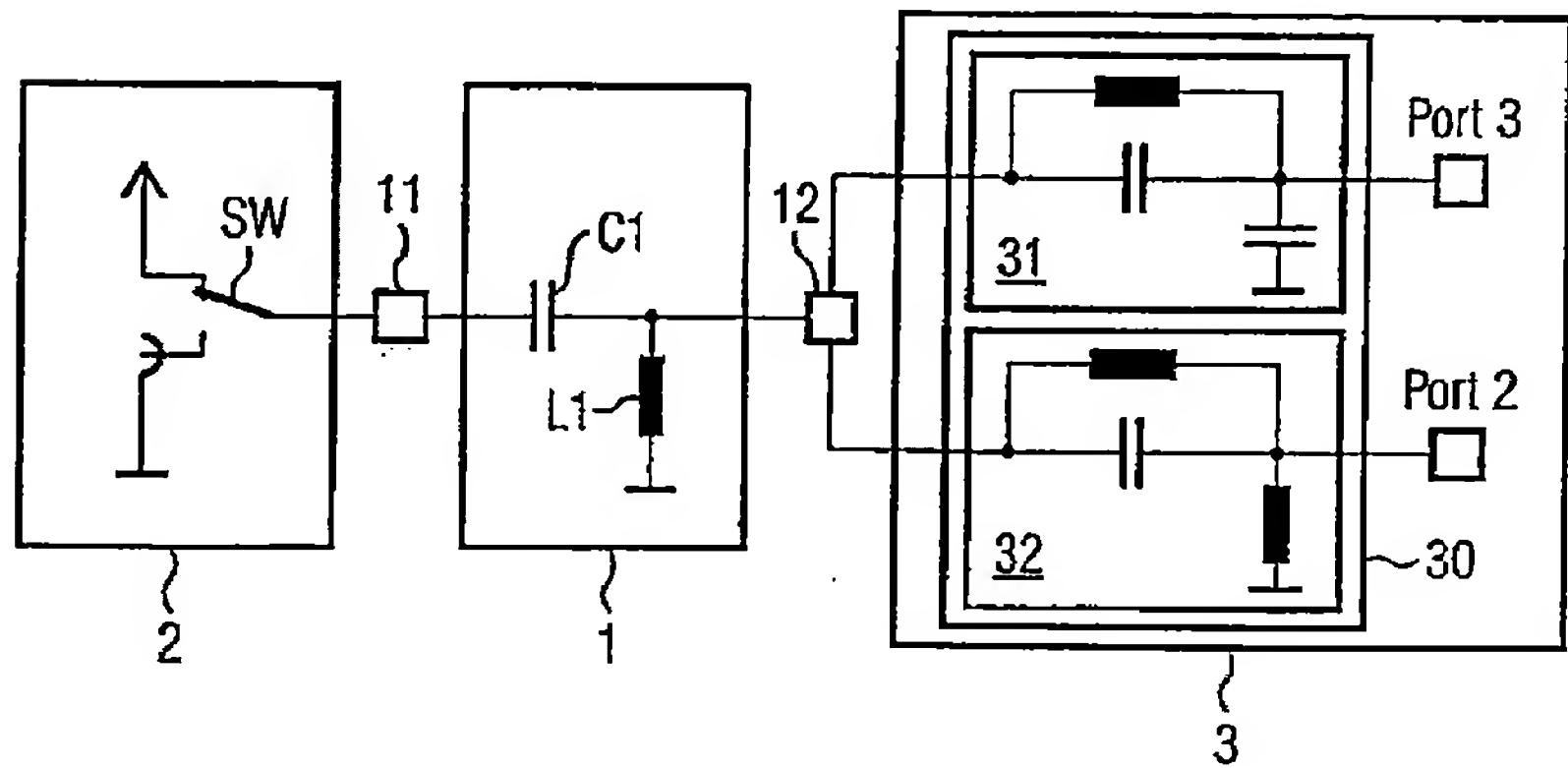
[Drawing 1 a]

FIG. 1a



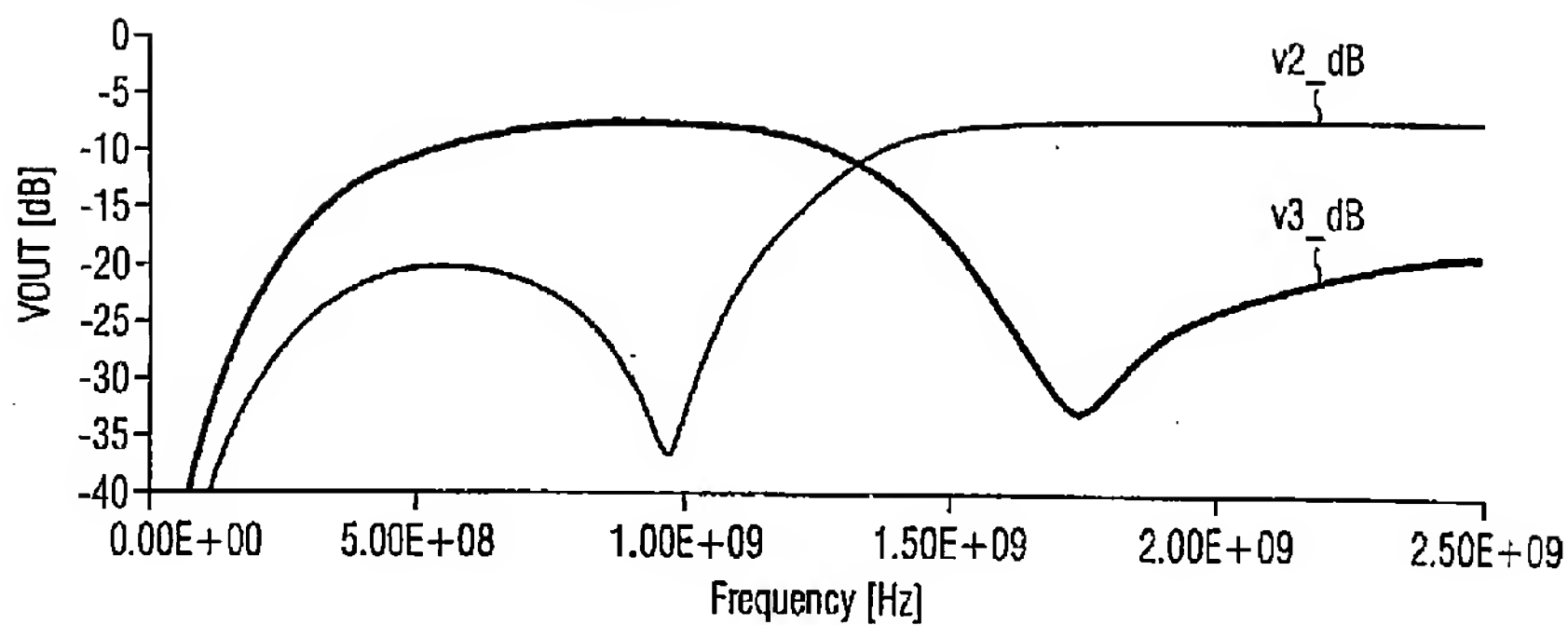
[Drawing 1 b]

FIG. 1b



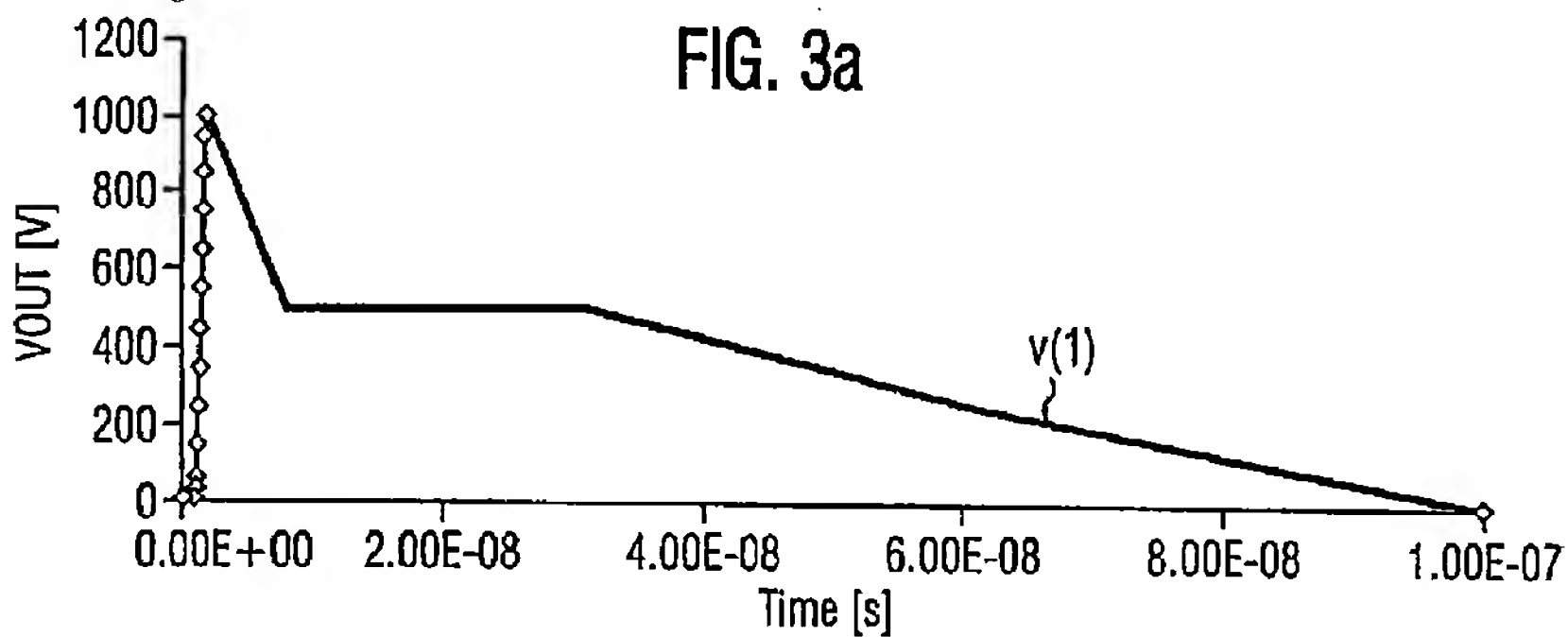
[Drawing 2]

FIG. 2



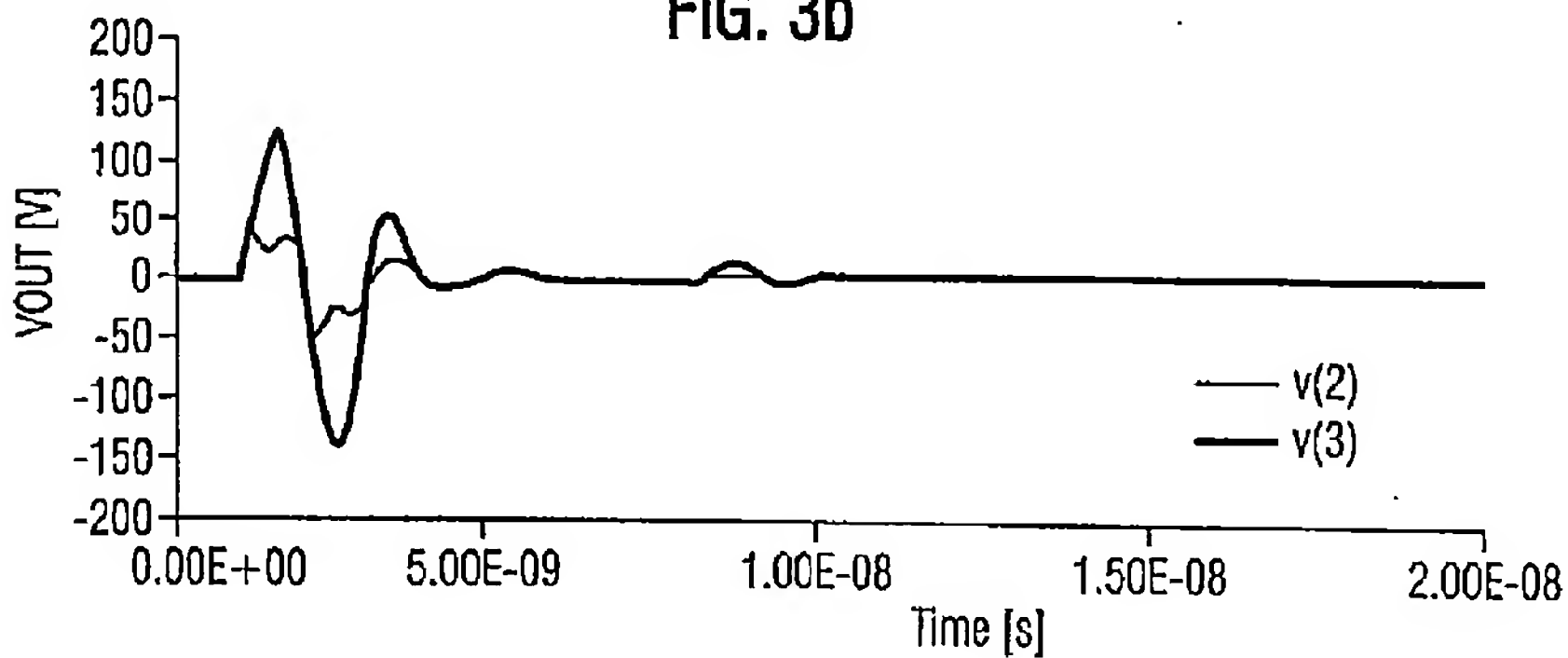
[Drawing 3 a]

FIG. 3a



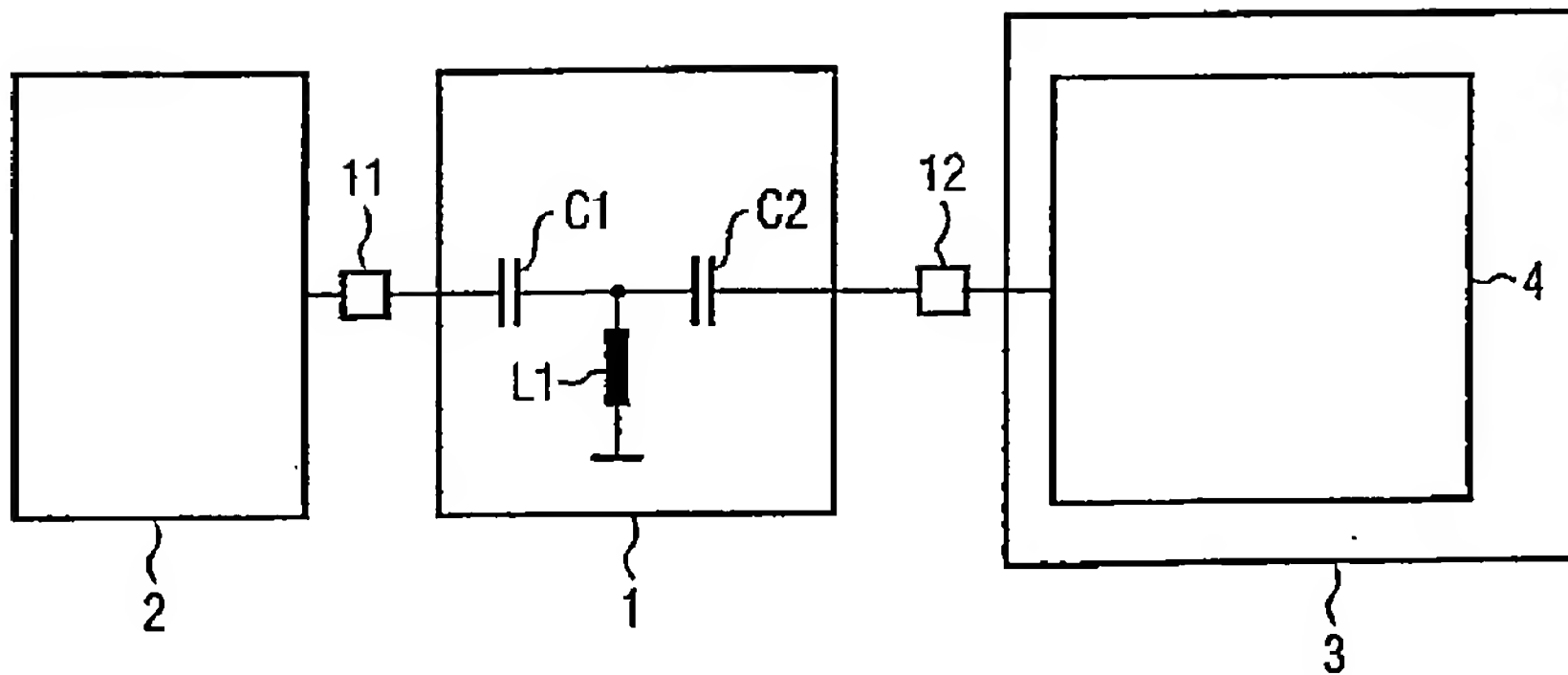
[Drawing 3 b]

FIG. 3b



[Drawing 4]

FIG. 4



[Translation done.]

* NOTICES *

JPO and NCIP are not responsible for any damages caused by the use of this translation.

1. This document has been translated by computer. So the translation may not reflect the original precisely.
2. **** shows the word which can not be translated.
3. In the drawings, any words are not translated.

WRITTEN AMENDMENT

[Procedure revision]

[Filing Date] September 26, Heisei 13 (2001. 9.26)

[Procedure amendment 1]

[Document to be Amended] Specification

[Item(s) to be Amended] Claim

[Method of Amendment] Modification

[The contents of amendment]

[Claim(s)]

[Claim 1]

It is a communication device,

Antenna connector (2),
the radio frequency eliminator (30) of the next step -- it is -- at
least -- the 1st output port (port 3) and the 2nd output port (port 2) -
- further -- another port (12) -- containing -- the above -- obtaining -
- one port (12) and signal path -- minding -- a radio frequency
eliminator (30) connectable with an antenna connector (2),

Preparation,

Said radio frequency eliminator (30),

The 1st filter crossroads between said another port (12) and said 1st
output port (port 3) for separating the range of the 1st frequency with
each 1st cut-off frequency (31),

The 2nd filter crossroads between said another port (12) and said 2nd
output port (port 2) for separating the range of the 2nd frequency with
each 2nd cut-off frequency higher than said 1st cut-off frequency (32),

It ****,

One high-pass filter (1) which will be accepted in order to protect said
radio frequency eliminator (30) to the high-voltage pulse from said
antenna connector (2) is inserted in said signal path between one port
(12) which will be an antenna connector (2) and said radio-frequency
eliminator (30) eliminator [said] Accepted,

Said another high-pass filter (1) has cut-off frequency lower than the
1st cut-off frequency of the radio frequency eliminator (30) of the next
step,

The communication device characterized by things.

[Claim 2] It is a communication device according to claim 1,

It is characterized by said communication device being a mobile phone.

[Claim 3] It is a communication device according to claim 2,

It is characterized by said mobile phone being a mobile phone of a
single frequency band or n frequency band (n= 1, 2 and 3, --).

[Claim 4] It is a communication device according to claim 2,

It is characterized by said mobile phone being a mobile phone in a
single mode or n mode (n= 1, 2 and 3, --).

[Claim 5] It is a communication device according to claim 1,

It is characterized by said communication device being a cordless
telephone.

[Claim 6] It is a communication device according to claim 1,

It is characterized by said communication device being a satellite
telephone.

[Claim 7] It is a communication device according to claim 1,

It is characterized by said communication device being a card telephone.

[Claim 8] It is a communication device according to claim 1,

It is characterized by said radio frequency eliminator (30) being a radio-signal filter, transmission/reception switch, a radio-signal transmitter, or a reception input.

[Claim 9] It is a communication device according to claim 1, Said high-pass filter is characterized by including at least one inductance in a serial path at a juxtaposition path including at least one capacitance.

[Claim 10] It is a communication device according to claim 1, Said high-pass filter is characterized by including at least one resistance in a serial path at a juxtaposition path including at least one capacitance.

[Claim 11] It is a communication device according to claim 1, Said high-pass filter is characterized by including at least one inductance in a serial path at a juxtaposition path including at least one resistance.

[Claim 12] It is a communication device given in any 1 term of claim 9 thru/or claim 11, Said high-pass filter is characterized by including the combination of a component according to claim 9 to 11 in a serial path and a juxtaposition path.

[Claim 13] It is a communication device given in any 1 term of claim 9 thru/or claim 12, Said high-pass filter is characterized by consisting of discrete devices of the signal path between said antenna connectors and said wireless eliminators.

[Claim 14] It is a communication device given in any 1 term of claim 9 thru/or claim 12, Said high-pass filter is characterized by being accumulated into a radio frequency eliminator as a single multilayer component.

[Claim 15] It is a high-pass filter according to any 1 term of claim 10 thru/or claim 13,

The high-pass filter concerned is characterized by being accumulated into a radio frequency eliminator as a thin film.

[Claim 16] It is a communication device according to claim 13 or 15, It is characterized by said high-pass filter and said radio frequency eliminator consisting of same ingredients.

[Claim 17] It is a communication device given in any 1 term of claim 9 thru/or claim 12,

Said high-pass filter is characterized by being the combination of a discrete device, a multilayer component, or a thin film.

[Claim 18] It is a communication device according to claim 3,

Said high-pass filter (1) has one capacitance for a serial path,
It is the configuration of having one inductor for a juxtaposition path,
It is characterized by said radio frequency eliminator (30) being a
diplexer for a dual band telephone.

[Claim 19] It is a communication device according to claim 3,
Said high-pass filter (1) has one capacitance for a serial path,
It is the configuration of having one inductor for a juxtaposition path,
It is characterized by said radio frequency eliminator (30) being a
transmit/receive switch for a dual band telephone.

[Procedure amendment 2]

[Document to be Amended] Specification

[Item(s) to be Amended] 0001

[Method of Amendment] Modification

[The contents of amendment]

[0001]

[Field of the Invention]

This invention relates to the communication device which has an antenna
connector and a radio frequency eliminator with a different frequency
domain in at least two output ports. Furthermore, this invention relates
to protection of the radio frequency eliminator in such a communication
device.

[Procedure amendment 3]

[Document to be Amended] Specification

[Item(s) to be Amended] 0007

[Method of Amendment] Modification

[The contents of amendment]

[0007]

Therefore, the purpose of this invention is offering the high-pass
filter which decreases the sensibility of static discharge, without
causing the increment in loss, and generating of a higher harmonic.

[Procedure amendment 4]

[Document to be Amended] Specification

[Item(s) to be Amended] 0010

[Method of Amendment] Modification

[The contents of amendment]

[0010]

Furthermore, a high-pass filter has the advantage that it may be built
with a discrete device, and you may be accumulated and built.

[Procedure amendment 5]

[Document to be Amended] Specification

[Item(s) to be Amended] 0011

[Method of Amendment] Modification

[The contents of amendment]

[0011]

Moreover, the high-pass filter for ESD protection has the advantage that operation is easy and does not need the mechanical means for more than this, for example, protection. Furthermore, the user of a mobile phone has the advantage of remaining as it is and being in the condition that it can already use, for example, even if the user itself does not have to do management of protection and does not give a safeguard any more by the user.

[Procedure amendment 6]

[Document to be Amended] Specification

[Item(s) to be Amended] 0012

[Method of Amendment] Modification

[The contents of amendment]

[0012]

Furthermore, the gestalt of advantageous operation is included in claim 2 - claim 19.

[Procedure amendment 7]

[Document to be Amended] Specification

[Item(s) to be Amended] 0013

[Method of Amendment] Modification

[The contents of amendment]

[0013]

According to claim 13, there is an advantage that a discrete device can arrange near the antenna connector. An electronic circuitry can be further protected from all high-voltage pulses by this.

[Procedure amendment 8]

[Document to be Amended] Specification

[Item(s) to be Amended] 0014

[Method of Amendment] Modification

[The contents of amendment]

[0014]

It is because this with the advantage that a single multilayer component can be used can adjust the high-pass filter component accumulated by the multilayer circuit or the thin film with low pass filter crossroads and high-pass filter crossroads according to an individual, respectively according to claim 14 and claim 15.

[Procedure amendment 9]

[Document to be Amended] Specification

[Item(s) to be Amended] 0036
[Method of Amendment] Deletion

[Translation done.]

(19) 日本国特許庁 (JP)

(12) 公表特許公報 (A)

(11) 特許出願公表番号

特表 2002-540664

(P 2002-540664A)

(43) 公表日 平成14年11月26日 (2002. 11. 26)

(51) Int. Cl. ⁷	識別記号	F I	テーマコード (参考)
H 0 3 H	7/46	H 0 3 H	A 5J024
	7/075		A 5K011
H 0 4 B	1/40	H 0 4 B	

審査請求 未請求 予備審査請求 有

(全 25 頁)

(21) 出願番号 特願2000-607302 (P2000-607302)
(86) (22) 出願日 平成12年2月24日 (2000. 2. 24)
(85) 翻訳文提出日 平成13年9月18日 (2001. 9. 18)
(86) 国際出願番号 PCT/EP00/01494
(87) 国際公開番号 W000/57515
(87) 国際公開日 平成12年9月28日 (2000. 9. 28)
(31) 優先権主張番号 99105594. 8
(32) 優先日 平成11年3月18日 (1999. 3. 18)
(33) 優先権主張国 欧州特許庁 (E P)

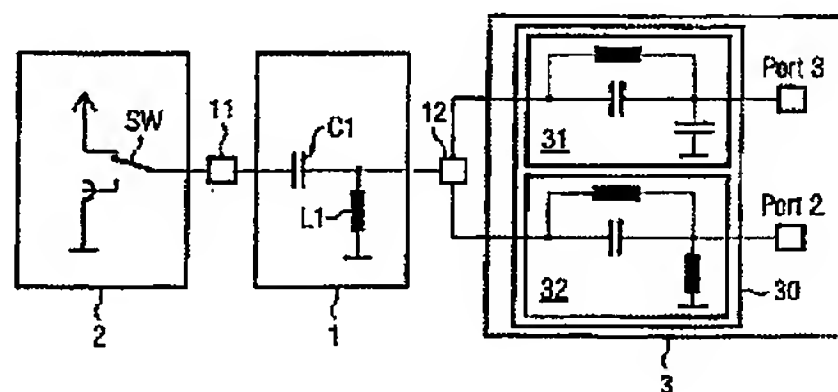
(71) 出願人 テレフオンアクチーボラゲット エル エ
ム エリクソン (パブル)
スウェーデン国エス - 126 25 スト
ックホルム
(72) 発明者 コディム, ヴァルター
ドイツ国 ニュルンベルグ デー-90489,
フェニツェルシュトラッセ 37
(72) 発明者 ヤンカー, ラインハルト
ドイツ国 ヴァイゼンドルフ デー-910
85, アム ホッフストック 31
(74) 代理人 弁理士 大塚 康德 (外3名)

最終頁に続く

(54) 【発明の名称】 ハイパスフィルタ

(57) 【要約】

本発明は、E S D (静電放電) から電子回路を保護するために低周波をフィルタリングするための電気フィルタに関するものである。低周波をフィルタリングするためのハイパスフィルタ (1) が、通信装置内部のアンテナ接続器 (2) と電気回路 (3) の間にある信号経路において用いられる。アンテナ接続器を介して、様々なアンテナを接続することができる。低周波をフィルタリングするためのハイパスフィルタ (1) は、直列経路内のキャパシタンス (C 1) と、並列経路内のインダクタンス (L 1) とを用いて組み立てられる。ハイパスフィルタ (1) によって、次段の電気回路 (3) を保護することができる。さらにもう一つの側面として、このハイパスフィルタは、電気回路 (3) 内の無線周波数分離器の最低遮断周波数よりも低い遮断周波数を有する。



【特許請求の範囲】

【請求項1】 高電圧パルスから電気回路を保護するために低周波をフィルタリングする電気フィルタであって、

前記電気フィルタ(1)は、アンテナ接続器(2)と無線周波数分離器を含む電気回路(3)との間の信号経路に直列に挿入され、

前記電気フィルタ(1)は、前記電気回路内の前記無線周波数分離器の最低遮断周波数よりも低い遮断周波数を有するハイパスフィルタを備えることを特徴とする電気フィルタ。

【請求項2】 請求項1に記載の電気フィルタであって、

前記アンテナ接続器(2)と前記電気回路(3)は通信装置の一部であることを特徴とする。

【請求項3】 請求項2に記載の電気フィルタであって、

前記通信装置は移動電話であることを特徴とする。

【請求項4】 請求項3に記載の電気フィルタであって、

前記移動電話は単一周波数帯または n 周波数帯($n=1, 2, 3, \dots$)の移動電話であることを特徴とする。

【請求項5】 請求項3に記載の電気フィルタであって、

前記移動電話は単一モードまたは n モード($n=1, 2, 3, \dots$)の移動電話であることを特徴とする。

【請求項6】 請求項2に記載の電気フィルタであって、

前記通信装置はコードレス電話であることを特徴とする。

【請求項7】 請求項2に記載の電気フィルタであって、

前記通信装置は衛星電話であることを特徴とする。

【請求項8】 請求項2に記載の電気フィルタであって、

前記通信装置はカード電話であることを特徴とする。

【請求項9】 請求項3乃至請求項8のいずれか1項に記載の電気フィルタであって、

前記無線周波数分離器は少なくとも2つの異なる無線周波数を分離することを特徴とする。

【請求項10】 請求項2に従う通信装置であって、
前記電気回路(3)の第1の部分は無線信号フィルタまたは送信／受信スイッチまたは無線信号送信器または受信入力であることを特徴とする。

【請求項11】 請求項2に従うハイパスフィルタであって、
直列経路に少なくとも1つのキャパシタンスを含み、並列経路に少なくとも1つのインダクタンスを含むことを特徴とする。

【請求項12】 請求項2に従うハイパスフィルタであって、
直列経路に少なくとも1つのキャパシタンスを含み、並列経路に少なくとも1つの抵抗を含むことを特徴とする。

【請求項13】 請求項2に従うハイパスフィルタであって、
直列経路に少なくとも1つの抵抗を含み、並列経路に少なくとも1つのインダクタンスを含むことを特徴とする。

【請求項14】 請求項11乃至請求項13のいずれか1項に従うハイパスフィルタであって、
直列経路及び並列経路に、前記請求項に記載の素子の組み合わせを含むことを特徴とする。

【請求項15】 請求項11乃至請求項14のいずれか1項に従うハイパスフィルタであって、
前記アンテナ接続器と前記電気回路との間の信号経路のディスクリート素子で構成されていることを特徴とする。

【請求項16】 請求項11乃至請求項14のいずれか1項に従うハイパスフィルタであって、
単一多層素子として無線周波数分離器内に集積されていることを特徴とする。

【請求項17】 請求項11乃至請求項14のいずれか1項に従うハイパスフィルタであって、
薄膜素子として無線周波数分離器内に集積されていることを特徴とする。

【請求項18】 請求項15または請求項17に従うハイパスフィルタであって、
当該ハイパスフィルタと前記無線周波数分離器が同一材料で構成されているこ

とを特徴とする。

【請求項19】 請求項11乃至請求項14のいずれか1項に従う電気フィルタであって、

前記ハイパスフィルタは、ディスクリート素子と多層素子または薄膜素子の組み合わせであることを特徴とする。

【請求項20】 請求項4に記載の電気フィルタであって、
前記ハイパスフィルタは、直列経路に1つのキャパシタンスを有し、
並列経路に1つのインダクタを有する構成であり、
前記電気回路中の一番初めの要素がデュアルバンド電話用のダイプレクサであることを特徴とする。

【請求項21】 請求項4に記載の電気フィルタであって、
前記ハイパスフィルタは、直列経路に1つのキャパシタンスを有し、
並列経路に1つのインダクタを有する構成であり、
前記電気回路中の一番初めの要素がデュアルバンド電話用の送受信スイッチであることを特徴とする。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は、高電圧パルスから電子回路を保護するために低周波をフィルタリングするための電気フィルタに関するものである。さらに、本発明は、通信装置内部の電気回路の保護に関するものである。

【0002】

【従来の技術】

従来技術では、第1の主要アンテナ接続器と、アンテナを増設するためのさらにもう1つのアンテナ接続器とを有する通信装置（例えば移動電話）をつくることが知られている。第1の主要なアンテナは、通常電話機と共に提供され、一般的にはほとんどの場合接続された状態にある。そのもう1つのアンテナ、例えば、車内環境で用いられる外部アンテナは、大抵は取り外されており、ドライブのときに車内で用いる場合など、特別な用途の場合だけに通信装置に接続される。とはいえ、アンテナ接続器は、もう1つアンテナを素早く取り付けられるようにするために、簡単に使用できなければならない。よって、アンテナは大抵、追加アンテナ接続器を介してねじ込まれるか、差し込まれるかして、通信装置の外側表面に設置される。

【0003】

外側表面のアンテナ接続器は、高電圧パルス、例えば、ESDの影響を極めて受けにくいインターフェースである。ESDは受信器の感度や出力電圧を低下させることがある。更に、ESDは通信装置内部の素子にダメージを与えることがある。

【0004】

その上、デュアルバンド移動電話が、ますます市場に出回ってきている。例えば、デュアルバンド移動電話は、例えば、900MHzと1800MHzまたは900MHzと1900MHzといった、2つの異なる周波数を扱うことができる。この低周波数帯領域や高周波数帯受信器の範囲において、ESDに関する前述と同じ問題が生じる。これは表面音響フィルタを用いるためである。ESDに

対する感度を下げるために、信号経路内に非線形素子が追加される。非線形素子にはダイオードまたはバリスタまたは火花ギャップを用いることができる。

【0005】

【発明が解決しようとする課題】

非線形素子の追加は、送信器経路内に高調波が生じる原因となり得る。これらのキャパシタンス、インダクタンス、抵抗の実際値の公差が大きいと、損失が変動し、そのために受信器の感度が変動することになる。

【0006】

さらに、どのような素子を加えても、損失の増加や、受信器の感度及び出力電力の低下がもたらされる。損失の増加は、素子の限定されたQ値による電力損失やこれらの素子によって生じた不整合のために起こる。

【0007】

よって、本発明の目的は、損失の増加や高調波の発生を起こすことなしに、ESD感度を減少させる電気フィルタを提供することである。

【0008】

【課題を解決するための手段】

上記の目的は請求項1の教示により達成できる。

【0009】

請求項1によれば、低周波数帯、高周波数帯、またはその間にある他の周波数についてESD保護が提供されているという利点がある。

【0010】

さらに、電気フィルタはディスクリット素子でつくられてもよいし、集積してつくられてもよいという利点がある。

【0011】

その上、ESD保護のための電気フィルタは実施が簡単で、これ以上、例えば保護用の機械的手段を必要としないという利点がある。さらに、例えば移動電話のユーザは、ユーザ自身が保護の対処をする必要がなく、ユーザによってこれ以上保護手段を施さなくても、そのままでもう利用できる状態にあるという利点がある。

【0012】

更に有利な実施の形態は請求項1～請求項21に含まれる。

【0013】

請求項15によれば、ディスクリット素子がアンテナ接続器の近くに配置できるという利点がある。これによって電子回路をさらにあらゆる高電圧パルスから保護することができる。

【0014】

請求項16及び請求項17によれば単一の多層素子を用いることができるという利点がある、これは多層回路または薄膜素子に集積されたハイパスフィルタ素子を、それぞれ個別にローパスフィルタ岐路及びハイパスフィルタ岐路と整合させることができるからである。

【0015】

よって、限定された素子定数によって設計の制約が生じることが少ない。さらに、同一材料、同一温度及び変化量でつくられた場合には、全ての素子に対してこれが当てはまる。

【0016】

【発明の実施の形態】

以下、図1a及び図1bにおいて本発明が詳細に示される。

【0017】

アンテナを接続するためのアンテナ接続器2と電気回路3は、信号経路を介して接続されている。アンテナ接続器2は、ポート11を介して信号経路に接続されている。ここではアンテナ接続器は、1本のアンテナか、または、内部及び外部のアンテナを同様に接続して用いられる。内部及び外部のアンテナを接続して用いる必要がある場合は、内部と外部のアンテナを切り換えるために、追加アンテナスイッチSWが必要である。これは図1bに示されており、アンテナスイッチSWはアンテナ接続器2の一部を成す。さらなるポート12が、電気回路3を信号経路に接続するために設けられている。

【0018】

さらに、図1bはブロック図を半模式的に表した図である。ここでは好適な実

施の形態において、ポート12を介して信号経路へ接続される電気回路3の一番初めの素子はダイプレクサ30である。

【0019】

ここでは、例えば、900MHzの周波数帯を分離して対応する出力ポート3に提供するローパスフィルタ岐路31と、1800MHzの帯域幅を分離して対応する出力ポート2に提供するハイパスフィルタ岐路32とを有する、典型的なダイプレクサ30の配置が示されている。ダイプレクサの配置は従来技術でよく知られているので、ここに示したダイプレクサの配置は例として選択したものに過ぎない。このようなダイプレクサ30の特別な配置は、'Dual band (GSM-DCS1800) Chip Multilayer Frequency Separator SLF-090EN from Hitachi Metals, Ltd., Tottori Works'の仕様書に記載されている。

【0020】

しかし、電気回路としてのダイプレクサの配置の選択は、発明の範囲を限定するものではないということを再度述べておく。トリプレクサまたは同等のどのような配置も同様に用いられ得る。本発明は、アンテナ接続器からの高電圧パルスに対して電気回路を保護するのに必要な、想定されるあらゆる場合について用いられ得る。

【0021】

さらに、電気回路3についてハイパスフィルタを用いることができる。この電気回路3における一番初めの要素は、単一帯域分離器またはn帯域分離器であり（ここでnは1、2、3…多重周波数帯域を意味する）、890MHz～960MHzの帯域幅を有するGSM900、または、1710MHz～1880MHzの帯域幅を有するGSM1800、または、1850MHz～1990MHzの帯域幅を有するPCS1900などがある。

【0022】

さらに、前述の配置は組み合わせて用いられてもよく、この場合、電気回路の一番初めの要素が単一モードまたはnモード分離器（nは1、2、3…多重モードを意味する）であり、このような要素としては、GSM、AMPS、IS-95、DECT、衛星電話、または、UMTSなどがある。

【0023】

そのような電気回路の一番初めの要素はまた、送信／受信スイッチのようなあらゆるスイッチマトリックス、または、無線信号処理のためのあらゆる種類の送信器または受信器であってもよい。

【0024】

本発明の実現可能な実施例の一例は、PC環境における使用であり、そのPC環境にカード電話（例えばPCMCIAカード電話）を挿入すると、そのカード電話によって前述のあらゆる多種多様なモードや方式が使用できる。

【0025】

本発明の好適な実施形態において、ESD保護のための電気フィルタは、図1bに示されるように、第1のキャパシタC1と第1のインダクタL1で構成されるハイパスフィルタである。このキャパシタC1は信号経路に直列接続され、これによって共通アンテナ接続器11と電気回路ポート12の間における直流デカップリングが得られる。インダクタL1は共通信号経路とアースの間に接続され、これによってESD保護の主効果が得られる。入ってきたESDパルスは、最初にC1で微分され、L1によってアースに短絡される。アースに短絡されるエネルギーは、L1の誘導率及びQ値に大きく依存する。よって、挿入を最小限に抑えると同時に、ESDパルスを安全なレベルにまで下げるように、C1とL1の注意深い設計が必要である。もちろん、C1とL1で構成されるハイパスフィルタは非常に単純なハイパスフィルタであり、ハイパス特性は追加のキャパシタンス、インダクタンス、抵抗を用いて実現することもでき、これによりESD保護が向上させることができる。さらに、そこでの直列及び並列経路によって、抵抗またはあらゆる寄生容量またはインダクタンスに特徴づけられるライン損失が生じる。いずれにしても、キャパシタンスやインダクタンスを抵抗Rで置き換えてハイパスフィルタ特性を得ることができる。

【0026】

好適な構成によれば、前述のように、デュアルバンド移動電話内部の電気回路3の一番初めの要素はダイプレクサ30である。このダイプレクサ30は、ディスクリット素子または単一の多層素子または薄膜素子で実現され得る。そのよう

なダイプレクサ30は、全ての必要な要素を含み、同一材料で実現された単一の装置であることを意味する。これはまた、"Dual band (GSM-DCS1800) Chip Multilayer Frequency Separator SLF-090EN from Hitachi Metals, Ltd., Tottori Works"において仕様書に一例が記されている。

【0027】

本発明の更なる側面は、ハイパスフィルタ1は、また、そのようなダイプレクサ30に含まれるものである。ハイパスフィルタ1の全ての要素は、ダイプレクサ30の要素と同じ材料を用いることができ、これによって更なる利点を得られる。実際に、ハイパスフィルタ1とダイプレクサ30は、入力ポート並びに出力ポート2及び出力ポート3を有する1つの新しい装置であるとみなすことができる。そのような新しい装置の利点は、実現のためにこれ以上のディスクリート素子を必要としないことである。

【0028】

ところが、ハイパスフィルタを実現するために、ディスクリート素子と多層素子を組み合わせて用いることができる。これは次のようにして実現される。すなわち、直列経路のキャパシタンスはディスクリート素子であるのに対し、並列経路のインダクタンスは次段のダイプレクサにおける多層素子内部に実現される。その他あらゆる組み合わせが想定できる。

【0029】

本発明のもう1つの更なる側面は、スイッチマトリックス、例えば、GaAs材料でつくられた送信／受信スイッチのように多層素子を有するユニット内のハイパスフィルタで各要素を作ることでもある。

【0030】

本発明の好適な実施の形態では、キャパシタンス値が6.8 pFのC1と、インダクタンス値が0.015 μ HのL1とを用いて、ハイパスフィルタ1が実現される。また、"Dual band (GSM-DCS1800) Chip Multilayer Frequency Separator SLF-090EN from Hitachi Metals, Ltd., Tottori Works"の仕様書に記されている、従来技術におけるダイプレクサ30が用いられる。しかし、これは、例として選択したものに過ぎず、値の選択の一例に過ぎないというべきである。

【0031】

以下は、図2によって本発明が詳細に述べられたものである。

【0032】

図2は図1bで示された前述の構成について、ポート2及びポート3から得られた動作出力特性の曲線V2及びV3を示す図である。x軸は周波数“FREQUENCY”（単位はHertzで測定）を表し、y軸は電圧“VOUT”を表す。最後に、図2において、2つの曲線が見られる。ここで、V2_dBはハイパスフィルタ岐路における出力ポート2での電圧を示し、V3_dBはローフィルタ岐路における出力ポート3での電圧を示す。本発明によれば、追加されたハイパスフィルタ1の遮断周波数は498MHzである。このハイパスフィルタの遮断周波数は、両方のダイプレクサフィルタ岐路における最低周波数よりも低い周波数である。これは、追加されたハイパスフィルタ1の遮断周波数とダイプレクサ30の遮断周波数との間隔が大きいほど、その影響が少なくなり、実際に高帯域フィルタからダイプレクサへの減衰が少なくなることを意味している。先ほど選択した例においては、減衰は0.3dB以下である。

【0033】

図4において、本発明のもう一つの好適な実施の形態は、GSM900/1800デュアルバンド移動電話の内部における電気回路の一番初めの素子として、送信／受信スイッチと組み合わせて、ハイパスフィルタが用いられる。ここでは、直列経路内に、キャパシタンス値22pFのC1と、インダクタンス値0.1μHのL1と、キャパシタンス値22pFの追加のC2とを有するハイパスフィルタ1が実現されている。アンテナ接続器2から電気回路3の一番初めの要素（ここでは送受信スイッチ4）までの信号経路におけるそのようなハイパスフィルタ1の組み合わせは、図4に示されている。

【0034】

次の図3aと図3bにおいて、x軸は時間“TIME”（単位は秒）を表し、y軸は両ポートにおける電圧“VOUT”を表す。さらに、符号v(1)はポート1の電圧を意味し、先ほどの図からわかるように、v(2)とv(3)はそれぞれポート2とポート3の電圧を意味する。

【0035】

図3aにおいて、ESDパルスのシミュレーション結果が示されており、ESD発生器の出力信号波形と同様に正規化されている。そのような正規化されたESDパルスの波形特性は、国際基準IEC 61000-4-2, 1995-01において詳細に記されている。図3bは前述のように選ばれた構成を用いて実現されたESD保護の改善を示す図である。任意の値を有する前述のダイプレクサ30の場合、ESDパルスはダイプレクサ30のローパスフィルタ岐路31を通じてほとんど減衰することなく伝播する。ハイパスフィルタ岐路32を通過したESDパルスは、約2.5分の1に減少する。上述のダイプレクサ30の場合、ローパスフィルタ岐路31を通過したESDパルスは約8分の1に減少し、ハイパスフィルタ岐路32を通過したESDパルスもまた、約8分の1に減少する。

【0036】

さらに、本発明は、本明細書に記載した特定の実施の形態や実施例に制限されるものではないことを再度述べておく。つまり、詳細な説明に含まれる教示に基づいて、本発明の修正や変更がなされ得る。

【図面の簡単な説明】

異なる図中に表示された素子やポートにおいて、同じ表示の要素は同じ要素を意味する。

【図1a】

請求項1を含んだブロック図を模式的に表した図である。

【図1b】

デュアルバンド移動電話の信号経路のブロック図を半模式的に表した図である。

【図2】

ダイプレクサの動作出力特性の曲線V2及びV3を示す図である。

【図3a】

正規化されたESDパルスのシミュレーション結果を示す図である。

【図3b】

本発明で用いた、ダイプレクサの出力ポートにおける、正規化されたESDパル

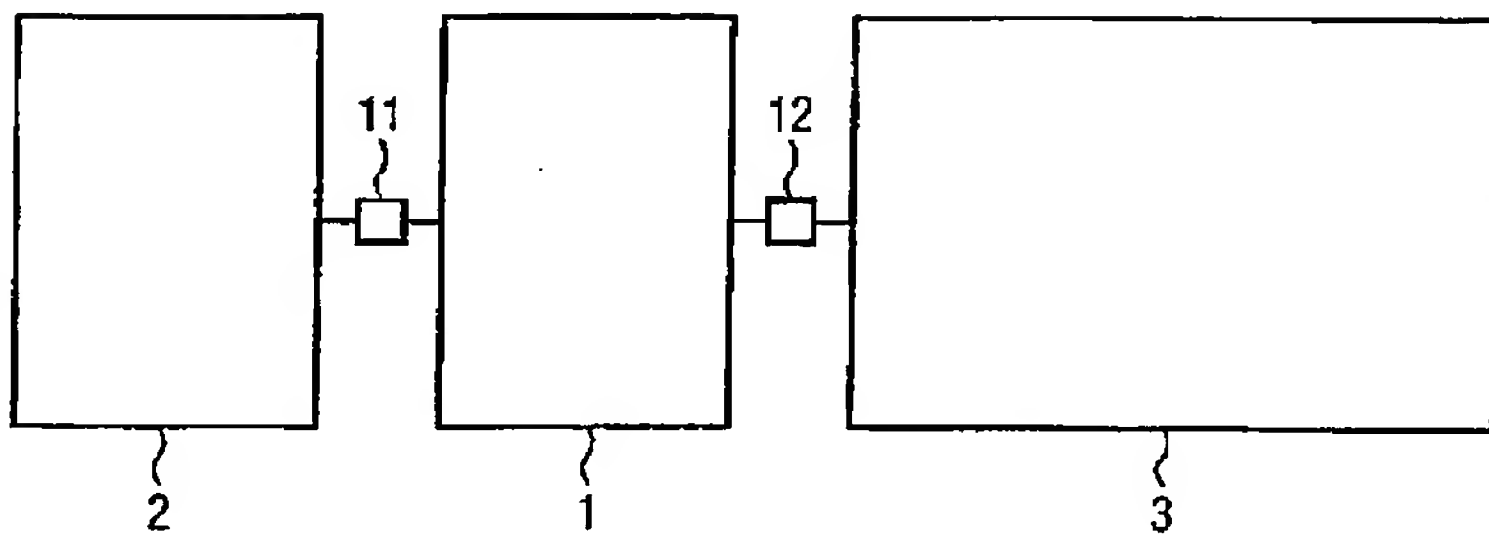
スのシミュレーション結果及びパルス応答結果を示す図である。

【図4】

デュアルバンド移動電話の信号経路のブロック図を半模式的に表した第2の図である。

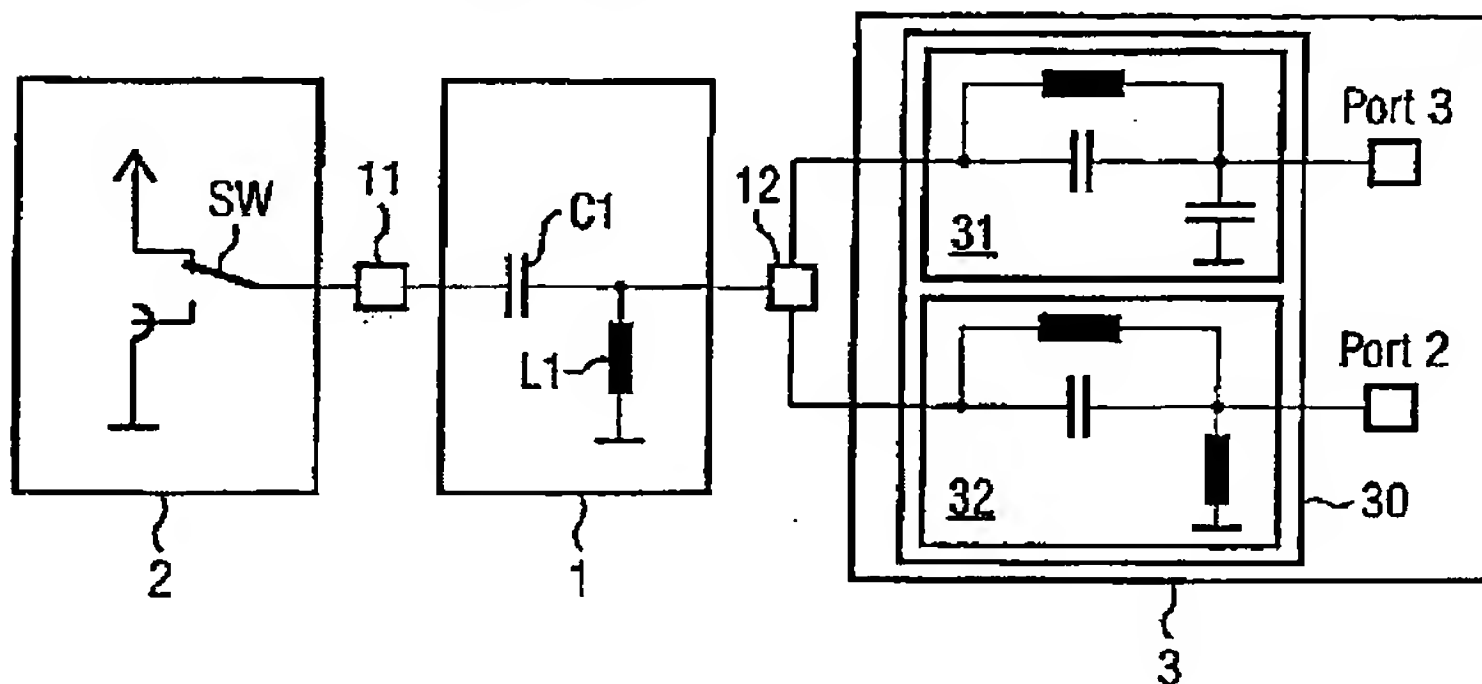
【図1a】

FIG. 1a

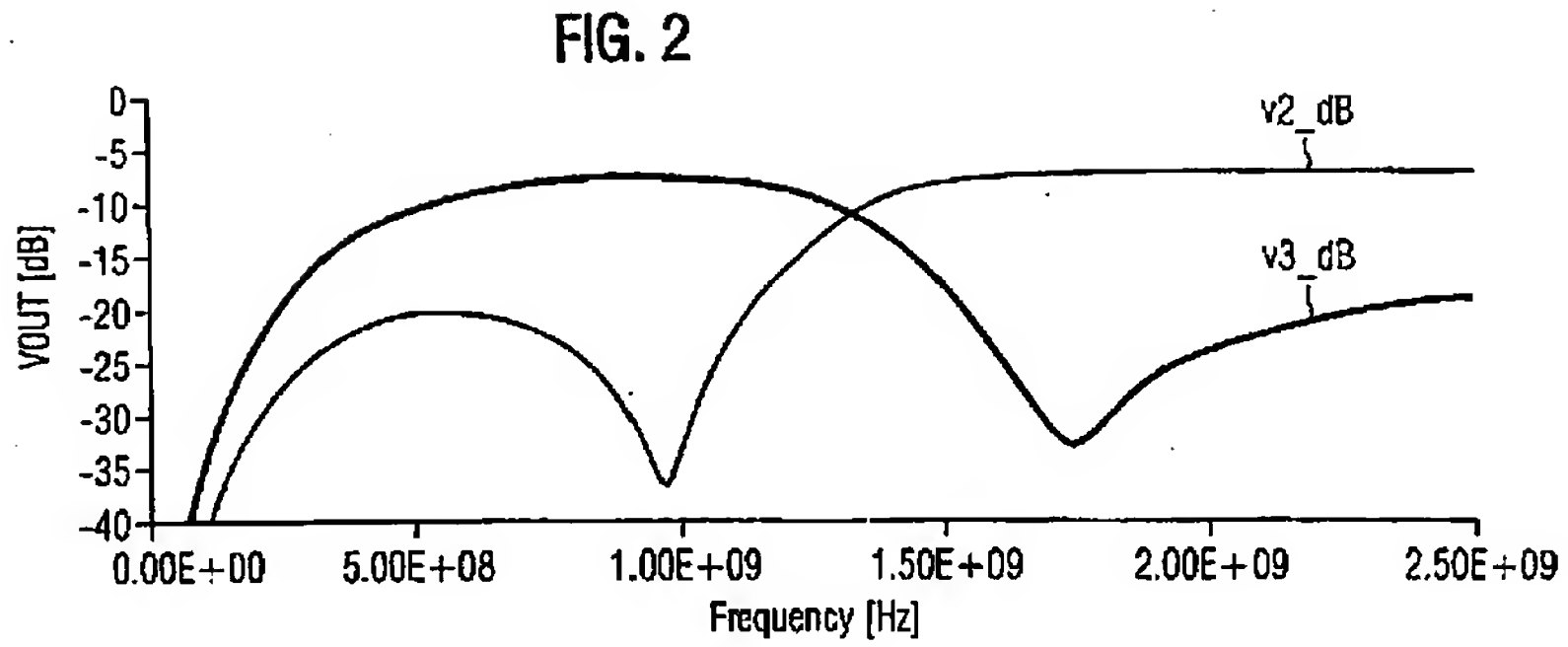


【図1b】

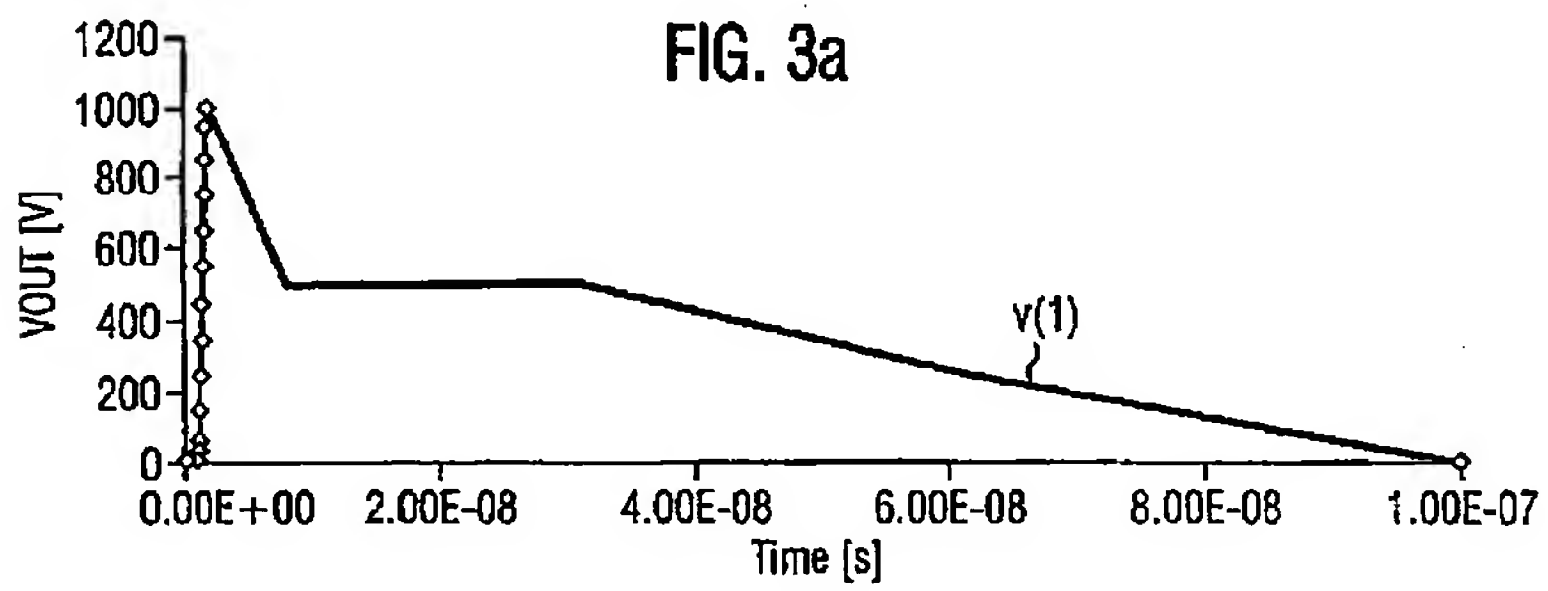
FIG. 1b



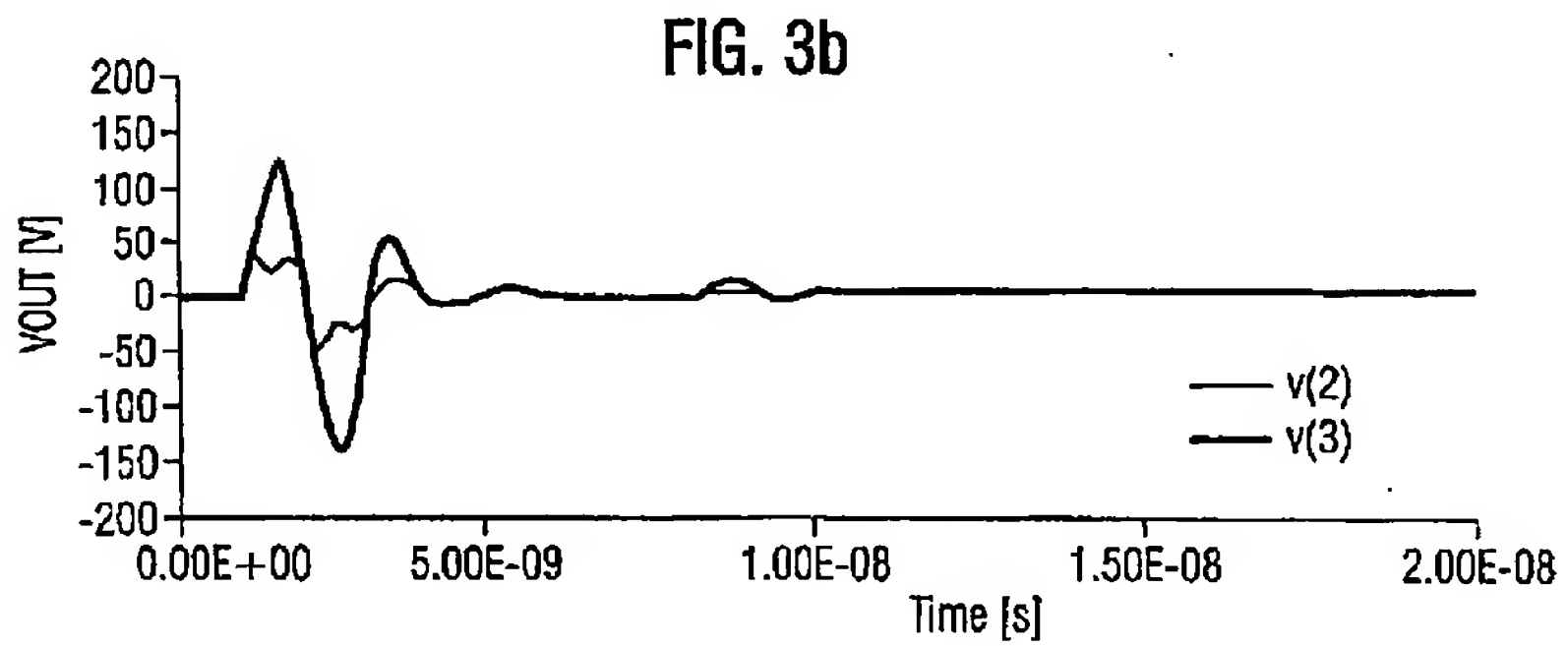
【図2】



【図3a】

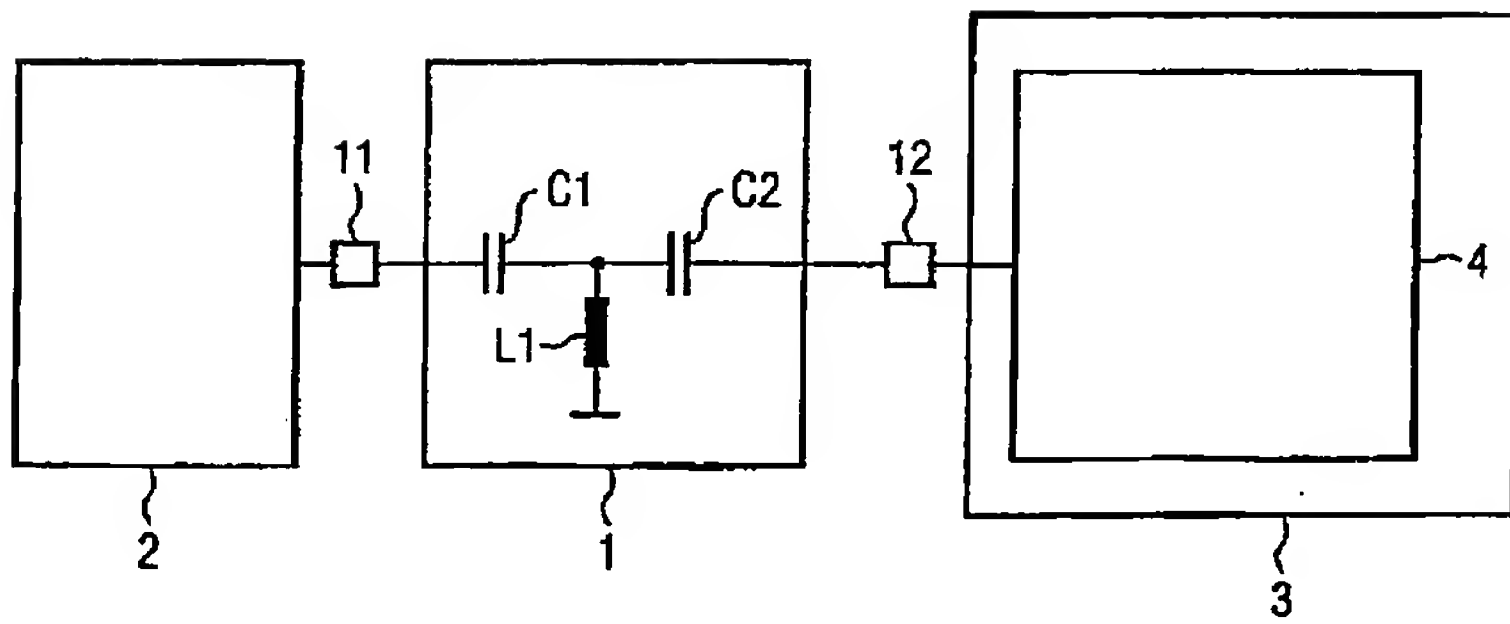


【図3b】



【図4】

FIG. 4



【手続補正書】

【提出日】平成13年9月26日（2001. 9. 26）

【手続補正1】

【補正対象書類名】明細書

【補正対象項目名】特許請求の範囲

【補正方法】変更

【補正の内容】

【特許請求の範囲】

【請求項1】

通信装置であって、

アンテナ接続器（2）と、

その次段の無線周波数分離器（30）であって、少なくとも第1の出力ポート（ポート3）、第2の出力ポート（ポート2）、更にもう1つのポート（12）を含み、前記もう1つのポート（12）と信号経路を介してアンテナ接続器（2）に接続可能である無線周波数分離器（30）と、

を備え、

前記無線周波数分離器（30）は、

各々の第1の遮断周波数で第1の周波数の範囲を分離するための前記もう1つのポート（12）と前記第1の出力ポート（ポート3）の間にある第1のフィルタ岐路（31）と、

前記第1の遮断周波数よりも高い各々の第2の遮断周波数で第2の周波数の範囲を分離するための前記もう1つのポート（12）と前記第2の出力ポート（ポート2）の間にある第2のフィルタ岐路（32）と、

を有し、

前記アンテナ接続器（2）からの高電圧パルスに対して前記無線周波数分離器（30）を保護するためのもう1つのハイパスフィルタ（1）が、前記アンテナ接続器（2）と前記無線周波数分離器（30）のもう1つのポート（12）との間の前記信号経路に挿入され、

前記もう1つのハイパスフィルタ（1）は、次段の無線周波数分離器（30）

の第1の遮断周波数よりも低い遮断周波数を有する、
ことを特徴とする通信装置。

【請求項2】 請求項1に記載の通信装置であって、
前記通信装置は移動電話であることを特徴とする。

【請求項3】 請求項2に記載の通信装置であって、
前記移動電話は単一周波数帯または n 周波数帯 ($n=1, 2, 3, \dots$) の移動
電話であることを特徴とする。

【請求項4】 請求項2に記載の通信装置であって、
前記移動電話は単一モードまたは n モード ($n=1, 2, 3, \dots$) の移動電話
であることを特徴とする。

【請求項5】 請求項1に記載の通信装置であって、
前記通信装置はコードレス電話であることを特徴とする。

【請求項6】 請求項1に記載の通信装置であって、
前記通信装置は衛星電話であることを特徴とする。

【請求項7】 請求項1に記載の通信装置であって、
前記通信装置はカード電話であることを特徴とする。

【請求項8】 請求項1に記載の通信装置であって、
前記無線周波数分離器 (30) は無線信号フィルタまたは送信／受信スイッチ
または無線信号送信器または受信入力であることを特徴とする。

【請求項9】 請求項1に記載の通信装置であって、
前記ハイパスフィルタは、直列経路に少なくとも1つのキャパシタンスを含み
、並列経路に少なくとも1つのインダクタンスを含むことを特徴とする。

【請求項10】 請求項1に記載の通信装置であって、
前記ハイパスフィルタは、直列経路に少なくとも1つのキャパシタンスを含み
、並列経路に少なくとも1つの抵抗を含むことを特徴とする。

【請求項11】 請求項1に記載の通信装置であって、
前記ハイパスフィルタは、直列経路に少なくとも1つの抵抗を含み、並列経路
に少なくとも1つのインダクタンスを含むことを特徴とする。

【請求項12】 請求項9乃至請求項11のいずれか1項に記載の通信装置

であって、

前記ハイパスフィルタは、直列経路及び並列経路に、請求項9乃至請求項11に記載の素子の組み合わせを含むことを特徴とする。

【請求項13】 請求項9乃至請求項12のいずれか1項に記載の通信装置であって、

前記ハイパスフィルタは、前記アンテナ接続器と前記無線分離器との間の信号経路のディスクリット素子で構成されていることを特徴とする。

【請求項14】 請求項9乃至請求項12のいずれか1項に記載の通信装置であって、

前記ハイパスフィルタは、単一多層素子として無線周波数分離器内に集積されていることを特徴とする。

【請求項15】 請求項10乃至請求項13のいずれか1項に従うハイパスフィルタであって、

当該ハイパスフィルタは、薄膜素子として無線周波数分離器内に集積されていることを特徴とする。

【請求項16】 請求項13または請求項15に記載の通信装置であって、前記ハイパスフィルタと前記無線周波数分離器が同一材料で構成されていることを特徴とする。

【請求項17】 請求項9乃至請求項12のいずれか1項に記載の通信装置であって、

前記ハイパスフィルタは、ディスクリット素子と多層素子または薄膜素子の組み合わせであることを特徴とする。

【請求項18】 請求項3に記載の通信装置であって、
前記ハイパスフィルタ(1)は、直列経路に1つのキャパシタンスを有し、
並列経路に1つのインダクタを有する構成であり、
前記無線周波数分離器(30)がデュアルバンド電話用のダイプレクサであることを特徴とする。

【請求項19】 請求項3に記載の通信装置であって、
前記ハイパスフィルタ(1)は、直列経路に1つのキャパシタンスを有し、

並列経路に1つのインダクタを有する構成であり、

前記無線周波数分離器(30)がデュアルバンド電話用の送受信スイッチであることを特徴とする。

【手続補正2】

【補正対象書類名】明細書

【補正対象項目名】0001

【補正方法】変更

【補正の内容】

【0001】

【発明の属する技術分野】

本発明は少なくとも2つの出力ポートにおいて異なる周波数領域をもつアンテナ接続器及び無線周波数分離器を有する通信装置に関するものである。さらに、本発明はそのような通信装置内の無線周波数分離器の保護に関するものである。

【手続補正3】

【補正対象書類名】明細書

【補正対象項目名】0007

【補正方法】変更

【補正の内容】

【0007】

よって、本発明の目的は、損失の増加や高調波の発生を起こすことなしに、静電放電の感度を減少させるハイパスフィルタを提供することである。

【手続補正4】

【補正対象書類名】明細書

【補正対象項目名】0010

【補正方法】変更

【補正の内容】

【0010】

さらに、ハイパスフィルタはディスクリート素子でつくられてもよいし、集積してつくられてもよいという利点がある。

【手続補正5】

【補正対象書類名】明細書

【補正対象項目名】0011

【補正方法】変更

【補正の内容】

【0011】

その上、ESD保護のためのハイパスフィルタは実施が簡単で、これ以上、例えば保護用の機械的手段を必要としないという利点がある。さらに、例えば移動電話のユーザは、ユーザ自身が保護の対処をする必要がなく、ユーザによってこれ以上保護手段を施さなくても、そのままでもう利用できる状態にあるという利点がある。

【手続補正6】

【補正対象書類名】明細書

【補正対象項目名】0012

【補正方法】変更

【補正の内容】

【0012】

更に有利な実施の形態は請求項2～請求項19に含まれる。

【手続補正7】

【補正対象書類名】明細書

【補正対象項目名】0013

【補正方法】変更

【補正の内容】

【0013】

請求項13によれば、ディスクリート素子がアンテナ接続器の近くに配置できるという利点がある。これによって電子回路をさらにあらゆる高電圧パルスから保護することができる。

【手続補正8】

【補正対象書類名】明細書

【補正対象項目名】 0 0 1 4

【補正方法】 変更

【補正の内容】

【0 0 1 4】

請求項14及び請求項15によれば、単一の多層素子を用いることができるという利点がある、これは多層回路または薄膜素子に集積されたハイパスフィルタ素子を、それぞれ個別にローパスフィルタ岐路及びハイパスフィルタ岐路と整合させることができるからである。

【手続補正9】

【補正対象書類名】 明細書

【補正対象項目名】 0 0 3 6

【補正方法】 削除

【国際調査報告】

INTERNATIONAL SEARCH REPORT

Int. Appl. No.
PCT/EP 00/01494

A. CLASSIFICATION OF SUBJECT MATTER IPC 7 H01Q23/00		
According to International Patent Classification (IPC) or to both national classification and IPC		
B. FIELDS SEARCHED		
Minimum documentation searched (classification system followed by classification symbols) IPC 7 H01Q		
Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched		
Electronic data base consulted during the international search (name of data base and, where practical, search terms used)		
C. DOCUMENTS CONSIDERED TO BE RELEVANT		
Category *	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X	DE 32 26 980 A (SIEMENS AG) 19 January 1984 (1984-01-19) page 8, line 20 - page 8, line 28; figure 2	1-8
X	US 4 823 099 A (LEIPERT EMIL) 18 April 1989 (1989-04-18) column 2, line 17 - line 255; figure 1	9
X	PATENT ABSTRACTS OF JAPAN vol. 1997, no. 07, 31 July 1997 (1997-07-31) & JP 09 083407 A (SHARP CORP.), 28 March 1997 (1997-03-28) figure 3B	10, 11
--- -/-		
<input checked="" type="checkbox"/> Further documents are listed in the continuation of box C. <input checked="" type="checkbox"/> Patent family members are listed in annex.		
* Special categories of cited documents: "A" document defining the general state of the art which is not considered to be of particular relevance "E" earlier document but published on or after the international filing date "L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified) "O" document referring to an oral disclosure, use, exhibition or other means "P" document published prior to the international filing date but later than the priority date claimed "T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention "X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone "Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art "Z" document member of the same patent family		
Date of the actual completion of the international search 7 June 2000		Date of mailing of the international search report 20/06/2000
Name and mailing address of the ISA European Patent Office, P.O. 5018 Patentpl. 2 NL - 2280 HV Rijswijk Tel. (+31-70) 340-2040, Tx. 31 661 6000 Fax: (+31-70) 340-3016		Authorized officer Villafuerte Abrego

Form PCT/ISA/210 (second sheet) (July 1992)

INTERNATIONAL SEARCH REPORT

Int. Patent Application No.
PCT/EP 00/01494

C. (Continuation) DOCUMENTS CONSIDERED TO BE RELEVANT		
Category *	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X	EP 0 456 350 A (PANORAMA ANTENNAS LTD) 13 November 1991 (1991-11-13) page 3, line 23 -page 3, line 56; figures 1-4	11
X	PATENT ABSTRACTS OF JAPAN vol. 1995, no. 07, 31 August 1995 (1995-08-31) & JP 07 095491 A (MURATA MFG CO LTD), 7 April 1995 (1995-04-07) figure 2	12

INTERNATIONAL SEARCH REPORT

Information on patent family members

Int: lonal Application No

PCT/EP 00/01494

Patent document cited in search report	Publication date	Patent family member(s)	Publication date
DE 3226980 A	19-01-1984	NONE	
US 4823099 A	18-04-1989	DE 3633384 A GB 2196198 A, B	14-04-1988 20-04-1988
JP 09083407 A	28-03-1997	NONE	
EP 0456350 A	13-11-1991	AU 645084 B CA 2078977 A AU 7739391 A DE 69115753 D DE 69115753 T ES 2081432 T GB 2245430 A, B US 5212492 A DK 456350 T	06-01-1994 24-03-1994 03-12-1992 08-02-1996 15-05-1996 01-03-1996 02-01-1992 18-05-1993 11-03-1996
JP 07095491 A	07-04-1995	NONE	

フロントページの続き

(81) 指定国 EP(AT, BE, CH, CY, DE, DK, ES, FI, FR, GB, GR, IE, IT, LU, MC, NL, PT, SE), OA(BF, BJ, CF, CG, CI, CM, GA, GN, GW, ML, MR, NE, SN, TD, TG), AP(GH, GM, KE, LS, MW, SD, SL, SZ, TZ, UG, ZW), EA(AM, AZ, BY, KG, KZ, MD, RU, TJ, TM), AE, AL, AM, AT, AU, AZ, BA, BB, BG, BR, BY, CA, CH, CN, CR, CU, CZ, DE, DK, DM, EE, ES, FI, GB, GD, GE, GH, GM, HR, HU, ID, IL, IN, IS, JP, KE, KG, KP, KR, KZ, LC, LK, LR, LS, LT, LU, LV, MA, MD, MG, MK, MN, MW, MX, NO, NZ, PL, PT, RO, RU, SD, SE, SG, SI, SK, SL, TJ, TM, TR, TT, TZ, UA, UG, UZ, VN, YU, ZA, ZW

(72) 発明者 イヴェベルイ, スタッファン
スウェーデン国 ルント エス-222 41,
アルボガタン 7エー

(72) 発明者 グスタヴッソン, ヨハン
スウェーデン国 ルント エス-222 40,
メレヴァニスヴェーゲン 14ビー

Fターム(参考) 5J024 AA01 DA01 DA25 DA35 EA02
GA02
5K011 BA04 DA21 DA27 JA01 KA14

PATENT COOPERATION TREATY

From the Japan Patent Office (INTERNATIONAL SEARCHING AUTHORITY)

PCT

To: Agent for Applicant
Mr. Hisao KOMORI

Address:

4-34, Nouninbashi 1-chome, Chuo-ku, Osaka-shi,
Osaka 540-0011, Japan

WRITTEN OPINION OF THE
INTERNATIONAL SEARCHING AUTHORITY
(Implementing Regulation 40 bis)
(PCT Rule 43bis.1)

Date of mailing
(day/month/year) 01. 2. 2005

Applicant's or agent's file reference
10717-MU-PCT

FOR FURTHER ACTION

See paragraph 2 below

International application No.
PCT/JP2004/015611

International filing date (day/month/year)
21. 10. 2004

Priority date (day/month/year)
11. 11. 2003

International Patent Classification (IPC)
Int. Cl⁷ H04B1/44

Applicant

Murata Manufacturing Co., Ltd.

1. This opinion contains indications relating to the following items:

- ☒ Box No. I Basis of the opinion
- ☐ Box No. II Priority
- ☐ Box No. III Non-establishment of opinion with regard to novelty, inventive step and industrial applicability
- ☐ Box No. IV Lack of unity of invention
- ☒ Box No. V Reasoned statement under Rule 43bis.1(a)(i) with regard to novelty, inventive step or industrial applicability; citations and explanations supporting such statement
- ☐ Box No. VI Certain documents cited
- ☐ Box No. VII Certain defects in the international application
- ☐ Box No. VIII Certain observations on the international application

2. **FURTHER ACTION**

If a demand for international preliminary examination is made, this opinion will be considered to be a written opinion of the International Preliminary Examining Authority ("IPEA") except that this does not apply where the applicant chooses an Authority other than this one to be the IPEA and the chosen IPEA has notified the International Bureau under Rule 66.1bis(b) that written opinions of this International Searching Authority will not be so considered.

If this opinion is, as provided above, considered to be a written opinion of the IPEA, the applicant is invited to submit to the IPEA a written reply together, where appropriate, with amendments, before the expiration of 3 months from the date of mailing of Form PCT/ISA/220 or before the expiration of 22 months from the priority date, whichever expires later.

For further options, see Form PCT/ISA/220

3. For further details, see notes to Form PCT/ISA/220

Date of completion of this opinion

18. 01. 2005

Name and mailing address of the ISA/JP

Japan Patent Office

3-4-3, Kasumigaseki, Chiyoda-ku, Tokyo 100-8915, Japan

Authorized officer

Hiroyuki HATANAKA

Telephone No. 03-3581-1101 Ext. 3535

5J

9180

**WRITTEN OPINION OF THE
INTERNATIONAL SEARCHING AUTHORITY**

International application No.
PCT/JP2004/015611

Box No. I

Basis of this opinion

1. With regard to the **language**, this opinion has been established on the basis of the international application in the language in which it was filed, unless otherwise indicated under this item.
☐ This opinion has been established on the basis of a translation from the original language into the following language _____, which is the language of a translation furnished for the purpose of international search (under Rules 12.3 and 23.1(b)).
2. With regard to any **nucleotide and/or amino acid sequence** disclosed in the international application and necessary to the claimed invention, this opinion has been established on the basis of:
 - a. type of material
☐ a sequence listing
☐ table(s) related to the sequence listing
 - b. format of material
☐ in written format
☐ in computer readable form
 - c. time of filing/furnishing
☐ contained in the international application as filed.
☐ filed together with the international application in computer readable form.
☐ furnished subsequently to this Authority for the purposes of search.
3. ☐ In addition, in the case that more than one version or copy of a sequence listing and/or table relating thereto has been filed or furnished, the required statements that the information in the subsequent or additional copies is identical to that in the application as filed or does not go beyond the application as filed, as appropriate, were furnished.
4. Additional comments:

**WRITTEN OPINION OF THE
INTERNATIONAL SEARCHING AUTHORITY**

International application No.
PCT/JP2004/015611

Box No. V **Reasoned statement under Rule 43bis.1(a)(i) with regard to novelty, inventive step or industrial applicability; citations and explanations supporting such statement**

1. Statement

Novelty (N)	Claims	1-6	YES
	Claims		NO
Inventive step (IS)	Claims	1-6	YES
	Claims		NO
Industrial applicability (IA)	Claims	1-6	YES
	Claims		NO

2. Citations and explanations:

Document 1: JP 2002-246942 A (Sony Corporation)
August 30, 2002, paragraphs 0020-0034, Fig. 1
EP 1265370 A1 and US 2003/0181167 A1

Document 2: JP 2003-209454 A (Matsushita Electric Industrial Co., Ltd.)
July 25, 2003, paragraphs 0117-00140, 0156, and 0159, Figs. 10 and 11
EP 1311063 A2 and US 2003/0092397 A1

Document 3: JP 2003-133989 A (Hitachi Metals, Ltd.)
May 9, 2003, paragraph 0050, Figs. 2 and 10
EP 1418680 A1 and US 2004/0266378 A1

About Claims 1 to 3:

To construct the second capacitive element included in the high pass filter constituting the diplexer with a ground electrode provided on a dielectric layer closer to the bottom surface of the dielectric body and an opposing electrode is known in the related art, as described in Document 3 (refer to paragraph 0050, Figs. 2 and 10). If it easy for one skilled in the art to employed this known art to the high pass filter constituting the diplexer according to Document 1 or 2.

Accordingly, Claims 1 to 3 according to the invention does not establish nonobviousness on the basis of the Document 1 or 2 referred to in the international search report and Document 3 referred to in the international search report.

About Claims 4 to 6:

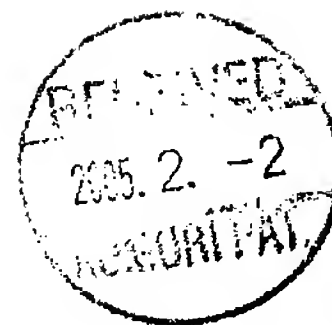
Document 3 (refer to paragraph 0050, Figs. 2 and 10) describes a structure in which low pass filters are provided both between a diplexer and a second switch circuit and on the transmission signal input unit side of the second switch circuit and a configuration in which the dielectric elements constituting the low pass filters are disposed in different areas when viewed from the top.

Accordingly, Claims 4 to 6 according to the invention does not establish nonobviousness on the basis of the Document 1 or 2 referred to in the international search report and Document 3 referred to in the international search report.

P C T

国際調査報告

(法第8条、法施行規則第40、41条)
[PCT18条、PCT規則43、44]



出願人又は代理人 の書類記号 10717-MU-PCT	今後の手続きについては、様式PCT/ISA/220 及び下記5を参照すること。	
国際出願番号 PCT/J P 2004/015611	国際出願日 (日.月.年) 21. 10. 2004	優先日 (日.月.年) 11. 11. 2003
出願人 (氏名又は名称) 株式会社村田製作所		

国際調査機関が作成したこの国際調査報告を法施行規則第41条 (PCT18条) の規定に従い出願人に送付する。
この写しは国際事務局にも送付される。

この国際調査報告は、全部で 3 ページである。

☐ この調査報告に引用された先行技術文献の写しも添付されている。

1. 国際調査報告の基礎

a. 言語は、下記に示す場合を除くほか、この国際出願がされたものに基づき国際調査を行った。

☐ この国際調査機関に提出された国際出願の翻訳文に基づき国際調査を行った。

b. ☐ この国際出願は、ヌクレオチド又はアミノ酸配列を含んでいる (第I欄参照)。

2. ☐ 請求の範囲の一部の調査ができない (第II欄参照)。

3. ☐ 発明の単一性が欠如している (第III欄参照)。

4. 発明の名称は ☒ 出願人が提出したものを承認する。

☐ 次に示すように国際調査機関が作成した。

5. 要約は ☒ 出願人が提出したものを承認する。

☐ 第IV欄に示されているように、法施行規則第47条 (PCT規則38.2(b)) の規定により
国際調査機関が作成した。出願人は、この国際調査報告の発送の日から1カ月以内にこ
の国際調査機関に意見を提出することができる。

6. 図面に関して

a. 要約書とともに公表される図は、

第 1 図とする。 ☒ 出願人が示したとおりである。

☐ 出願人は図を示さなかったため、国際調査機関が選択した。

☐ 本図は発明の特徴を一層よく表しているため、国際調査機関が選択した。

b. ☐ 要約とともに公表される図はない。

A. 発明の属する分野の分類 (国際特許分類 (IPC))
Int. Cl⁷ H04B1/44

B. 調査を行った分野

調査を行った最小限資料 (国際特許分類 (IPC))
Int. Cl⁷ H04B1/44

最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報	1922-1996年
日本国公開実用新案公報	1971-2004年
日本国登録実用新案公報	1994-2004年
日本国実用新案登録公報	1996-2004年

国際調査で使用した電子データベース (データベースの名称、調査に使用した用語)

C. 関連すると認められる文献

引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求の範囲の番号
Y	JP 2002-246942 A (ソニー株式会社) 2002. 08. 30 段落【0020】-【0034】, 図1 & WO 2002/067451 A1 & EP 1265370 A1 & US 2003/0181167 A1 & CN 1457558 A	1-6

☒ C欄の続きにも文献が列挙されている。

☐ パテントファミリーに関する別紙を参照。

* 引用文献のカテゴリー

「A」特に関連のある文献ではなく、一般的技術水準を示すもの

「E」国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの

「L」優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献 (理由を付す)

「O」口頭による開示、使用、展示等に言及する文献

「P」国際出願日前で、かつ優先権の主張の基礎となる出願

の日の後に公表された文献

「T」国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの

「X」特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの

「Y」特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの

「&」同一パテントファミリー文献

国際調査を完了した日

18. 01. 2005

国際調査報告の発送日

01. 2. 2005

国際調査機関の名称及びあて先

日本国特許庁 (ISA/J P)

郵便番号100-8915

東京都千代田区霞が関三丁目4番3号

特許庁審査官 (権限のある職員)

畑中 博幸

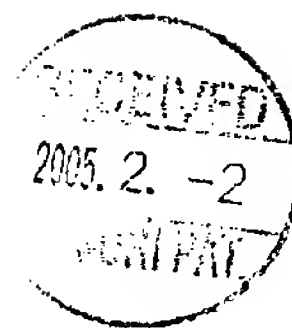
5 J

9180

電話番号 03-3581-1101 内線 3535

C (続き). 関連すると認められる文献		
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求の範囲の番号
Y	JP 2003-209454 A (松下電器産業株式会社) 2003.07.25 段落【0117】-【0140】，【0156】，【0159】， 図10，図11 & EP 1311063 A2 & US 2003/0092397 A1 & CN 1419338 A & KR 2003039319 A	1-6
Y	JP 2003-133989 A (日立金属株式会社) 2003.05.09 段落【0050】，図2，図10 & WO 2003/015301 A1 & JP 2003-152588 A & JP 2003-273687 A & EP 1418680 A1 & KR 2004023745 A & US 2004/0266378 A1	1-6

発信人 日本国特許庁（国際調査機関）



出願人代理人

小森久夫

様

あて名

〒 540-0011

大阪府大阪市中央区農人橋1丁目4番34号

PCT

国際調査機関の見解書
 (法施行規則第40条の2)
 [PCT規則43の2.1]

発送日
 (日.月.年)

01.2.2005

出願人又は代理人
 の書類記号

10717-MU-PCT

今後の手続きについては、下記2を参照すること。

国際出願番号

PCT/JP2004/015611

国際出願日

(日.月.年)

21.10.2004

優先日

(日.月.年)

11.11.2003

国際特許分類 (IPC)

Int. Cl. H04B1/44

出願人 (氏名又は名称)

株式会社村田製作所

1. この見解書は次の内容を含む。

☒ 第I欄 見解の基礎☐ 第II欄 優先権☐ 第III欄 新規性、進歩性又は産業上の利用可能性についての見解の不作成☐ 第IV欄 発明の単一性の欠如☒ 第V欄 PCT規則43の2.1(a)(i)に規定する新規性、進歩性又は産業上の利用可能性についての見解、それを裏付けるための文献及び説明☐ 第VI欄 ある種の引用文献☐ 第VII欄 国際出願の不備☐ 第VIII欄 国際出願に対する意見

2. 今後の手続き

国際予備審査の請求がされた場合は、出願人がこの国際調査機関とは異なる国際予備審査機関を選択し、かつ、その国際予備審査機関がPCT規則66.1の2(b)の規定に基づいて国際調査機関の見解書を国際予備審査機関の見解書とみなさない旨を国際事務局に通知していた場合を除いて、この見解書は国際予備審査機関の最初の見解書とみなされる。

この見解書が上記のように国際予備審査機関の見解書とみなされる場合、様式PCT/ISA/220を送付した日から3月又は優先日から22月のうちいずれか遅く満了する期限が経過するまでに、出願人は国際予備審査機関に、適当な場合は補正書とともに、答弁書を提出することができる。

さらなる選択肢は、様式PCT/ISA/220を参照すること。

3. さらなる詳細は、様式PCT/ISA/220の備考を参照すること。

見解書を作成した日

18.01.2005

名称及びあて先

日本国特許庁 (ISA/JP)

郵便番号100-8915

東京都千代田区霞が関三丁目4番3号

特許庁審査官 (権限のある職員)

畑中 博幸

5J

9180

電話番号 03-3581-1101 内線 3535

第1欄 見解の基礎

1. この見解書は、下記に示す場合を除くほか、国際出願の言語を基礎として作成された。

- ☐ この見解書は、_____語による翻訳文を基礎として作成した。
それは国際調査のために提出されたPCT規則12.3及び23.1(b)にいう翻訳文の言語である。

2. この国際出願で開示されかつ請求の範囲に係る発明に不可欠なヌクレオチド又はアミノ酸配列に関して、以下に基づき見解書を作成した。

- a. タイプ ☐ 配列表
☐ 配列表に関連するテーブル
- b. フォーマット ☐ 書面
☐ コンピュータ読み取り可能な形式
- c. 提出時期 ☐ 出願時の国際出願に含まれる
☐ この国際出願と共にコンピュータ読み取り可能な形式により提出された
☐ 出願後に、調査のために、この国際調査機関に提出された

3. ☐ さらに、配列表又は配列表に関連するテーブルを提出した場合に、出願後に提出した配列若しくは追加して提出した配列が出願時に提出した配列と同一である旨、又は、出願時の開示を超える事項を含まない旨の陳述書の提出があった。

4. 補足意見：

第V欄 新規性、進歩性又は産業上の利用可能性についてのPCT規則43の2.1(a)(i)に定める見解、
それを裏付ける文献及び説明

1. 見解

新規性 (N)	請求の範囲	1-6	有 無
	請求の範囲		
進歩性 (IS)	請求の範囲		有 無
	請求の範囲	1-6	
産業上の利用可能性 (IA)	請求の範囲	1-6	有 無
	請求の範囲		

2. 文献及び説明

文献1: JP 2002-246942 A (ソニー株式会社)
2002.08.30 段落【0020】-【0034】, 図1
EP 1265370 A1 & US 2003/0181167 A1

文献2: JP 2003-209454 A (松下電器産業株式会社)
2003.07.25 段落【0117】-【0140】, 【0156】,
【0159】, 図10, 図11
EP 1311063 A2 & US 2003/0092397 A1

文献3: JP 2003-133989 A (日立金属株式会社)
2003.05.09 段落【0050】, 図2, 図10
EP 1418680 A1 & US 2004/0266378 A1

-請求の範囲1-3について-

ダイプレクサを構成するハイパスフィルタが有する第2容量性素子を、積層体の底面に近い誘電体層に設けられた接地電極とそれに対向する電極とで形成することは文献3 (段落【0050】、図2、図10、参照。)に見られるように当該技術分野において周知であり、該周知技術を、文献1又は文献2のダイプレクサを構成するハイパスフィルタに適用することは、当業者にとって容易である。

よって請求の範囲1-3に係る発明は、国際調査報告で引用された文献1又は文献2と国際調査報告で引用された文献3とにより進歩性を有しない。

-請求の範囲4-6について-

文献3 (段落【0050】、図2、図10、参照。)には、ダイプレクサと第2スイッチ回路との間、及び、第2スイッチ回路の送信信号入力部側、それぞれにローパスフィルタを設け、各ローパスフィルタを構成する各誘電体素子を平面視で互いに異なる領域に形成することも記載されている。

よって、請求の範囲4-6に係る発明は、国際調査報告で引用された文献1又は文献2と国際調査報告で引用された文献3とにより進歩性を有しない。